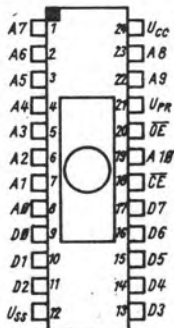




## Information Applikation



**Halbleiter-  
speicher  
Teil 3**



**EPROM**

**41**



**mikroelektronik**

# Information Applikation

---

HEFT: 41

MOS-Speicher 3 - EPROM



**veb halbleiterwerk frankfurt/oder**  
im veb kombinat mikroelektronik



**KAMMER DER TECHNIK**  
Ebertusstraße 2, Frankfurt (Oder)  
Vorstand des Bezirksverbandes

Autor: Dipl.-Ing. Bernd B ü r g e r

Redaktion  
und Layout: Heinz S c h u l z

Umschlag: P. H o f f m a n n

Redaktions-  
kommission:

H. S c h u l z (Vorsitzender)  
Dipl.-Ing. Peter G r u n o w , KDT-BV  
Dipl.-Ing. Dieter B u t t g e r e i t  
Ingenieur Lothar F r i e d r i c h  
Dipl.-Ing. Hermann D o r n f e l d  
Ingenieur Gerd H i l l e b r a n d  
Dipl.-Wirtsch. Wolfgang M a t t k e

Redaktionsschluß: 1. 5. 1987

Nachdruck, auch auszugsweise, nur mit Genehmigung des  
Herausgebers!

Die vorliegende technische Information dient dem Informationsbedürfnis des Schaltungsentwicklers sowie interessierten Technikers im In- und Ausland zu speziellen ausgewählten Erzeugnissen der Halbleiterbauelemente-Industrie der Deutschen Demokratischen Republik. Sie gibt keine Auskunft über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion.

Gültige Unterlagen für den Bezug der in den Schaltungen beschriebenen Bauelemente sind allein die Typstandards, die gültigen Kenndatenblätter oder die im Liefervertrag selbst fixierten Vereinbarungen, Änderungen der Bauelementeigenschaften, die dem technischen Fortschritt dienen, behält sich der Halbleiterbauelemente-Hersteller vor.

Für die Patentfreiheit der angegebenen Schaltungsvorschläge wird keine Gewähr übernommen. Anfragen und Hinweise, die sich auf Inhalt und Bezug dieser Schrift beziehen, bitten wir an nachstehende Anschriften zu richten:

D D R -

Interessenten: K a m m e r   d e r   T e c h n i k  
Bezirksvorstand F r a n k f u r t   (Oder)  
- Redaktionskommission "Mikro-Hefte" -  
F r a n k f u r t   (Oder)  
1 2 0 0

Interessenten  
aus dem

A u s l a n d : V E B   H a l b l e i t e r w e r k   F r a n k f u r t   (Oder)  
im Kombinat MIKROELEKTRONIK  
Außenstelle   L e i p z i g  
- Werbung und Messen -  
Messegelände, Halle 17, Kopfbau, II. Etage  
L e i p z i g  
D D R   7 0 1 0

## Inhaltsverzeichnis

|           | Seite  |    |
|-----------|--|----|
| 10.       | Halbleiter-Festwertspeicher  | 6  |
| 10.1.     | Grundlagen   | 6  |
| 10.1.1.   | Allgemeines zu Halbleiter-Festwertspeichern  | 6  |
| 10.1.2.   | Prinzip der EPROM-Zelle  | 11 |
| 10.1.3.   | Aufbau von EPROM-Schaltkreisen   | 14 |
| 10.1.4.   | Betriebsarten bei EPROM'S  | 15 |
| 10.2.     | Biographie wichtiger EPROM-Typen   | 16 |
| 10.2.1.   | U 555 C  | 16 |
| 10.2.1.1. | Kurzcharakteristik   | 16 |
| 10.2.1.2. | Schaltbild, Anschlußbelegung, Maßbild  | 17 |
| 10.2.1.3. | Funktionsbeschreibung  | 18 |
| 10.2.1.4. | Grenzwerte   | 19 |
| 10.2.1.5. | Betriebsbedingungen  | 19 |
| 10.2.1.6. | Kennwerte  | 22 |
| 10.2.2.   | U 2716 C   | 23 |
| 10.2.2.1. | Kurzcharakteristik   | 23 |
| 10.2.2.2. | Schaltbild, Anschlußbelegung, Maßbild  | 24 |
| 10.2.2.3. | Funktionsbeschreibung  | 25 |
| 10.2.2.4. | Grenzwerte   | 27 |
| 10.2.2.5. | Betriebsbedingungen  | 28 |
| 10.2.2.6. | Kennwerte  | 29 |
| 10.2.3.   | U 2732 C   | 30 |
| 10.2.3.1. | Kurzcharakteristik   | 30 |
| 10.2.3.2. | Schaltbild, Anschlußbelegung, Maßbild  | 31 |
| 10.2.3.3. | Funktionsbeschreibung  | 31 |
| 10.2.3.4. | Grenzwerte   | 32 |
| 10.2.3.5. | Betriebsbedingungen  | 34 |
| 10.2.3.6. | Kennwerte  | 35 |
| 11.       | Applikation von EPROM'S  | 37 |
| 11.1.     | Applikativer Vergleich zwischen U 555,<br>U 2716 und U 2732  | 37 |
| 11.2.     | Applikative Hinweise für das Arbeiten<br>mit EPROM'S   | 39 |
| 11.2.1.   | Programmierung von EPROM'S   | 39 |
| 11.2.2.   | Löschen von EPROM'S  | 44 |
| 11.2.3.   | System- und Schaltungsentwurf  | 46 |
| 11.2.3.1. | Möglichkeit zur Gewinnung der negativen<br>Betriebsspannung $U_{BB}$ des U 555 aus den<br>anderen Systemspannungen | 46 |
| 11.2.3.2. | Ein-/Ausschaltregime für U 555 - Betriebs-<br>spannungen   | 47 |
| 11.2.3.3. | Verminderung der Ruheverlustleistung beim<br>U 555   | 48 |
| 11.2.3.4. | Pinkompatibilität von EPROM und SRAM   | 49 |
| 11.2.3.5. | Betriebsspannungsstützung  | 49 |
| 11.2.3.6. | Typische Zugriffszeit des U 555  | 49 |
| 11.2.3.7. | OE-Signal bei U 2716 und U 2732  | 50 |

|             | Seite   |    |
|-------------|---|----|
| 11.2.3.8.   | EPROM'S und U 880 - Typspektrum                           | 50 |
| 11.2.3.9.   | Vergoldete oder verzinnte Anschlußpins<br>bei EPROM'S     | 51 |
| 11.2.3.10.  | Pinkompatibilität von EPROM'S                             | 51 |
| 11.2.3.11.  | Ausmessung der Zugriffszeit einzelner EPROM'S             | 52 |
| 11.2.3.12.  | Hinweise zur Datenhaltigkeit                              | 54 |
| 11.2.3.13.  | Störsicherheit in der EPROM-Schaltungstechnik             | 54 |
| 11.2.3.14.  | Austauschtypen für den U 555 C                            | 56 |
| 11.2.3.15.  | Austauschtypen für U 2716 C                               | 56 |
| 11.2.3.16.  | Austauschtypen für U 2732 C                               | 58 |
| 11.3.       | EPROM'S als Programmspeicher für die<br>Mikrorechentchnik | 59 |
| 11.4.       | EPROM'S in der digitalen Schaltungstechnik                | 61 |
| 11.4.1.     | Allgemeine Grundlagen                                     | 61 |
| 11.4.2.     | Schaltwerke mit EPROM'S                                   | 63 |
| 11.4.2.1.   | Allgemeines   | 63 |
| 11.4.2.2.   | Schaltwerk mit U 555 für universelle<br>Anwendung         | 65 |
| 11.4.2.2.1. | Systembeschreibung  | 65 |
| 11.4.2.2.2. | Prozeßperipherie  | 74 |
| 11.4.2.2.3. | Programmierung  | 76 |
| 11.4.2.2.4. | Programmierbeispiel                                       | 78 |
| 11.4.3.     | EPROM-Komparator  | 81 |
| 11.4.4.     | EPROM'S als Zeichengenerator und Dekoder                  | 82 |
| 11.4.5.     | Funktionsgenerator mit EPROM                              | 84 |
| 11.4.6.     | EPROM'S als Wertetafeln                                   | 86 |
| 11.4.7.     | EPROM - Anwendung in einem einfachen<br>Melodiegenerator  | 87 |
| 11.4.7.1.   | Konzeption  | 87 |
| 11.4.7.2.   | Zur Musiktheorie  | 88 |
| 11.4.7.3.   | Schaltungsbeschreibung                                    | 90 |
| 11.4.7.4.   | Programmbeschreibung                                      | 91 |
| 11.4.8.     | Mehrphasentakterzeugung mit EPROM                         | 97 |

## 10. Halbleiter - Festwertspeicher

### 10.1. Grundlagen

#### 10.1.1. Allgemeines zu Halbleiter-Festwertspeichern

Vorliegendes Heft bildet mit den Heften 29 (Halbleiterspeicher Teil 1 - SRAM) und 30 (Halbleiterspeicher Teil 2 - SRAM und DRAM) der Reihe "Mikroelektronik - Information - Applikation" sowohl inhaltlich als auch darstellungs- und nomenklaturmäßig eine in sich geschlossene Einheit über das in der DDR entwickelte und gefertigte Sortiment an Halbleiterspeichern (Stand 30.9.86). Es sei deshalb, bezüglich Grundbegriffe, Bezeichnungen, Zusammenhänge, Systemforderungen usw. auf diese Hefte verwiesen.

Halbleiter - Festwertspeicher sind nichtflüchtige Speicher, denen das gewünschte Bitmuster in geeigneter, artspezifisch unterschiedlicher Weise aufgeprägt wird. Dies wird mit Programmierung der Speicher bezeichnet. In Bild 10.1. wird das Prinzip eines Halbleiter-Festwertspeichers, vereinfacht mit Schalter und Entkopplungsdiode dargestellt, angegeben.

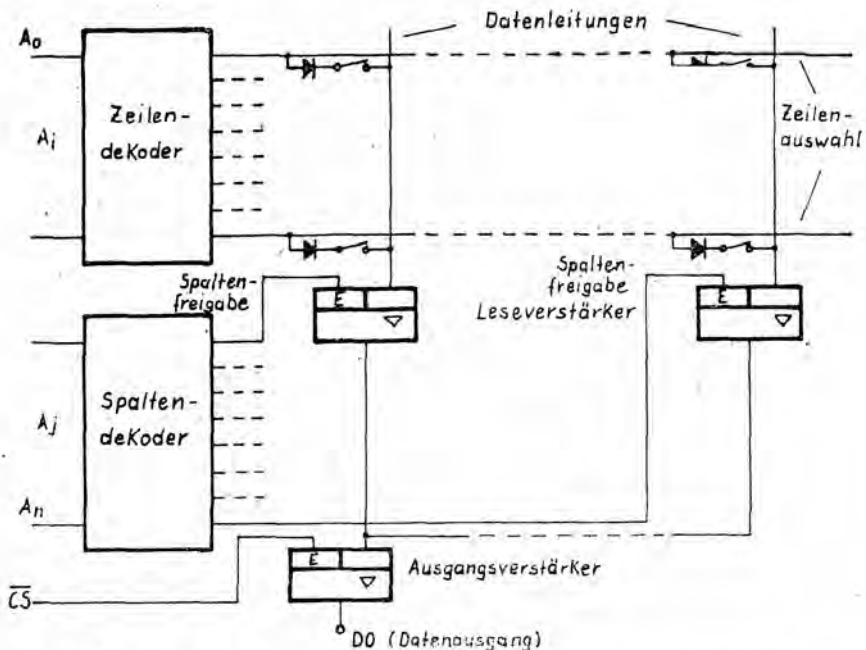


Bild 10.1.: Prinzip des Halbleiter-Festwertspeichers /4/

Die der Menge der zu speichernden Worte entsprechende Anzahl von Adressen ( $A_n$ ) wird in die jeweils gleiche Zahl von Zeilenadressen ( $A_i$ ) und Spaltenadressen ( $A_j$ ) aufgeteilt und im Zeilen- und Spaltendekoder dekodiert.

Die der gewünschten Speicherzelle zugeordnete Zeile wird dabei auf log. "1" - Potential gelegt, während alle anderen Zeilen sämtlich auf log. "0" - Potential liegen. Ist der Schalter geschlossen, zieht der durch ihn fließende Strom das Potential der Datenleitung auf log. "0" - Potential herunter: über das vom Spaltendekoder gelieferte Spaltenfreigabesignal wird die der ausgewählten Speicherzelle entsprechende Datenleitung über den Leseverstärker auf den Ausgangsverstärker und von diesem, mittels  $\overline{CS}$ -Signal, auf den Ausgang durchgeschaltet. Ein geschlossener Schalter bedeutet (hier), daß die Speicherzelle die Information "0" enthält; die Information "1" entspricht dem geöffneten Schalter.

Bei Festwertspeicher-Schaltkreisen werden als Speicherelemente Transistoren verwendet und zwar ein Transistor pro Bit ("Eintransistor-Zelle"). Dieser Transistor wird, entsprechend der zu programmierenden Information, gesperrt oder durchgeschaltet. Die bauelemente konstruktive Ausführung des Speichertransistors, und damit die Art und Weise der Aufbringung der Information, kennzeichnet die Art des Festwertspeichers, von denen nachstehend die wichtigsten kurz skizziert werden:

(Masken-) ROM (Abkürzung für READ ONLY MEMORY): dies sind maskenprogrammierbare Speicher, die ihre Information im Herstellungsprozeß in Form der letzten Metallisierungsschicht, über eine anwenderspezifische Maske aufgebracht, erhalten.

Je nach der gewünschten Information wird in der Speicherzelle ein Transistor eingeordnet oder nicht (siehe Bild 10.2.).

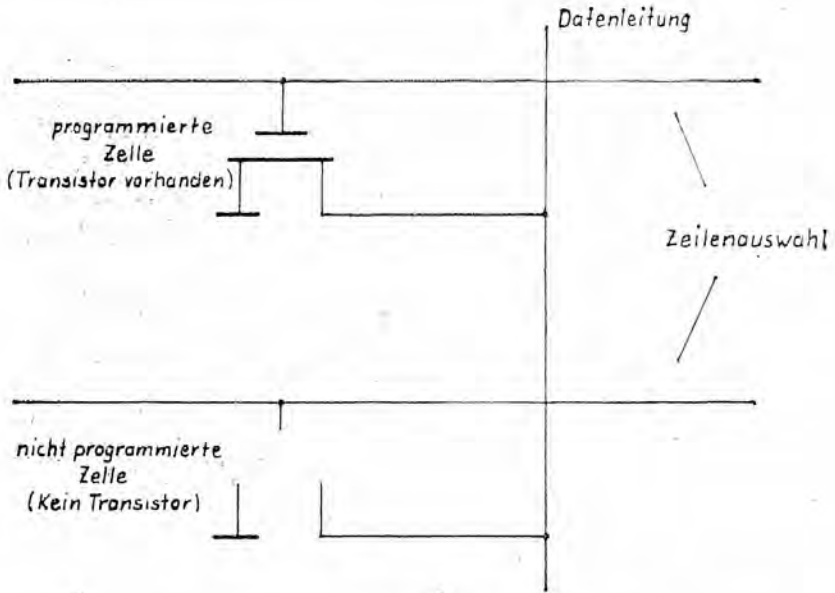


Bild 10.2.: Prinzip der Speicherzelle beim Masken-ROM /4/

Die Maskenprogrammierung ist das älteste Verfahren bei Halbleiter-Festwertspeichern. Das Bitmuster kann nur vom Hersteller aufgebracht und dann nicht mehr verändert werden. Masken-ROM'S sind deshalb nur für Geräte mit größerer Stückzahl und ausgereiftem Programm ökonomisch sinnvoll (z.B. Betriebssysteme für Heimcomputer/ „Zeichen“-ROM für alpha-numerische Zeichendarstellung, Schachcomputer, Konsumgüter). Sie sind vielfach pinkompatibel mit den entsprechenden EPROM-Typen, mit denen im allgemeinen die diesbezügliche Programmentwicklung durchgeführt wird.

In der Literatur werden Masken-ROM'S auch oft nur schlicht mit "ROM" bezeichnet.

Von dieser Speicherart stehen in der DDR folgende Typen zur Verfügung: U 505 (1K x 8 Bit), U 2316 (2K x 8 Bit), U 2364 und U 2365 (8K x 8 Bit). Für das anwendungsspezifische Bitmuster wird vom Schaltkreishersteller ein bestimmter Modus vorgegeben /32/.

PROM (Abkürzung für PROGRAMMABLE READ ONLY MEMORY): bei dieser Art kann jede Speicherzelle - einmalig - durch den Anwender selbst elektrisch programmiert werden. Die Information wird in die Zelle mittels eines Stromstoßes "eingebrannt"; hierzu ist konstruktiv für jeden Speichertransistor eine speziell ausgeführte durchschmelzbare Verbindung (sog. "fusible link") angeordnet (siehe hierzu Bild 10.3.). Nach dem Programmieren ist die Information der Zelle nicht mehr veränderbar.

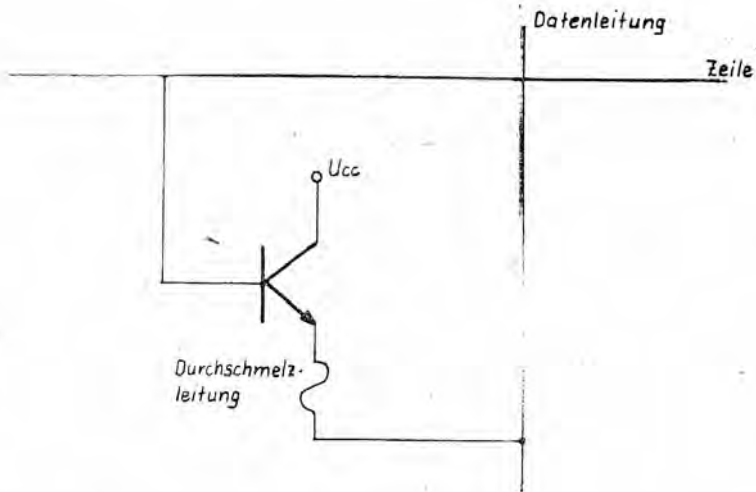


Bild 10.3.: Programmierprinzip beim PROM /4/

Zur Programmierung wird ein Programmiergerät verwendet, in dem typspezifisch die vom Schaltkreishersteller angegebenen Programmierbedingungen (Betriebsbedingungen!) realisiert sind. PROM'S haben, gegenüber anderen Festwertspeichern, sehr geringe Zugriffszeiten. Ein Einsatz derselben wird vorzugsweise unter diesem Aspekt erfolgen.

In der DDR wird an PROM'S nur der (unipolare) Typ U 551 (256 x 8 Bit) hergestellt; dem Entwickler stehen außerdem noch zahlreiche (bipolare) Importtypen (SU, CSSR) zur Verfügung:

EPROM (Abkürzung für ERASABLE PROGRAMMABLE READ ONLY MEMORY): diese Speicherart kann vom Anwender elektrisch, mittels Programmiergerät, programmiert werden. Bei Bedarf kann der Speicher durch Bestrahlung mit UV-Licht gelöscht und erneut programmiert werden. Die Aufbringung der Information erfolgt durch Injizierung von Elektronen auf ein speziell ausgebildetes Gate (siehe hierzu Pkt. 10.1.2.).

EPROM'S sind international die "erfolgreichsten" Halbleiter-Festwertspeicher, wovon eine große Typvielfalt Zeugnis ablegt; sie sind durch die erreichbare hohe Speicherkapazität sowie ihre Reprogrammierbarkeit ausgesprochen anwenderfreundlich.

Im Unterschied zu ROM und PROM werden EPROM'S nur in unipolaren Technologien hergestellt; sie sind darüber hinaus sämtlich byte-organisiert. In der DDR stehen an EPROM'S folgende Typen zur Verfügung: U 552 (256 x 8 Bit), U 555 (1K x 8 Bit), U 2716 (2K x 8 Bit) und U 2732 (4K x 8 Bit).

EEPROM (Abkürzung für ELECTRICALLY ERASABLE PROGRAMMABLE READ ONLY MEMORY): Speicherart, die vom Anwender, byteweise, elektrisch programmierbar und - im Unterschied zum EPROM - auch elektrisch löscher ist. Die Speicherzelle ist ähnlich der EPROM-Zelle aufgebaut, zur Programmierung und Löschung müssen die Elektronen eine dünne Siliziumdioxidschicht durchtunneln. Die hier erreichbare Speicherkapazität ist wesentlich geringer als bei EPROM'S. In der Literatur wird diese Art auch oft mit E<sup>2</sup>PROM bezeichnet.

Nichtflüchtige RAM'S (auch "Schatten-RAM" genannt): die Daten befinden sich hier normalerweise in einem RAM (DRAM-Zellen). Mit einem besonderen Signal kann die Information in, auf dem gleichen Chip angeordnete, nichtflüchtige Speicherzellen eingeschrieben werden. Die bei dieser Speicherart bisher erreichte Speicherkapazität ist relativ bescheiden.

Nichtflüchtige Halbleiter-Festwertspeicher sind darüber hinaus nicht nur als monolithische Schaltkreise denkbar. Beispielsweise können sie auch konstruktiv als Konfiguration batteriegepufferter CMOS - RAM'S ausgeführt werden (siehe Heft 30 Pkt.7.2.4.).

Dem Anliegen dieser Heftreihe Rechnung tragend, wird im weiteren nur der, sowohl für die Mikrorechentechnik als auch für industrielle- und Amateurelektronik bedeutsame, reprogrammierbare Festwertspeicher, der EPROM, behandelt.

Bezüglich Biografie und Applikation wird ausschließlich auf die EPROM-Typen U 555, U 2716 und U 2732 eingegangen.

#### 10.1.2. Prinzip der EPROM-Zelle /4/

Die EPROM-Zelle besteht grundsätzlich aus einem Transistor mit 2 Gates, die konstruktiv übereinander angeordnet sind (sog. "Stapel-Gate"). Das obere Gate ist das Steuer-Gate (auch als Auswahl- bzw. Selektierungs-Gate bezeichnet); dieses wird später im EPROM-Schaltkreis mit dem Zeilendekoder verbunden. Das untere Gate ist isoliert im Gateoxid eingebettet; es wird im allgemeinen mit "Floating-Gate" (auch "Speicher"-Gate, oder "schwebendes"-Gate) bezeichnet. Siehe hierzu Bild 10.4.

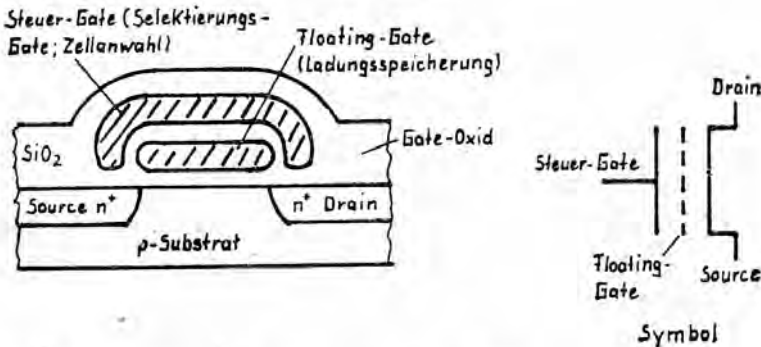


Bild 10.4.: Prinzip der EPROM-Zelle /4/

Auf das Floating-Gate können vom Anwender in geeigneter Weise (siehe Pkt. 10.1.4., 11.2.2.) energiereiche Elektronen, Ladungen mithin injiziert werden, wodurch sich die Schwellspannung des Speichertransistors verschiebt. Wie in Bild 10.5. dargestellt, ist im ladungsfreien - d.h. nichtprogrammierten - Zustand die Schwellspannung des Transistors ( $U_{T1}$ ) wesentlich geringer als die am Steuer-Gate schaltungsmäßig fest eingestellte "Lesespannung" ( $U_{TS}$ ), so daß durch die Source-Drain-Strecke Strom fließt. Durch das Aufbringen von Ladung auf das Floating-Gate, d.h. die Programmierung, wird die Schwellspannung - über die Lesespannung ( $U_{TS}$ ) hinaus - auf den Wert  $U_{T0}$  erhöht, so daß durch den Transistor kein Strom mehr fließen kann (siehe Pkt. 10.5.).

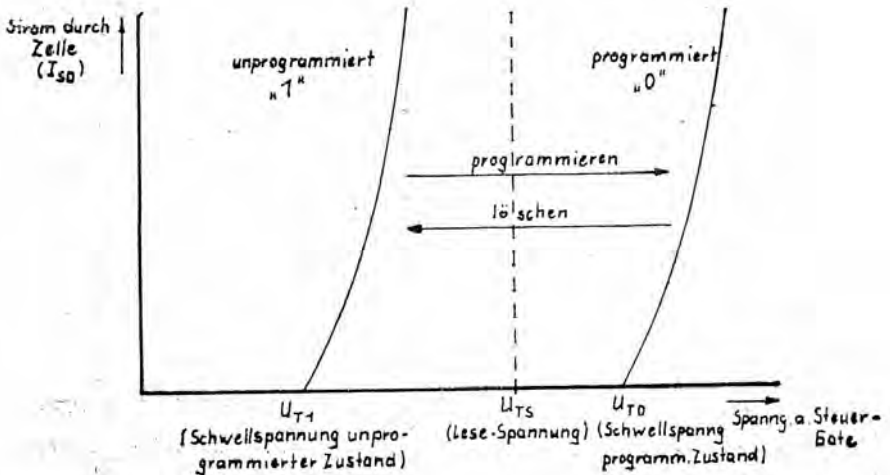


Bild 10.5.: Verschiebung der Schwellspannung der EPROM-Zelle beim Programmieren und Löschen /4/

Der Zustand des Speichertransistors - d.h. die in ihm enthaltene Information "1" oder "0" - wird also danach bewertet, ob durch ihn Strom fließt oder nicht. Die nichtprogrammierte Speicherzelle leitet den Strom, - die in ihr enthaltene Information entspricht der "1" - d.h. dem H-Pegel am Datenausgang des EPROM. Die programmierte Zelle sperrt; dies entspricht der "0", d.h. dem L-Pegel am Datenausgang des Schaltkreises. Durch die (nahezu) ideale Isolierung des Floating-Gate bleibt die aufgebrachte Ladung erhalten. Die hierzu von den verschiedenen Schaltkreisherstellern angegebenen Datenhaltezeiten schwanken beträchtlich; sie reichen von 10 000 Jahren (!) bis zu max. 10 Jahre. Letztere Angabe dürfte am vertretbarsten sein und ist, da eine Gerätegeneration kaum darüber hinausgeht, auch durchaus zureichend.

Die Löschung von EPROM-Zellen kann durch Bestrahlung mit UV-Licht erfolgen. Hierbei fließt die auf dem Floating-Gate befindliche Ladung, bedingt durch den Fotoeffekt, über das Gateoxid nach dem Substrat ab (siehe Pkt. 10.2. und 11.2.3.). Die gelöschten Zellen lassen sich erneut programmieren.

Abschließend sei, zum besseren Verständnis, auf eine sprachliche Unkorrektheit zum Begriff "Programmierung" aufmerksam gemacht. Umgangssprachlich wird darunter das Einschreiben von Bitmustern, also "0" - oder "1", in den Speicher verstanden; im physikalischen Sinn jedoch wird beim EPROM nur die "0" programmiert; die "1" braucht nicht eingeschrieben zu werden, da sie in der unprogrammierten bzw. gelöschten EPROM-Zelle ohnehin vorhanden ist.

### 10.1.3. Aufbau von EPROM-Schaltkreisen

EPROM'S sind, zumindest aus der Sicht des Anwenders, ähnlich aufgebaut wie SRAM-Schaltkreise; natürlich mit anderen Speicherzellen. In Bild 10.6. wird - am Beispiel des U 2716 - ein Blockschaltbild für EPROM'S angegeben.

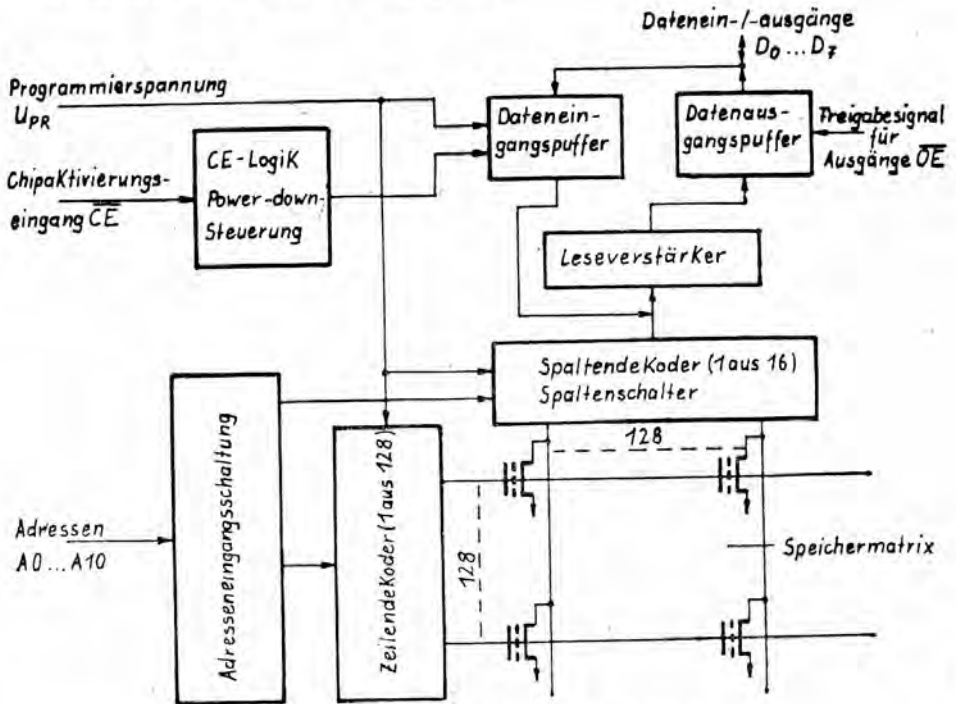


Bild 10.6.: Blockschaubild eines EPROM'S (U 2716)

EPROM'S bestehen im wesentlichen aus den Funktionsblöcken:

- Speichermatrix
- Adresseingangsschaltung
- Zeilendekoder
- Spaltendekoder
- Dateneingangspuffer
- Datenausgangspuffer
- Leseverstärker

EPROM'S sind generell byteorganisiert, d.h. zu jeder Adresse gehören 8 Speicherzellen. Die (Daten-) Ausgangsstufen sind durch das  $\overline{CE}$ -Signal bzw. (bei U 2716 und U 2732) das  $\overline{OE}$ -Signal abschaltbar (Tristate-Verhalten). Die beiden letztgenannten Typen haben außer einem zweiten Freigabesignal ( $\overline{OE}$ ) noch weitere Systemvorteile, z.B. nur eine Betriebsspannung, automatische Sankung der Ruheverlustleistung (sog. "Power-down-mode") und benötigen nur einen Programmierimpuls pro Adresse.

Die hier vorgestellten EPROM-Typen werden in n-Kanal-Silicon-Gate-Technologie hergestellt und in 24-polige Keramikgehäuse mit Quarzglas- oder Keramikfenster verkappt.

Anmerkung: Bei den Typen U 555, U 2716 und U 2732 werden in den Datenblättern und Fachbereichsstandards für an sich gleiche bzw. vergleichbare Anschlüsse - und Anschlußsignale sowie Betriebsbedingungen, Kennwerte usw. unterschiedliche Bezeichnungen verwendet. Obwohl dies auf eine einheitliche und verallgemeinerungsfähige Darstellung störend wirkt, werden hier, im Interesse einer Kompatibilität zu den genannten Unterlagen, die Bezeichnungen original übernommen.

#### 10.1.4. Betriebsarten bei EPROM'S

An Betriebsarten unterscheidet man bei EPROM'S den Programmierzcyklus und den Lese-Zyklus. Das Programmieren ist etwa dem "Schreiben" bei RAM'S vergleichbar, nur daß das Bitmuster bei EPROM'S resident eingeschrieben wird. Zum Programmieren wird an einen speziellen Eingang, den Programmierereingang, die Programmierspannung angelegt und in geeigneter Weise (Programmierbedingungen) die an den 8 Dateneingängen anliegenden Bits in die adressierten Zellen übernommen. Die Programmierbedingungen der einzelnen EPROM-Typen ist sehr unterschiedlich; es wird deshalb bei den Biographien (Pkt. 10.2.) auf die einzelnen Programmierbedingungen detaillierter eingegangen.

Bei Aktivierung des Auswahlsignals  $\overline{CE}$  bzw.  $\overline{CS}$  wird der Lese-Zyklus eingeleitet. Die in den adressierten Speicherzellen enthaltene Information steht nach Ablauf der Zugriffszeit an den Datenausgängen zur Verfügung.

## 10.2. Biographie wichtiger EPROM-Typen

### 10.2.1. U 555 C /35/

#### 10.2.1.1. Kurzcharakteristik

- Speicherkapazität: 8192 Bit (8 K Bit)
- Organisation: 1 K x 8 Bit
- Zugriffs-/Zykluszeit: 450 ns
- 3 Betriebsspannungen:  $+ 12 V \pm 5 \%$ ,  $+ 5 V \pm 5 \%$ ,  $- 5 V \pm 5 \%$
- TTL-Kompatibilität für alle Anschlüsse
- Tristate-Ausgänge, steuerbar durch  $\overline{CS}$ -Signal
- bidirektionale Datenpins
- 24-poliges DIL-Keramikgehäuse
- Umgebungstemperatur 0 ... 70° C
- nSGT-Technologie mit Doppelschicht-Polysilizium
- integrierte Eingangsschutzschaltungen
- Vergleichstyp 2708 (Intel): weitestgehend pin- und funktionskompatibel zu gesamten 2708-Sortiment und K 573 P01 (SU), pinkompatibel und bedingt signalkompatibel zum ROM U 505 mit entsprechendem Bitmuster

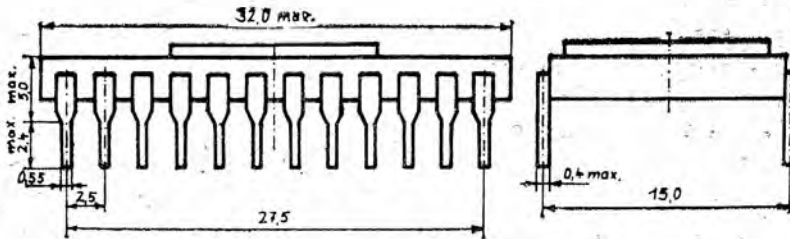
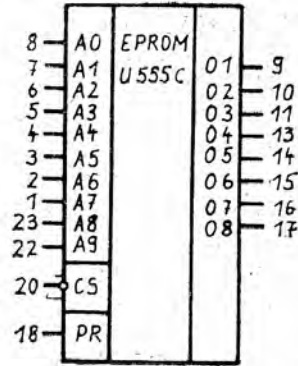
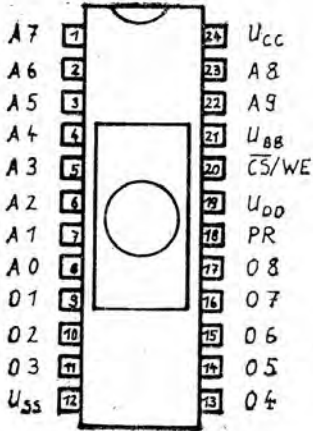


Bild 10.7.: Schaltbild, Anschlußbelegung und Maßbild des U 555 /351

### 10.2.1.3. Funktionsbeschreibung

Der U 555 C hat eine Speicherkapazität von 1 K Byte. Die Auswahl der jeweils 8 Speicherplätze erfolgt durch 10 Adreßeingänge (Spaltenauswahl A0 bis A3, Zeilenauswahl A4 bis A9).

Das 8 Bit-Datenwort kann über die Anschlüsse O1 bis O8 ein- (Programmierung) oder ausgegeben werden.

Mit dem Chipauswahl-Eingang ( $\overline{CS}/WE$ ) wird bei  $\overline{CS} = L$ -Potential der U 555 C aktiv; bei  $\overline{CS} = H$ -Potential sind die Datenausgänge O1 bis O8 abgeschaltet (hochohmig).

Das Programmieren des U 555 C erfolgt dergestalt, daß am  $\overline{CS}/WE$ -Eingang eine Spannung von  $U_{IH2} = 12 V$  und am Programmierereingang PR Impulse von  $U_{PRH} = 26 V$  (Impulsdauer  $t_p = 0,1 ms$  bis  $1 ms$ ) angelegt werden.

Pro Adresse ist jeweils nur ein Impuls zulässig, so daß zur Erreichung der Programmierbedingung ( $t_p \cdot N = 50 ms$ ) mehrere Schleifen N ( $N = 50$  bis  $500$ ) erforderlich sind.

Es ist dabei der gesamte Adreßbereich, auch wenn der Speicher nicht voll belegt wird, durchzuzählen.

Das Anlegen der Betriebsspannungen an den U 555 C hat so zu erfolgen, daß  $U_{BB}$  möglichst vor  $U_{CC}/U_{DD}$ -Anschaltung, aber keinesfalls später als 10 ms danach, zugeschaltet wird.

Bei der Abschaltung der Betriebsspannung soll  $U_{BB}$  möglichst zuletzt, aber keinesfalls früher als 10 ms vor  $U_{CC}/U_{DD}$  abgeschaltet werden.

Die Löschung des U 555 C wird unter Pkt. 11.2.2. beschrieben /35/.

Es werden 30 Programmier-/Löschzyklen garantiert.

10.2.1.4. Grenzwerte

(Alle Spannungen sind auf  $U_{BB}$  bezogen)

| Kenngröße  | Symbol            | min.  | max. | Einheit |
|--|-------------------|-------|------|---------|
| Betriebsspannungen                                   | $U_{DD}$          | - 0,5 | 20   | V       |
|  | $U_{CC}$          | - 0,5 | 15   | V       |
|  | $U_{SS}$          | - 0,5 | 15   | V       |
| Betriebsspannung für Programmierbetrieb              | $U_{PR}$          | - 0,5 | 32   | V       |
| Eingangsspannungen $A_I, O_I$                        | $U_{I1}$          | - 0,5 | 15   | V       |
| Eingangsspannung $\overline{CS}/\overline{WE}$       | $U_{I2}$          | - 0,5 | 15   | V       |
| Umgebungstemperatur                                  | $\vartheta_a$     | 0     | 70   | °C      |
| Lagerungstemperatur                                  | $\vartheta_{stg}$ | -55   | 125  | °C      |
| Gesamtverlustleistung bei $\vartheta_a = 45^\circ C$ | $P_V$             | -     | 1,5  | W       |

10.2.1.5. Betriebsbedingungen

Statische Bedingungen (alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kenngröße  | Symbol        | min. | typ. | max.           | Einheit |
|--|---------------|------|------|----------------|---------|
| Betriebsspannungen   | $-U_{BB}$     | 4,75 | 5,0  | 5,25           | V       |
|  | $U_{CC}$      | 4,75 | 5,0  | 5,25           | V       |
|  | $U_{DD}$      | 11,4 | 12,0 | 12,6           | V       |
| Eingangs-High-Spannungen für Chip-Select, Adressen und Daten | $U_{IH1}$     | 3,0  | -    | $U_{CC} + 0,5$ | V       |
| L-Eingangsspannung   | $U_{IL}$      | -0,5 | -    | 0,8            | V       |
| Umgebungstemperatur  | $\vartheta_a$ | 0    | 25   | 70             | °C      |

Programmierbedingungen (siehe Bild 10.8.)

| Kenngröße  | Symbol        | min. | max. | Einheit            |
|--|---------------|------|------|--------------------|
| Eingangs-H-Spannung am $\overline{CS}/\overline{WE}$ | $U_{IH2}$     | 11,4 | 12,6 | V                  |
| Programmierimpuls H-Pegel                            | $U_{PRH}$     | 25   | 27   | V                  |
| Programmierimpuls L-Pegel                            | $U_{PRL}$     | 0    | 1    | V                  |
| Betriebstemperatur<br>(Programmierbetrieb)           | $\vartheta_a$ | 20   | 30   | $^{\circ}\text{C}$ |
| Programmierimpulsbreite                              | $t_p$         | 0,1  | 1    | ms                 |
| Programmierimpulsanstiegszeit                        | $t_{PRR}$     | 0,5  | 2    | $\mu\text{s}$      |
| Programmierimpulsabfallzeit                          | $t_{PRF}$     | 0,5  | 2    | $\mu\text{s}$      |
| Programmierzzeit                                     | $N \cdot t_p$ | 50   | -    | ms                 |
| Adressenbereitstellzeit                              | $t_{AS}$      | 10   | -    | $\mu\text{s}$      |
| $\overline{CS}/\overline{WE}$ -Bereitstellzeit       | $t_{CSS}$     | 10   | -    | $\mu\text{s}$      |
| Datenbereitstellzeit                                 | $t_{DS}$      | 10   | -    | $\mu\text{s}$      |
| Adressenhaltezeit                                    | $t_{AH}$      | 1    | -    | $\mu\text{s}$      |
| $\overline{CS}/\overline{WE}$ -Haltezeit             | $t_{CH}$      | 0,5  | -    | $\mu\text{s}$      |
| Datenhaltezeit                                       | $t_{DH}$      | 1    | -    | $\mu\text{s}$      |
| Datenverzögerung nach Programmier-/Leseumschaltung   | $t_{DPR}$     | -    | 10   | $\mu\text{s}$      |

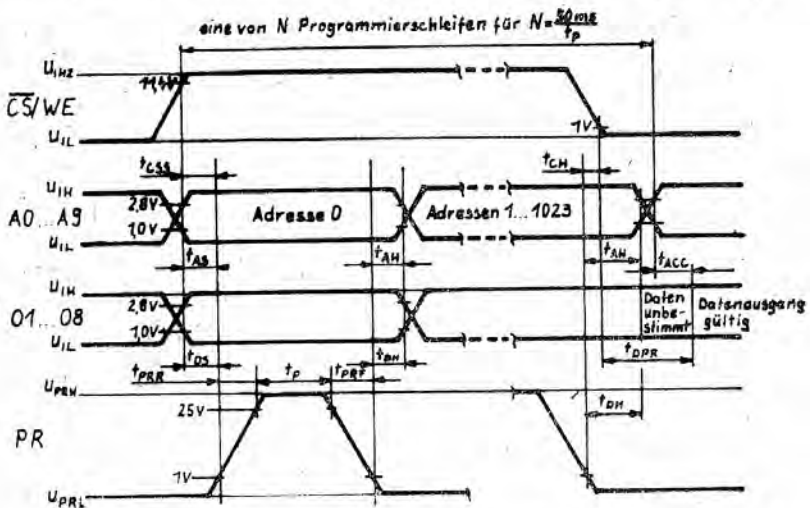


Bild 10.8.: Impulsdiagramm für Betriebsart "Programmieren" beim U 555 /35/

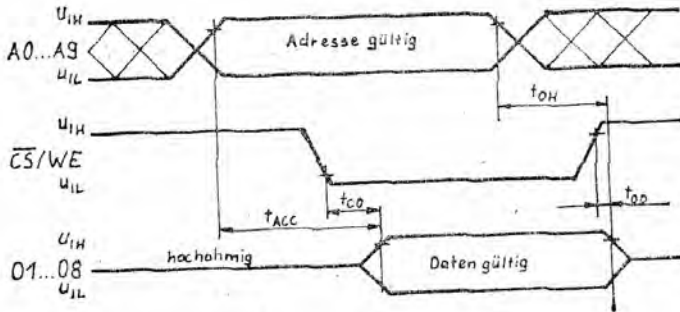


Bild 10.9.: Impulsdiagramm für Betriebsart "Lesen" beim U 555

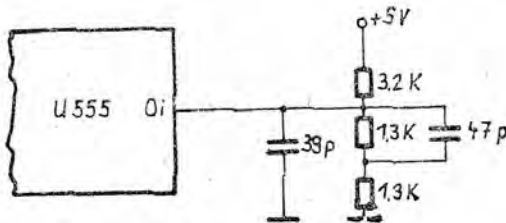


Bild 10.10.: Ausgangsbeschaltung des U 555 C, die den dynamischen Kennwerten zugrunde liegt /35/

10.2.1.6. Kennwerte

Statische Kennwerte (alle Spannungen sind auf Masse bezogen)

| Kenngröße  | Symbol    | Einstellwert  | min. | max. | Einheit |
|--|-----------|---|------|------|---------|
| Stromaufnahme                                    | $-I_{BB}$ | $U_{DD}, U_{CC}$ und                                  | -    | 45   | mA      |
|  | $I_{CC}$  | $U_{BB}$ haben  | -    | 10   | mA      |
|  | $I_{DD}$  | max. Wert   | -    | 65   | mA      |
|  |           | $\vartheta_a = 25^\circ C$                            |      |      |         |
| Eingangsreststrom                                | $I_I$     | $U_{DD} = 12 V,$<br>$U_{CC} = 5 V$<br>$U_{BB} = -5 V$ | -    | 7    | $\mu A$ |
| Ausgangsreststrom -                              | $-I_O$    |   | -    | 7    | $\mu A$ |
| H-Ausgangsspannung                               | $U_{OH}$  | $I_{OH} = 1,0 mA$                                     | 2,4  | -    |         |
| L-Ausgangsspannung                               | $U_{OL}$  | $I_{OL} = 1,6 mA$                                     | -    | 0,4  |         |
| Eingangskapazität<br>( $A_1, \overline{CS}/WE$ ) | $C_I$     |   | -    | 6    | pF      |
| Ausgangskapazität<br>( $O_i$ )                   | $C_O$     |   | -    | 12   | pF      |

Dynamische Kennwerte (siehe Bild 10.10. und 10.9.)

| Kenngröße                           | Symbol    | min. | max. | Einheit |
|-------------------------------------|-----------|------|------|---------|
| Adreß-Zugriffszeit                  | $t_{ACC}$ | -    | 450  | ns      |
| Chip-Selektionszeit                 | $t_{CO}$  | -    | 120  | ns      |
| Chip-Deselektionszeit               | $t_{OD}$  | -    | 120  | ns      |
| Datenhaltezeit nach<br>Adreßwechsel | $t_{OH}$  | 0    | -    | ns      |

10.2.2. U 2716 C /46/

10.2.2.1. Kurzcharakteristik

- Speicherkapazität: 16384 Bit (16 K Bit)
- Organisation: 2 K x 8 Bit
- Typspektrum:
  - U 2716 C 35
  - U 2716 C 39
  - U 2716 C 45
  - U 2716 C 65
- Zugriffs-/Zykluszeit
  - 350 ns (für U 2716 C 35)
  - 390 ns (für U 2716 C 39)
  - 450 ns (für U 2716 C 45)
  - 650 ns (für U 2716 C 65)
- 1 Betriebsspannung:  $+ 5 V \pm 5 \%$
- TTL-Kompatibilität für alle Anschlüsse
- Tristate - Ausgänge, steuerbar durch  $\overline{OE}$ -Signal
- 2 Freigabe-Signale ("Enable"-Signale)
- bidirektionale Datenpins
- Einzelbyte - Programmierung möglich
- 24-poliges DIL-Keramikgehäuse
- Umgebungstemperatur 0 ... 70° C
- nSGT-Technologie
- integrierte Eingangsschutzschaltungen
- Vergleichstyp: i 2716 (Intel),
  - weitgehend pin- und funktionskompatibel
  - zu gesamten 2716 - Sortiment sowie zu den Typen
  - K 573 P02 (SU) und K 573 P05 (SU)
  - pinkompatibel und bedingt signalkompatibel
  - zum ROM U 2316 mit entsprechendem Bitmuster

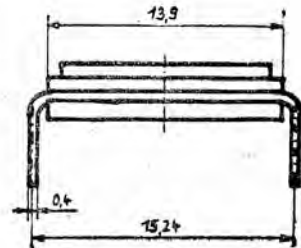
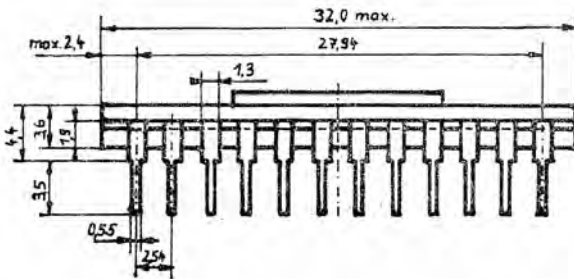
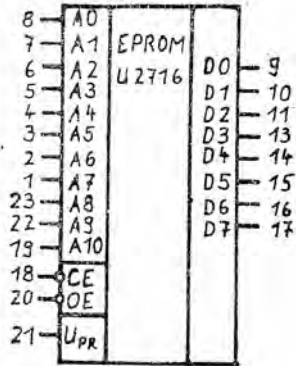
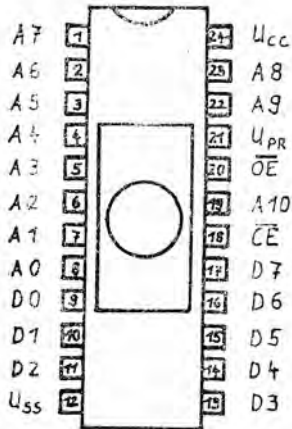


Bild 10.11.: Schaltbild, Anschlußbelegung und Maßbild des U 2716 C/46/

### 10.2.2.3. Funktionsbeschreibung

Der U 2716 hat eine Speicherkapazität von 2 k Byte; die Auswahl der jeweils 8 Speicherplätze pro Adresse erfolgt durch die 11 Adreßpins (Spaltenauswahl A0 bis A3, Zeilenauswahl A4 bis A10). Das 8 Bit-Datenwort kann über die Anschlüsse D0 bis D7 ein- bzw. ausgegeben werden.

Der U 2716 besitzt einen Chipaktivierungseingang ( $\overline{CE}$ ) und einen weiteren Eingang ( $\overline{OE}$ ) zur Freigabe der Datenausgänge D0 bis D7. Mit dem  $\overline{OE}$ -Signal ist, bei aktiviertem EPROM (d.h.  $\overline{CE} = \text{L-Pegel}$ ), eine Beeinflussung der Ausgänge möglich, d.h. mit  $\overline{OE} = \text{L-Pegel}$  werden die Ausgänge freigegeben, mit  $\overline{OE} = \text{H-Pegel}$  hochohmig gemacht.

Zum Programmieren des U 2716 wird der Programmierungseingang  $U_{PR}$  (Pin 21) auf eine Spannung von  $U_{PR} = 25 \text{ V}$  gelegt; das an D0 bis D7 anliegende Bitmuster wird mit dem gepulsten  $\overline{CE}$ -Signal (H-Impuls) in den Schaltkreis übernommen. Es ist nicht erforderlich, sequentiell alle Speicherplätze zu programmieren (Einzelbyteprogrammierung!).

Beim Programmieren des U 2716 unterscheidet man 3 Zustände:

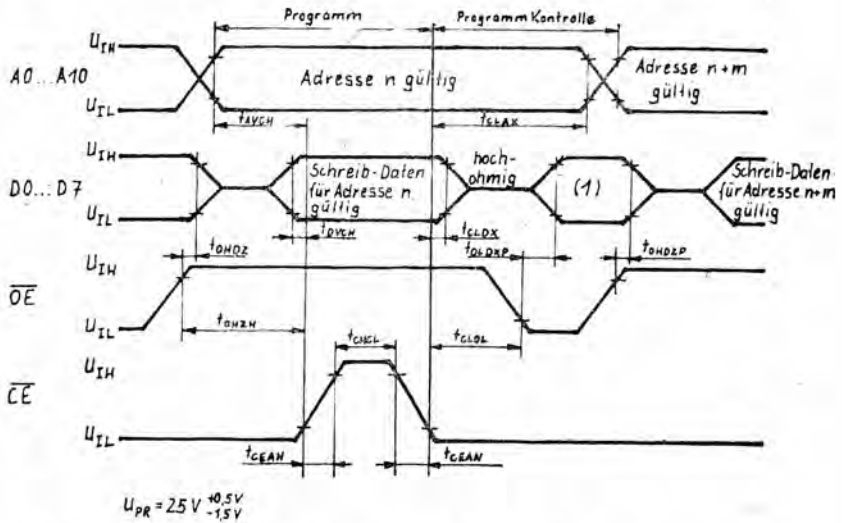
**Programmieren:** Bei anliegender Programmiervspannung und  $\overline{OE} = \text{H-Pegel}$  wird, bei statisch anliegende Adressen und Daten; das  $\overline{CE}$ -Signal für die Programmierimpulsdauer ( $P_{CHCL}$ ) auf  $\overline{CE} = \text{H-Pegel}$  gelegt, wodurch die Daten übernommen werden.

**Programmiersperre:**

Sperre der Programmierung ( $\overline{CE} = \text{L-Pegel}$ ,  $\overline{OE} = \text{H-Pegel}$ ) bei angelegter Programmiervspannung. In diesem Zustand dürfen Daten und Adressen geändert werden.

**Programmkontrolle:**

Der Inhalt der adressierten Speicherzellen kann, unter Programmierbedingungen, an den Datenpins ausgelesen werden.



(1) eingeschriebene Daten (Adresse n) sind gültig und können gelesen werden

Bild 10.12.: Impulsdiagramm für Betriebsart "Programmieren" beim U 2716 C /46/

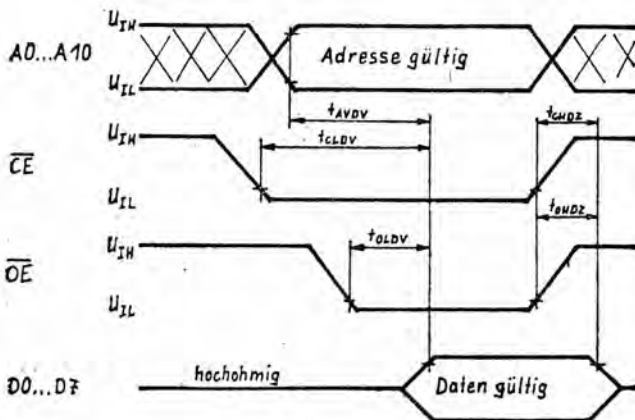


Bild 10.13.: Impulsdiagramm für Betriebsart "Lesen" beim 2716 C /46/

Im folgenden sind die einzelnen Betriebsarten und -zustände zusammengefaßt.

| Betriebsart/-Zustand      | Programmierungseingang | $\overline{CE}$ | $\overline{DE}$ | DO bis D7         |
|---------------------------|------------------------|-----------------|-----------------|-------------------|
| Ruhezustand               | $U_{CC}$               | H               | beliebig        | hochohmig         |
| Ausgänge nicht ausgewählt | $U_{CC}$               | H               | H               | hochohmig         |
| Lesen                     | $U_{CC}$               | L               | L               | Ausgabe der Daten |
| Programmieren             | $U_{PR}$               | H               | H               | Datensignale      |
| Programmkontrolle         | $U_{PR}$               | L               | L               | Ausgabe der Daten |
| Programmkontrolle         | $U_{PR}$               | L               | H               | hochohmig         |

Das Löschen geschieht in der unter Pkt. 11.2.2. beschriebenen Weise. Es werden vom Hersteller 20 Programmier-/Löschzyklen garantiert. Bei höherer Zahl von Zyklen ist eine Erhöhung der Programmier- und Löschzeit zu erwarten.

#### 10.2.2.4. Grenzwerte

(Alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kenngroße                                     | Symbol            | min. | max. | Einheit     |
|---|-------------------|------|------|-------------|
| Eingangsspannung an allen Pins außer $U_{PR}$ | $U_G$             | -0,5 | 6,5  | V           |
| Programmierspannung                           | $U_{PR}$          | -0,5 | 26   | V           |
| Gesamtverlustleistung                         | $P_{tot}$         |      | 1    | W           |
| Umgebungstemperatur                           | $\vartheta_a$     | 0    | 70   | $^{\circ}C$ |
| Lagerungstemperatur                           | $\vartheta_{stg}$ | -55  | 125  | $^{\circ}C$ |

10.2.2.5. Betriebsbedingungen

Statische Bedingungen (alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kenngröße   | Symbol        | min.             | typ.     | max.             | Einheit |
|---|---------------|------------------|----------|------------------|---------|
| Betriebsspannung  | $U_{CC}$      | 4,75             | 5        | 5,25             | V       |
| Betriebsspannung an $U_{PR}$<br>im Nicht-Programmierzustand | $U_{PRR}$     | $U_{CC}$<br>-0,6 | $U_{CC}$ | $U_{CC}$<br>+0,6 | V       |
| L-Eingangsspannung  | $U_{IL}$      | -0,3             |          | 0,8              | V       |
| H-Eingangsspannung  | $U_{IH}$      | 2,0              |          | $U_{CC}$<br>+1   | V       |
| Betriebstemperatur  | $\vartheta_a$ | 0                | 25       | 70               | °C      |

Programmierbedingungen (siehe Bild 10.12.)

| Kenngröße  | Symbol           | min. | max. | Einheit |
|--|------------------|------|------|---------|
| Programmierspannung  | $U_{PR}$         | 23,5 | 25,5 | V       |
| Betriebstemperatur   | $\vartheta_{ap}$ | 20   | 30   | °C      |
| Adressenvorhaltezeit   | $t_{AVCH}$       | 2    | -    | µs      |
| $\overline{OE}$ -Vorhaltezeit  | $t_{OHCH}$       | 2    | -    | µs      |
| Datenvorhaltezeit  | $t_{DVCH}$       | 2    | -    | µs      |
| Adressenhaltezeit  | $t_{CLAX}$       | 2    | -    | µs      |
| $\overline{OE}$ -Haltezeit   | $t_{CLOL}$       | 2    | -    | µs      |
| Datenhaltezeit   | $t_{CLDX}$       | 2    | -    | µs      |
| Verzögerung $\overline{OE}$ -Ausgang<br>( $\overline{CE} = U_{IL}$ )       | $t_{OHDZP}$      | 0    | 120  | ns      |
| Verzögerung $\overline{OE}$ -Ausgang<br>aktiv ( $\overline{CE} = U_{IL}$ ) | $t_{OLDXP}$      | -    | 120  | ns      |
| Programmierimpulsdauer   | $t_{CHCL}$       | 45   | 55   | ms      |
| $\overline{CE}$ -Anstiegs- u. Abfallzeit                                   | $t_{CEAN}$       | 10   | -    | ns      |

### 10.2.2.6. Kennwerte

Statische Kennwerte (alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kennwerte   | Symbol     | Einstell-<br>werte                               | U2716C35 |      | U2716C39 |      | U2716C45 |      | U2716C65 |      | E  |
|---|------------|--|----------|------|----------|------|----------|------|----------|------|----|
|   |            |  | min.     | max. | min.     | max. | min.     | max. | min.     | max. |    |
| Stat. Stromauf-<br>nahme (aktiv)  | $I_{CCUP}$ | $\overline{CE}=U_{IL}$<br>$\overline{OE}=U_{IL}$ | -        | 120  | -        | 100  | -        | 100  | -        | 100  | mA |
| Stromaufnahme<br>(Ruhe)   | $I_{CCR}$  | $\overline{CE}=U_{IH}$<br>$\overline{OE}=U_{IL}$ | -        | 30   | -        | 25   | -        | 25   | -        | 25   | mA |
| Stromaufnahme<br>an $U_{PR}$ im<br>Lesebetrieb                                  | $I_{PROP}$ | $U_{PR}=$<br>5,25 V                              | -        | 6    | -        | 5    | -        | 5    | -        | 5    | mA |
| Stat. Stromauf-<br>nahme an $U_{PR}$<br>während des<br>Programmier-<br>impulses | $I_{PR2P}$ |  | -        | 40   | -        | 30   | -        | 30   | -        | 30   | mA |
| H-Ausgangs-<br>spannung   | $U_{OH}$   | $-I_{OH} \approx$<br>0,4 mA                      | 2,4      | →    | 2,4      | -    | 2,4      | -    | 2,4      | -    | V  |
| L-Ausgangs-<br>spannung   | $U_{IL}$   | $U_{OL} =$<br>2,1 mA                             | -        | 0,4  | -        | 0,4  | -        | 0,4  | -        | 0,4  | V  |
| Eingangs-<br>kapazität  | $C_F$      |  | -        | 6    | -        | 6    | -        | 6    | -        | 6    | pF |
| Ausgangs-<br>kapazität  | $C_U$      | $\overline{CE} =$<br>$U_{IH}$                    | -        | 12   | -        | 12   | -        | 12   | -        | 12   | pF |

Dynamische Kennwerte (siehe Bild 10.13. und 10.14.)

| Kenngröße  | Symbol     | Einstell-<br>werte                          | U2716C35 |      | U2716C39 |      | U2716C45 |      | U2716C65 |      | E  |
|--|------------|---|----------|------|----------|------|----------|------|----------|------|----|
|  |            |   | min.     | max. | min.     | max. | min.     | max. | min.     | max. |    |
| Adressen-<br>zugriffszeit                            | $t_{AVDV}$ | $\overline{CE}=\overline{OE} =$<br>$U_{IL}$ | -        | 350  | -        | 390  | -        | 450  | -        | 650  | ns |
| $\overline{CE}$ -Zugriffs-<br>zeit                   | $t_{CLOV}$ | $\overline{OE}=U_{IL}$                      | -        | 350  | -        | 390  | -        | 450  | -        | 650  | ns |
| Verzögerung<br>$\overline{OE}$ -Ausgang<br>aktiv     | $t_{OLDV}$ | $\overline{OE}=U_{IL}$                      | -        | 120  | -        | 120  | -        | 120  | -        | 120  | ns |
| Verzögerung<br>$\overline{OE}$ -Ausgang<br>hochohmig | $t_{OHDZ}$ |   | -        | 100  | -        | 100  | -        | 100  | -        | 100  | ns |
| Verzögerung<br>$\overline{CE}$ -Ausgang<br>hochohmig | $t_{CHDZ}$ | 120   | -        | 120  | -        | 120  | -        | 120  | -        | 120  | ns |

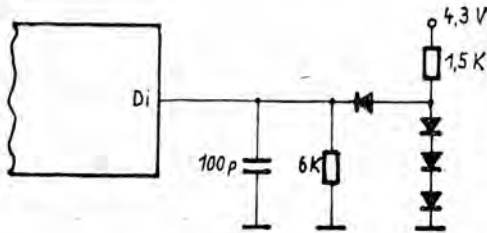


Bild 10.14. Ausgangsbeschaltung des U 2716, die den dynamischen Kennwerten zugrunde liegt /46/

### 10.2.3. U 2732 C /48/

#### 10.2.3.1. Kurzcharakteristik

- Speicherkapazität: 32768 Bit (32 K Bit)
- Organisation: 4 K x 8 Bit
- Typspektrum:
  - U 2732 C 35
  - U 2732 C 45
  - U 2732 C 55
- Zugriffs-/Zykluszeit:
  - 350 ns (für U 2732 C 35)
  - 450 ns (für U 2732 C 45)
  - 550 ns (für U 2732 C 55)
- 1 Betriebsspannung: + 5 V  $\pm$  5 %
- TTL-Kompatibilität für alle Anschlüsse
- Tristate-Ausgänge, steuerbar über Anschlußpin  $\overline{OE}/U_{PR}$
- 2 Freigabe-Signale ("Enable"-Signale)
- bidirektionale Datenpins
- Einzelbyte-Programmierung möglich
- 24-poliges DIL-Keramikgehäuse
- Umgebungstemperatur 0 ... 70° C
- nSGT-Technologie
- integrierte Eingangsschutzschaltungen
- Vergleichstyp: i 2732 A (Intel),  
weitgehend pin- und funktionskompatibel zu  
gesamte 2732-Sortiment und HN 462532 (Hitachi),  
pinkompatibel und bedingt signalkompatibel zum  
ROM U 2532 mit entsprechendem Bitmuster.

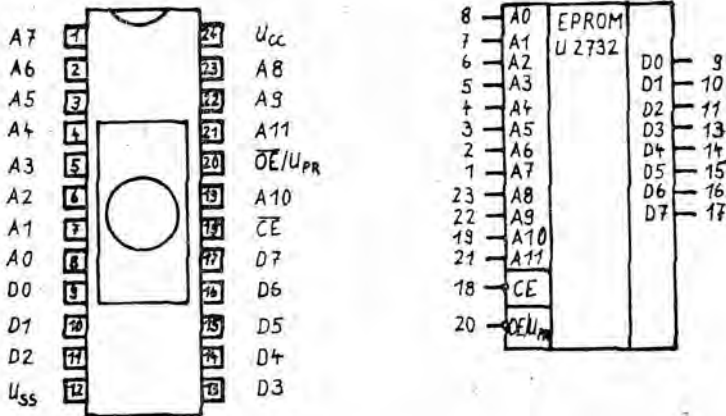


Bild 10.15. Schaltbild und Anschlußbelegung des U 2732 C

### 10.2.3.3. Funktionsbeschreibung

Der U 2732 C hat eine Speicherkapazität von 4 K Byte; die Auswahl der jeweils 8 Speicherplätze pro Adresse erfolgt durch die 12 Adreßeingänge (Spaltenauswahl A0 bis A3, Zeilenauswahl A4 bis A11). Der U 2732 besitzt einen Chipaktivierungseingang ( $\overline{CE}$ ) und einen kombinierten Eingang (Mehrfunktionseingang)  $\overline{OE}/U_{PR}$  zur Freigabe der Ausgänge bzw. Anlegen der Programmiervspannung.

Über den  $\overline{OE}/U_{PR}$ -Eingang ist, bei aktivem EPROM (d.h.  $\overline{CE} = \text{L-Pegel}$ ), eine Beeinflussung der Datenausgänge D0 bis D7 möglich: d.h. bei  $\overline{OE}/U_{PR} = \text{L-Pegel}$  werden die Datenausgänge freigegeben mit  $\overline{OE}/U_{PR} = \text{H-Pegel}$  hochohmig gemacht.

Zur Programmierung des U 2732 wird an den Eingang  $\overline{OE}/U_{PR}$  eine Spannung von  $U_{PR} = 25 \text{ V}$  gelegt; das an den Datenpins D0 bis D7 anliegende Bitmuster wird dann mit L-Impulsen des  $\overline{CE}$ -Signales in den EPROM übernommen.

Beim U 2732 können einzelne Bytes programmiert werden; eine sequentielle Programmierung sämtlicher Speicherplätze ist nicht erforderlich (Einzelbyte-Programmierung).

Beim Programmieren des U 2732 unterscheidet man 3 Zustände:

**Programmieren:** Bei anliegender Programmiervspannung wird, bei stabil anliegender Adresse und Daten, das  $\overline{CE}$ -Signal für die Programmierimpulsdauer ( $t_{CHCL}$ ) auf  $\overline{CE} = \text{L-Pegel}$  gelegt, wodurch das an D0 bis D7 anliegende Bitmuster in den Schaltkreis übernommen wird.

**Programmiersperre:** Sperre der Programmierung ( $\overline{CE} = \text{H-Pegel}$ ) bei angelegter Programmierspannung. In diesem Zustand dürfen Daten und Adressen geändert werden.

**Programmsperre:** Der Inhalt der adressierten Speicherzellen kann, unter Programmierbedingungen, an den Datenpins D0 bis D7 gelesen werden.

Im folgenden sind die einzelnen Betriebsarten und -zustände zusammengefaßt:

| Betriebsart/-Zustand      | $\overline{CE}$ | $\overline{OE}/U_{PR}$ | D0 bis D7         |
|---------------------------|-----------------|------------------------|-------------------|
| Ruhezustand               | H               | beliebig               | hochohmig         |
| Ausgänge nicht ausgewählt | L               | H                      | hochohmig         |
| Lesen                     | L               | L                      | Ausgabe der Daten |
| Programmieren             | L               | $U_{PR}$               | Dateneingabe      |
| Programmkontrolle         | L               | $U_{PR}$               | Ausgabe der Daten |
| Programmiersperre         | H               | $U_{PR}$               | hochohmig         |

Das Löschen geschieht in der unter Pkt. 11.2.2. beschriebenen Weise. Es werden vom Hersteller 20 Programmier-/Löschzyklen garantiert. Bei höherer Zahl von Zyklen ist eine Erhöhung der Programmier- und Löschzeit zu erwarten.

#### 10.2.3.4. Grenzwerte

(Alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kenngröße  | Symbol            | min. | max. | Einheit            |
|--|-------------------|------|------|--------------------|
| Spannung an allen Anschlüssen bezogen auf $U_{SS}$ | $U_G$             | -0,5 | 6,5  | V                  |
| Spannung an $\overline{OE}/U_{PR}$                 | $U_{PRG}$         | -0,5 | 26   | V                  |
| Gesamtverlustleistung                              | $P_{tot}$         | -    | 1,5  | W                  |
| Umgebungstemperatur                                | $\vartheta_a$     | 0    | 70   | $^{\circ}\text{C}$ |
| Lagerungstemperatur                                | $\vartheta_{stg}$ | -55  | 125  | $^{\circ}\text{C}$ |



### 10.2.3.5. Betriebsbedingungen

Statische Bedingungen (alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kenngröße                                     | Symbol     | min. | typ. | max.       | Einheit     |
|---|------------|------|------|------------|-------------|
| Betriebsspannung                              | $U_{CC}$   | 4,75 | 5    | 5,25       | V           |
| L-Eingangsspannung                            | $U_{IL}$   | -0,3 |      | 0,8        | V           |
| H-Eingangsspannung<br>(außer Pin 20)          | $U_{IH}$   | 2    |      | $U_{CC}+1$ | V           |
| H-Eingangsspannung<br>(Pin 20) im Lesebetrieb | $U_{IH20}$ | 2    |      | $U_{CC}$   | V           |
| Betriebstemperatur                            | $\theta_a$ | 0    |      | 70         | $^{\circ}C$ |

Programmierbedingungen (siehe Bild 10.16.)

| Kenngröße  | Symbol        | min. | max. | Einheit     |
|--|---------------|------|------|-------------|
| Programmierspannung                                      | $U_{PR}$      | 24   | 26   | V           |
| Betriebstemperatur                                       | $\theta_{ap}$ | 20   | 30   | $^{\circ}C$ |
| Adressenvorhaltezeit                                     | $t_{AVCL}$    | 2    | -    | $\mu s$     |
| Datenvorhaltezeit  | $t_{DVCL}$    | 2    | -    | $\mu s$     |
| Adressenhaltezeit  | $t_{CHAX}$    | 0    | -    | $\mu s$     |
| $\overline{OE}$ -Haltezeit                               | $t_{CHPL}$    | 2    | -    | $\mu s$     |
| Datenhaltezeit   | $t_{CHDX}$    | 2    | -    | $\mu s$     |
| Verzögerung $\overline{CE}$ -Ausgang<br>hochohmig        | $t_{CHDZP}$   | 0    | 120  | $\mu s$     |
| $\overline{CE}$ -Zugriffszeit im Pro-<br>grammierbetrieb | $t_{CLDVP}$   | -    | 1    | $\mu s$     |
| Programmierimpulsdauer                                   | $t_{CLCH}$    | 45   | 55   | ns          |
| $U_{PR}$ -Anstiegszeit                                   | $t_{PAN}$     | 50   | -    | ns          |
| $U_{PR}$ -Setzzeit L                                     | $t_{PLCL}$    | 2    | -    | $\mu s$     |
| $U_{PR}$ -Setzzeit H                                     | $t_{PHCL}$    | 2    | -    | $\mu s$     |

10.2.3.6. Kennwerte

Statische Kennwerte (alle Spannungen sind auf  $U_{SS}$  bezogen)

| Kenngröße  | Symbol     | Einstell-<br>werte                                    | U2732C35<br>U2732C45<br>U2732C55 |      | Einheit |
|--|------------|---|----------------------------------|------|---------|
|  |            |   | min.                             | max. |         |
| Statische Strom-<br>aufnahme (aktiv)   | $I_{CC}$   | $\overline{CE} = L$<br>$\overline{OE}/U_{PR} = 5,5 V$ | -                                | 180  | mA      |
| Statische Strom-<br>aufnahme (Ruhe)  | $I_{CCR}$  | $\overline{CE} = OE/U_{PR} = 5,5V$                    | -                                | 30   | mA      |
| Statische Strom-<br>aufnahme an $U_{PR}$<br>während des<br>Programmierimpulses | $I_{PR2P}$ | $U_{PR} = 25 V,$<br>$\vartheta_{ap} = 25 ^\circ C$    | -                                | 30   | mA      |
| H-Ausgangsspannung   | $U_{OH}$   | $U_{CC} = 4,75 V$<br>$\overline{OE}/U_{PR} = 0,8 V$   | 2                                | -    | V       |
| L-Ausgangsspannung   | $U_{OL}$   | $I_{OH} = -0,4 mA$<br>$I_{OH} = 2,1 mA$               | -                                | 0,8  | V       |
| Eingangsreststrom<br>(außer Pin 20)  | $I_I$      |   | -                                | 0,1  | mA      |
| Eingangsreststrom<br>(Pin 20)  | $I_{I20}$  |   | -                                | 1    | mA      |
| Ausgangsreststrom  | $I_O$      |   | -                                | 0,1  | mA      |
| Eingangskapazität<br>(außer Pin 20)  | $C_I$      |   | -                                | 6    | pF      |
| Eingangskapazität<br>(Pin 20)  | $C_{I20}$  |   | -                                | 20   | pF      |
| Ausgangskapazität  | $C_O$      |   | -                                | 12   | pF      |

Dynamische Kennwerte ( $U_{CC} = 4,75 \text{ V}$ ,  $U_{IL} = U_{OL} = 0,8 \text{ V}$ ,  $U_{IH} = U_{OH} = 2 \text{ V}$ ,  
siehe Bild 10.17. und 10.18.)

| Kenngröße  | Symbol     | U 2732 C 35 |      | U 2732 C 45 |      | U 2732 C 55 |      | Einheit |
|--|------------|-------------|------|-------------|------|-------------|------|---------|
|  |            | min.        | max. | min.        | max. | min.        | max. |         |
| Adressenzugriffszeit                               | $t_{AVDV}$ | -           | 350  | -           | 450  | -           | 550  | ns      |
| $\overline{CE}$ - Zugriffszeit                     | $t_{CLDV}$ | -           | 350  | -           | 450  | -           | 550  | ns      |
| Verzögerung $\overline{OE}$ -<br>Ausgang aktiv     | $t_{OLDV}$ | -           | 120  | -           | 120  | -           | 120  | ns      |
| Verzögerung $\overline{OE}$ -<br>Ausgang hochohmig | $t_{OHDZ}$ | -           | 100  | -           | 100  | -           | 100  | ns      |
| Verzögerung $\overline{CE}$ -<br>Ausgang hochohmig | $t_{CHDZ}$ | -           | 100  | -           | 100  | -           | 100  | ns      |

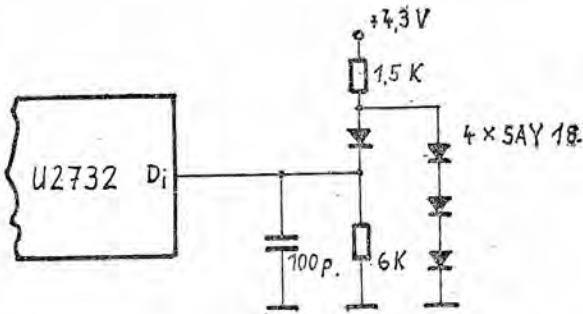


Bild 10.18.: Ausgangsbeschaltung des U 2732, die den dynamischen Kennwerten zugrunde liegt. /48/

## 11. Applikation von EPROM'S

### 11.1. Applikativer Vergleich zwischen U 555, U 2716 und U 2732

| Vergleichskriterien                              | U 555             | U 2716                               | U 2732                              |
|--|-------------------|--------------------------------------|-------------------------------------|
| Speicherkapazität                                | 8 K Bit           | 16 K Bit                             | 32 K Bit                            |
| Anzahl der Betriebsspannungen                    | 3                 | 1                                    | 1                                   |
| max. Stromaufnahme                               |                   |                                      |                                     |
| - Betrieb ("Lese-Zyklus")                        | 120 mA (1)        | 120 mA                               | 180 mA                              |
| - Ruhe   | 120 mA (1)        | 30 mA                                | 30 mA                               |
| Leistungsaufnahme                                |                   |                                      |                                     |
| - Betrieb ("Lese-Zyklus")                        | ca. 800 mW        | 720 mW                               | 900 mW                              |
| - Ruhe   | ca. 800 mW        | 150 mW                               | 150 mW                              |
| Leistungsaufnahme pro Bit                        |                   |                                      |                                     |
| - Betrieb ("Lese-Zyklus")                        | ca. 100 $\mu$ W   | ca. 50 $\mu$ W                       | ca. 28 $\mu$ W                      |
| - Ruhe   | ca. 100 $\mu$ W   | ca. 10 $\mu$ W                       | ca. 5 $\mu$ W                       |
| Zugriffszeiten                                   | 450 ns            | 350 ns<br>390 ns<br>450 ns<br>650 ns | 350 ns<br>450 ns<br>550 ns          |
| Anzahl der Enable-Signale                        | 1                 | 2                                    | 2                                   |
| Anzahl der garantierten Programmier-/Löschzyklen | 30                | 20                                   | 20                                  |
| Pinkompatibilität<br>(siehe Bild 11.1.)          | -                 | aufwärtsk.<br>zu U 555               | aufwärtsk.<br>zu U 555 u.<br>U 2716 |
| Belastung der Datenausgänge                      | je 1 TTL-<br>Last | je 1 TTL-<br>Last                    | je 1 TTL-<br>Last                   |

(1) Wert setzt sich zusammen aus  $I_{DD} = 65 \text{ mA}$ ,  $I_{CC} = 10 \text{ mA}$ , und  
 $I_{BB} = 45 \text{ mA}$

Der U 555 ist von den hier vorgestellten EPROM-Typen der entwicklungsgeschichtlich älteste. Durch seine 3 Betriebsspannungen und der hohen Ruheverlustleistung (Netzteilkosten!) sowie der schlechten Programmierbedingungen ist er, gegenüber U 2716 und U 2732, im Systemeinsatz relativ schwierig zu handhaben. U 2716 und U 2732 haben gegenüber dem U 555 höhere Speicherkapazität und geringere Zugriffszeiten sowie geringere Ruheverlustleistungen; bei gleichem Platzangebot sind wesentlich größere Speicherkonfigurationen möglich.

Durch die, in Bild 11.1. dargestellte, Aufwärtskompatibilität - man lasse sich nicht durch die unterschiedlichen Bezeichnungen für die Datenpins (Pin 9 bis 17) stören - können EPROM'S höherer Speicherkapazität mit nur wenig Änderungen in für EPROM'S mit niedrigerer Speicherkapazität entwickelte Leiterkarten eingesetzt werden.

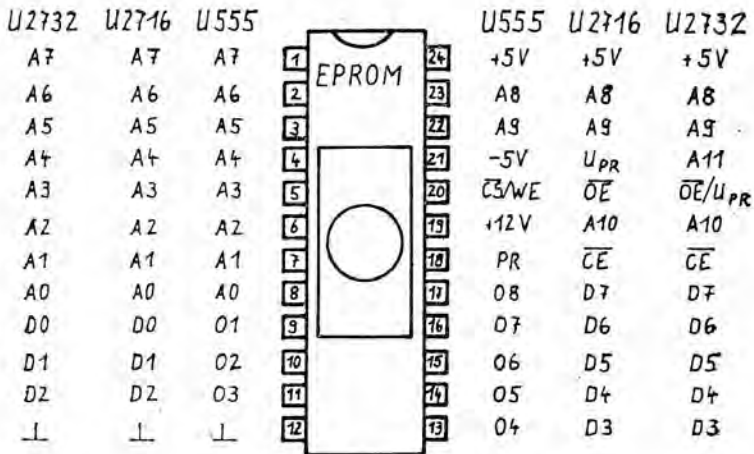


Bild 11.1.: Pinvergleich wichtiger EPROM-Typen /33/

## 11.2. Applikationshinweise für das Arbeiten mit EPROM'S

### 11.2.1. Programmierung von EPROM'S

Bei den hier vorgestellten EPROM-Typen bestehen, bezüglich Programmierbedingungen, erhebliche Unterschiede; es soll deshalb hier auf deren Programmierung näher eingegangen werden.

Durch das Programmieren wird, wie bereits erwähnt, durch Zuführung von Ladung auf das Floating-Gate, die im unprogrammierten bzw. gelöschten Zustand in der Speicherzelle vorhandene "1" auf die "0" überführt. Hierzu ist ein Programmiergerät erforderlich, in dem die vom EPROM-Hersteller geforderten Programmierbedingungen, z.B. Programmierimpulse, Timing usw., erzeugt werden. In der Literatur gibt es für Programmiergeräte tausendundeine Schaltung. Am anwenderfreundlichsten sind natürlich kommerziell angebotene Geräte bzw. Module mit Schnittstellen für standardisierte Mikrorechner-Bussysteme. Bei letzteren werden die zu programmierenden Bitmuster in einen bestimmten Arbeitsspeicher-Bereich des Mikrorechners gebracht, wodurch bis zuletzt Korrekturen möglich sind. Steht das Bitmuster schließlich fest, wird dieser Arbeitsspeicherbereich auf den EPROM dupliziert. Bei speziell für Entwicklungsarbeiten konzipierte Mikrorechner (z.B. MC 80) ist eine derartige Programmierereinrichtung bereits mit installiert. Kommerziell wird gegenwärtig nur für den U 555 ein derartiges Modul mit K 1520-Schnittstelle, unter der Bezeichnung "PROM-Programmierereinheit PPE K 0420" mit "PROM-Aufnahmeeinheit PAE K 0422", angeboten /36/.

Die genannte Programmiermöglichkeit setzt den Zugriff zu einem Mikrorechner voraus; es sollen deshalb im folgenden, besonders für Amateuranwendungen, 2 einfache Schaltungen angegeben werden, die eine - wenn auch etwas mühselige - Programmierung von EPROM'S gestatten.

Die in Bild 11.2. angegebene Schaltung ist nur für den EPROM-Typ U 555 geeignet; es besteht aus den Funktionsgruppen Taktgenerator, Adreßzähler, Zwischenspeicher (SRAM-Typ U 214), Ansteuerlogik und Stromversorgung. Zur Anzeige von Adressen und Daten können wahlweise LED's (für die duale Darstellung) oder auch 7-Segmentanzeigen (für die hexadezimale Darstellung) angeschlossen werden.

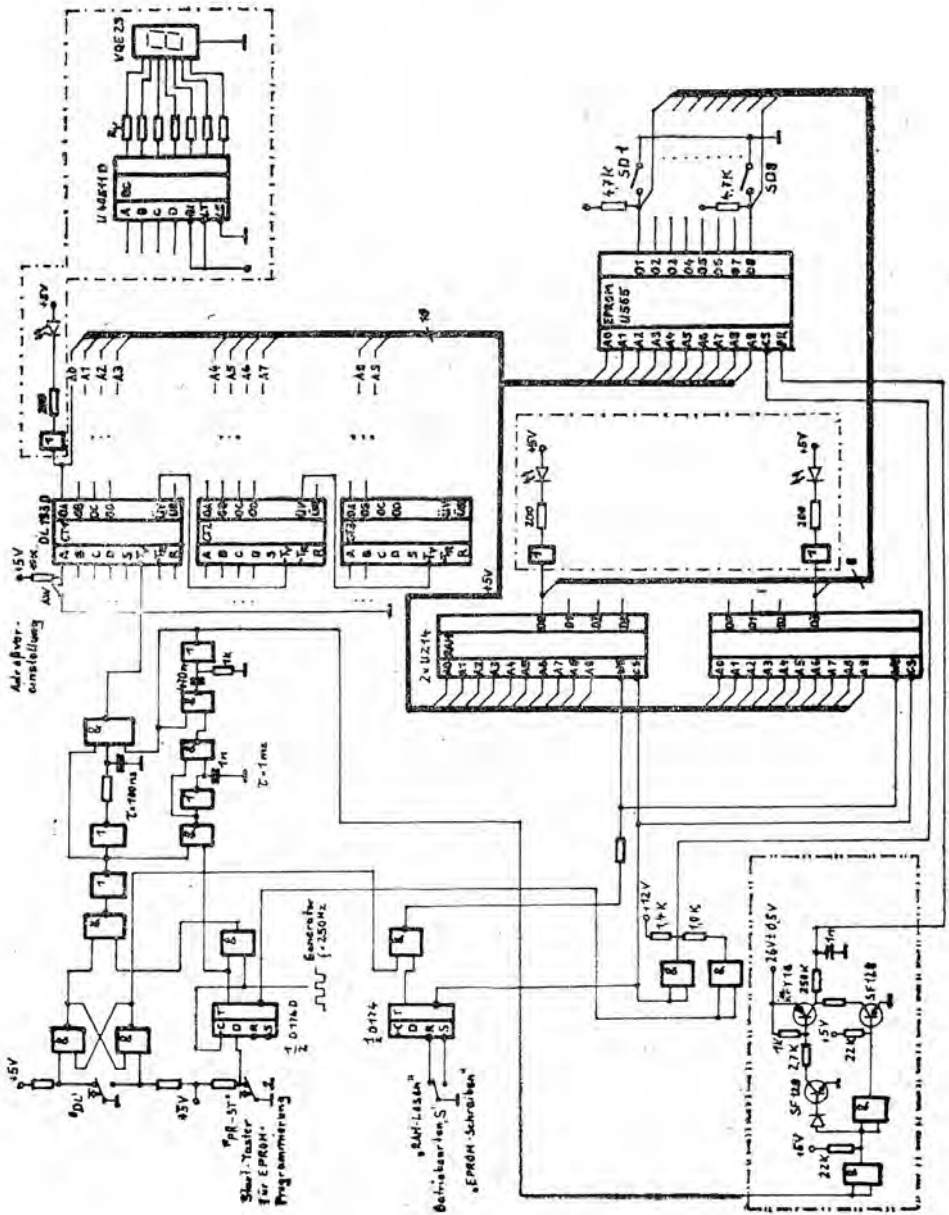


Bild 11,2.: Einfaches Programmiergerät für den U 555 /35/

Bei entferntem Schaltkreis U 555 (Zerstörungsgefahr!) werden mit den Schaltern "AW" die Adresse und mit "SD1 bis SD8" das gewünschte Bitmuster eingestellt: diese durch Betätigung der Taste "DL" in die adressierten SRAM-Zellen eingeschrieben.

In der Stellung "RAM-Lesen" (Schalter S) kann bei geöffneten Schaltern D1 bis D8 das eingeschriebene Bitmuster kontrolliert und ggf. korrigiert werden. Nachdem der gesamte Datensatz in gewünschter Weise in dem Zwischenspeicher steht, wird der U 555-Schaltkreis auf die entsprechende Fassung gesteckt, der Schalter S in Stellung "EPROM-Schreiben" gebracht und "PR-ST" betätigt. Die Programmierung erfolgt in der für den U 555 erforderlichen Anzahl von Schleifen, wobei zyklisch sämtliche Adressen durchgezählt werden. Nach ca. 2 Minuten ist der U 555 programmiert. Eine Duplizierung programmierter EPROM'S ist mit dieser Schaltung nicht möglich. Für die EPROM-Typen U 2716 und U 2732 wird in Bild 11.3. eine einfachste Schaltung zur manuellen Programmierung angegeben /33/.

Diese Schaltung arbeitet ohne Zwischenspeicher. Mit den "Adressschaltern" SA0 bis SA10 bzw. SA 11 wird die Adresse und mit den "Datenschaltern" SD0 bis SD7 das gewünschte Bitmuster eingestellt: letzteres kann mittels der LED's kontrolliert werden, wobei der geschlossene Schalter der "0" und der offene der "1" entspricht. Nach Anlegen von Adresse und Daten wird durch Betätigen von Taste TA1 (im Gegensatz zur U 555-Programmierung nur ein Impuls!) das Bitmuster in den U 2716 bzw. U 2732 direkt eingeschrieben: der Schalter SW1 muß dazu auf "Programmieren" stehen. In der Stellung "Lesen" (SW1) können die Daten wieder ausgelesen (aber nicht korrigiert) werden. Das Programmiergerät kann, über die Wickelbrücken B1, B2 und B3 auf den U2716 oder U 2732 fest eingestellt werden: diese Brücken können auch durch einen Schalter (mit 3 Schaltebenen) ersetzt werden. Das Monoflop (D 121) ist mittels Oszilloskop auf genau 50 ms einzustellen (Triggerung bei steigender Eingangsflanke).

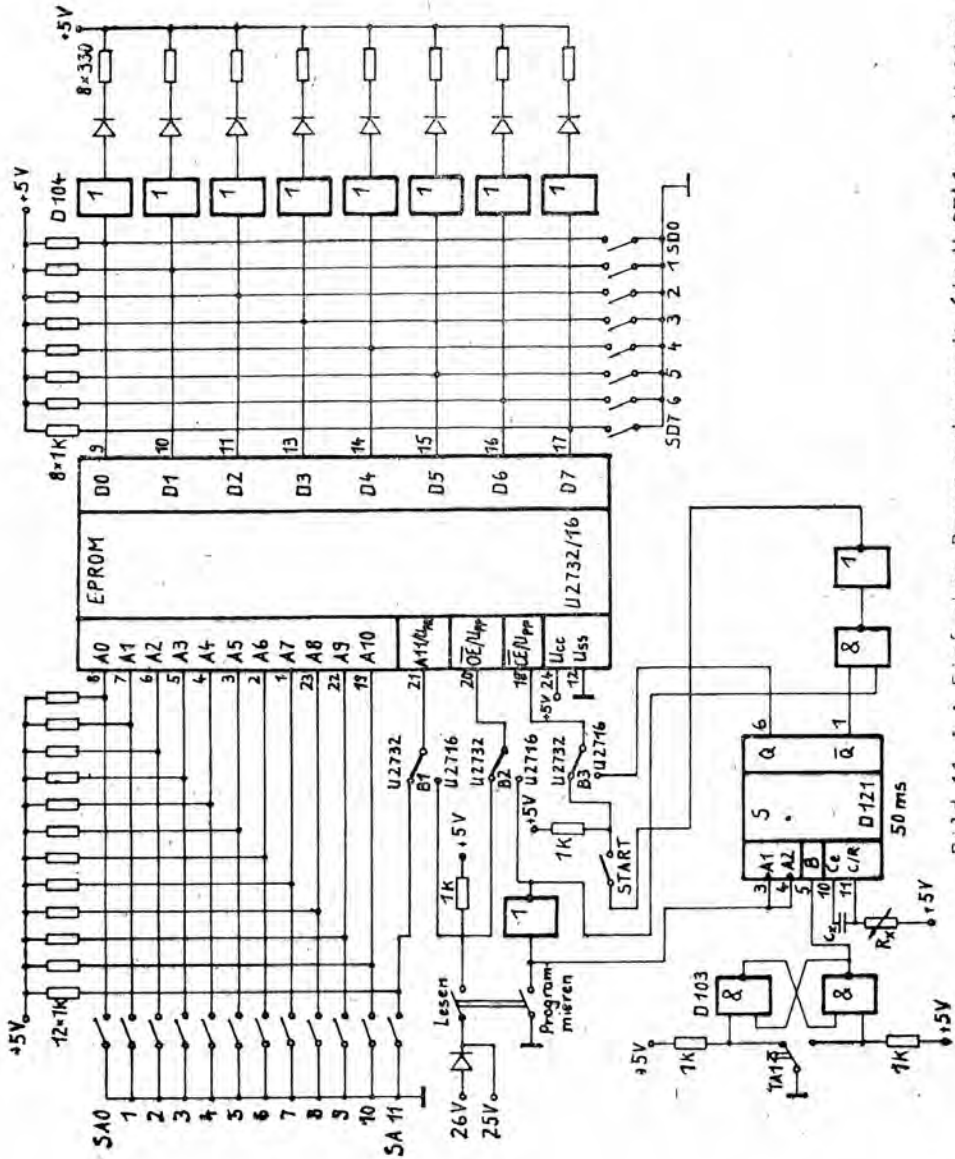


Bild 11.5.: Einfaches Programmiergerät für U 2716 und U 2732 /33/

Ist der Impuls zu lang, kann der EPROM (durch thermische Überlastung) zerstört werden; bei zu kurzem Programmierimpuls wird die Information nicht zuverlässig eingeschrieben. Bedingt durch die recht zeitaufwendige Programmierung wird man ein derartiges Gerät vorzugsweise dort einsetzen, wo nur ein Teil der Gesamtspeicherkapazität benötigt wird, die EPROM-Typen U 2716 bzw. 2732 lediglich aufgrund ihrer besseren Systemeigenschaften (z.B. nur eine Betriebsspannung) verwendet werden. Die beiden angegebenen Schaltungen sollen vor allem das Programmierprinzip verdeutlichen, es sind bei einer praktischen Umsetzung selbstverständlich zahlreiche Modifikationen denkbar. Obwohl EPROM'S - der leichteren Programmierbarkeit und Änderbarkeit (d.h. Austausch) wegen in den Anwenderschaltungen meist auf Fassungen gesteckt werden, besteht natürlich auch die Möglichkeit des Einlöten und der (einmaligen) Programmierung auf der Leiterkarte (sog. "On Board"-Programmierung"). Es sind dann Adreß-, Freigabe- und Programmierereingangsleitungen an den Steckverbinder zu führen (siehe hierzu Bild 11.4.).

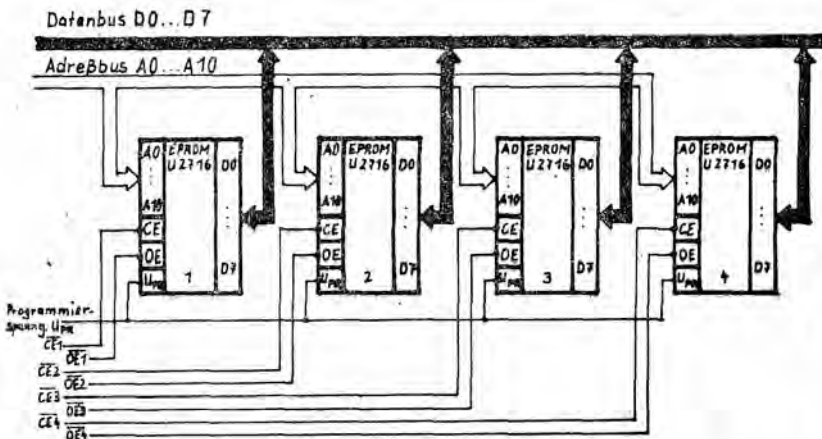


Bild 11.4.1 On Board-Programmierung von EPROM'S (hier U 2716) /4/

Bei diesem Einsatzverfahren werden Fassungen eingespart und die Systemzuverlässigkeit erhöht; es eignet sich jedoch nur für Anwendungen, bei denen eine einmalige Programmierung ausreicht (EPROM'S lassen sich im Schaltkreisverband nicht einzeln löschen, d.h. es werden sämtliche EPROM'S der Leiterkarte gelöscht, die dann auch alle erneut zu programmieren sind),

Abschließend sollen noch einige Hinweise zur Programmierung gegeben werden:

- Vor dem Programmieren sollte man sich überzeugen, daß das EPROM auch gelöscht ist.
- EPROM'S sollen nicht bei Anliegen der Programmiervspannung in die Fassung gesteckt bzw. aus dieser herausgezogen werden.
- Die Programmiervspannung soll mit oder nach der Betriebsspannung eingeschaltet und gleichzeitig oder vor dieser abgeschaltet werden.
- Beim Typ K 573 P02 und K 573 P05 (SU) darf, gegenüber anderen 16 kBit-EPROM'S, die Programmiervspannung nur  $U_{PR} = 24 \dots 24,5 \text{ V}$  (Grenzwert 25 V) betragen. Für die Programmkontrolle soll  $U_{CC} = 5,25 \text{ V}$  sein.
- Wird von der gesamten Kapazität des EPROM'S nur ein kleinerer Bereich benötigt, empfiehlt sich zwecks Vermeidung häufiger Löschungen (begrenzte Zahl von Programmier-/Löschzyklen) sowie der Möglichkeit der Abspeicherung mehrerer Programme, den gesamten Speicherbereiche in mehrere Unterbereiche aufzuteilen. Dies kann durch ein oder mehrere der oberen Adreßbits geschehen. So kann man beispielsweise beim U 2716 (2 KByte) mit 2 Adreßbits 4 Unterbereiche zu 512 Byte bzw. mit 3 Adreßbits 8 Bereiche zu 256 Byte realisieren. Hat man sich, besonders bei dem einfachen Programmiergerät (Bild 11.3.) vertan, schaltet man auf einen anderen Bereich und beginnt von vorn.

### 11.2.2. Löschen von EPROM'S

Beim Löschen werden sämtliche in das EPROM eingeschriebenen "0"-Informationen wieder auf "1" (d.h. H-Potential an den Datenausgängen bei aktiven Enable-Signalen) zurückgeführt.



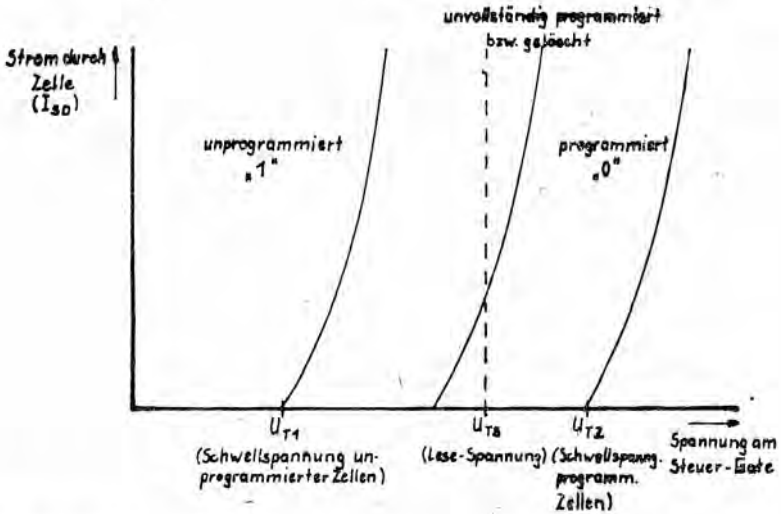


Bild 11.5.: Unvollständige Programmierung bzw. Löschung /4/

11.2.3. System- und Schaltungsentwurf

11.2.3.1. Möglichkeiten zur Gewinnung der negativen Betriebsspannung  $U_{BB}$  des U 555 aus den anderen Systemspannungen

Bedingt durch die 3 Betriebsspannungen ist der Stromversorgungsaufwand für den U 555 besonders hoch; dies gilt natürlich ganz besonders, wenn nur ein einzelnes U 555-Exemplar benötigt wird, mithin auch die Stromversorgung extra dafür notwendig ist. Im folgenden werden 2 Schaltungen angegeben, die den Aufwand, durch Gewinnung von  $U_{BB}$  aus einer der anderen Betriebsspannung, reduzieren.

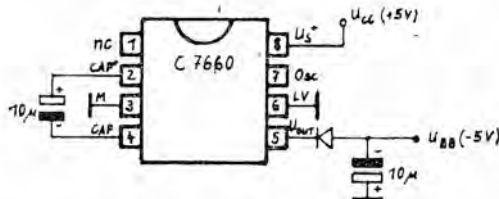


Bild 11.6.: Erzeugung von  $U_{BB}$  aus  $U_{CC}$  mit CMOS-Inverter C 7660

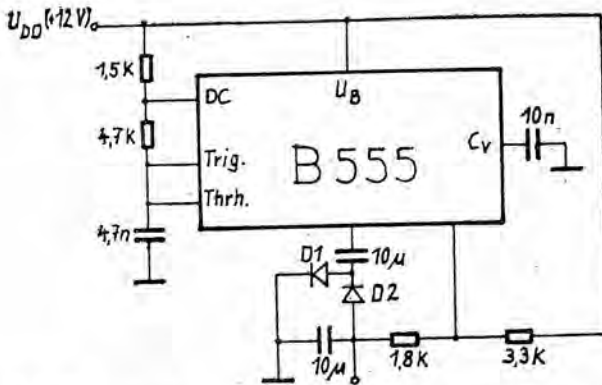


Bild 11.7.: Erzeugung von  $U_{BB}$  aus  $U_{DD}$  mittels entsprechend beschalteten B 555

### 11.2.3.2. Ein-/Ausschaltregime für U 555-Betriebsspannungen

Die 3 Betriebsspannungen des U 555 können generell zum gleichen Zeitpunkt sowohl zu - als auch abgeschaltet werden. Es muß jedoch gewährleistet sein, daß - im Fehlerfall beispielsweise -  $U_{DD}$  und  $U_{CC}$  max. nur 10 ms ohne  $U_{BB}$  am U 555 anliegen können.

$U_{BB}$  allein darf ständig am EPROM anliegen. In Bild 11.8. ist eine Schaltkassette zur Realisierung dieser Bedingung angegeben:

$U_{BB}$  liegt sofort an, während  $U_{DD}$  und  $U_{CC}$  über ein zeitverzögertes Relais zugeschaltet werden. Durch den 100  $\mu$ F - Elko wird  $U_{BB}$  zuletzt abgeschaltet.

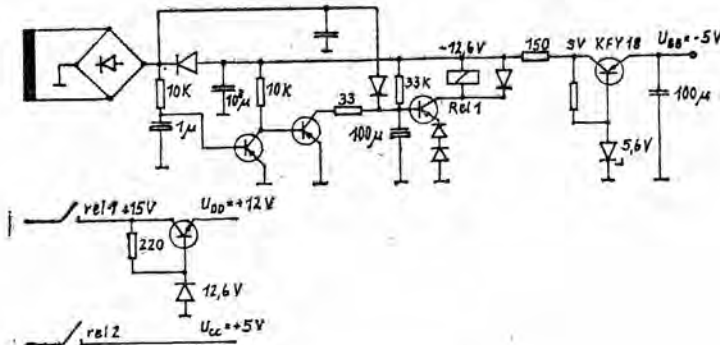


Bild 11.8.: Schaltkassette für U 555 /35/

### 11.2.3.3. Verminderung der Ruheverlustleistung beim U 555

Im Gegensatz zu den EPROM-Typen U 2716 und U 2732 wird beim U 555 bei Nichtauswahl (d.h.  $\overline{CS} = H$  - Pegel) die Verlustleistung nicht reduziert.

Ein derartiger "power - down - mode" ist beim U 555 nur durch eine externe Beschaltung, entsprechend Bild 11.9., möglich.

Die Betriebsspannung  $U_{DD}$  wird, gesteuert vom  $\overline{CS}$ -Signal, geschaltet; d.h. wenn  $\overline{CS}$  aktiv (d.h.  $\overline{CS} = L$ -Pegel) ist. Die Verlustleistung nimmt reziprok zum Tastverhältnis ab, die Reduzierung kann bis zu 50 % betragen /4/.

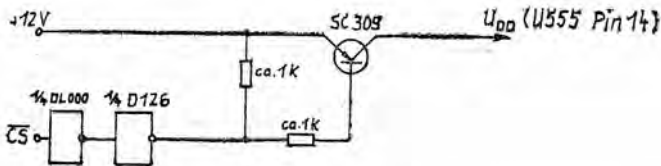


Bild 11.9.: Reduzierung der Ruheverlustleistung beim U 555 durch geschaltete  $U_{LD}$ -Betriebsspannung /4/

Nachteilig bei diesem Verfahren ist die Verschlechterung der dynamischen Kennwerte des U 555, insbesondere ist mit einer Erhöhung der Zugriffszeit um 50 ... 100 ns zu rechnen.

#### 11.2.3.4. PINKompatibilität von EPROM und SRAM

Ab einer Speicherkapazität von 16 KBit an aufwärts sind EPROM'S und SRAM'S gleicher Kapazität pinkompatibel, d.h. der EPROM - Typ U 2716 ist pinkompatibel zum SRAM-Typ U 6516 D. Hieraus ergeben sich wichtige Systemvorteile, da die entsprechenden Leiterkarten, durch wahlweise Bestückung mit EPROM'S bzw. SRAM'S, multivalent genutzt werden können.

#### 11.2.3.5. Betriebsspannungsstützung

Für die EPROM-Typen U 555, U 2716 und U 2732 wird eine Stützung der Betriebsspannung mit einer Kapazität von 10 nF (Keramik-kondensator) empfohlen. Beim U 555 gilt dies für jede der 3 Betriebsspannungen.

Für den Typ K 565 RF2 wird eine Stützkapazität von 100 nF bis 1  $\mu$ F empfohlen.

#### 11.2.3.6. Typische Zugriffszeit des U 555

Die Adreßzugriffszeit beträgt, bei einer Umgebungstemperatur  $\theta_a = 25^\circ \text{C}$ , beim U 555 typisch  $t_{\text{ACC}} \approx 350 \text{ ns}$  (der im Fachbereichsstandard angegebene Wert ist  $t_{\text{ACC}} = 450 \text{ ns}$ ).

Sie vergrößert sich bei Erhöhung der Umgebungstemperatur um ca. 1 ns/grd.

Die  $\overline{\text{CS}}$ -Zugriffszeit beträgt, bei einer Umgebungstemperatur  $\theta_a = 25^\circ \text{C}$ , typisch  $t_{\text{CO}} \approx 60 \text{ ns}$  (der in Fachbereichsstandard angegebene Wert ist  $t_{\text{CO}} = 120 \text{ ns}$ ). Bei Temperaturerhöhung vergrößert sich der Wert um ca. 0,2 ns/grd.

### 11.2.3.7. $\overline{OE}$ -Signal bei U 2716 und U 2732

U 2716 C und U 2732 C besitzen 2 Freigabe-Signale ("Enable-Signale"); außer dem bei jedem Halbleiterspeicher vorhandenen  $\overline{CS}$ - bzw.  $\overline{CE}$ -Signal zur Schaltkreisauswahl haben die genannten Typen noch das  $\overline{OE}$ -Signal ("Output-Enable"). Bei aktivem  $\overline{CE}$ -Signal können mit  $\overline{OE} = L$ -Pegel die Datenausgänge aus dem hochohmigen in den aktiven Zustand gebracht werden. Das  $\overline{CE}$ -Signal ist dabei höherpriorisiert. Ein derartiges zweites Freigabesignal  $\overline{OE}$  schafft für den Schaltungsentwickler, besonders bei größeren Speicherkonfigurationen, Systemvorteile. Da in Mikrorechnern mit Tristate-Bussystemen jeweils nur ein Schaltkreis mit Tristate-Ausgangsstufen aktiv sein darf, kann (bei  $\overline{OE} = H$ -Pegel) das EPROM bereits eher schon mit dem  $\overline{CE}$ -Signal ausgewählt werden. Die Datenausgänge des EPROM'S werden dann mit dem  $\overline{OE}$ -Signal aktiviert.

In Mikrorechnersystemen mit gemeinsamem Adreß- und Datenbus kann somit das dynamische Verhalten verbessert werden.

### 11.2.3.8. EPROM'S und U 880-Typspektrum

In der Mikrorechentechnik werden EPROM'S meist als Programmspeicher eingesetzt. Bei Verwendung einer CPU aus dem U 880-Typspektrum ergeben sich aus deren Taktdiagramm für den M1-Zyklus ("Befehlshole-Zyklus") folgende Aussagen zum Einsatz der einzelnen EPROM-Typen:

| U-880-Typ | Systemtakt | Zeit für Befehlshole-Zyklus | EPROM-Typ  |
|-----------|------------|-----------------------------|--|
| U 880 D   | 1 MHz      | 1,6 $\mu$ s                 | U 555 C, U 2716 C35,<br>U 2716 C39, U 2716 C45,<br>U 2716 C65, U 2732 C35,<br>U 2732 C45, U 2732 C55 |
| UB 880 D  | 2,5 MHz    | 640 ns                      | U 555 C, U 2716 C35,<br>U 2716 C39, U 2716 C45,<br>U 2732 C35, U 2732 C45,<br>U 2732 C55             |

| U 880-Typ | Systemtakt | Zeit für Befehls-<br>hole-<br>Zyklus | EPROM-Typ                              |
|-----------|------------|--------------------------------------|--|
| UA 880 D  | 4 MHz      | 400 ns                               | U 2716 C35<br>U 2716 C39<br>U 2732 C35 |

Die genannten EPROM-Typen können direkt, d.h. ohne WAIT-Zyklus, mit der jeweiligen CPU betrieben werden.

#### 11.2.3.9. Vergoldete oder verzinnte Anschlußpins bei EPROM'S?

EPROM'S sind die einzige Art von Halbleiterspeichern, die fast ausschließlich auf Fassungen gesetzt werden. Generell sind nur, sowohl bei den EPROMS, als auch bei den Steckfassungen, vergoldete oder verzinnte Anschlußpins bzw. Federkontakte möglich. Bei größeren EPROM-Konfigurationen gilt - besonders bei erhöhten Anforderungen an die Systemzuverlässigkeit -, daß "Paarungen" von vergoldeten mit verzinn-ten Anschlußpins/Federkontakten vermieden werden sollen, da hier, bedingt durch die elektrische Spannungsreihe nach längerer Zeit ggf. Kontaktschwierigkeiten auftreten können. Es sollte hier auf die Konstellation "vergoldete EPROM-Anschlußpins mit vergoldeten Federkontakten" oder "verzinnte EPROM-Anschlußpins mit verzinn-ten Kontakten orientiert werden.

#### 11.2.3.10. Pinkompatibilität von EPROM'S

Bei Verwendung älterer, international angebotener, EPROM-Typen sollte, auch bei gleicher "Grund"-Bezeichnung, die Pinkompatibilität zum vorgesehenen Originaltyp kontrolliert werden, da firmenspezifisch durchaus Abweichungen auftreten können. So haben beispielsweise die Typen TMS 2716 und TMS 27A16 (Motorola) sowie TMS 2716-30 und TMS 2716-45 (TI) noch 3 Betriebsspannungen, so daß einige Pins anders belegt sind. Bei unseren Typen ist die Anschlußbelegung von EPROM'S generell standardisiert.

11.2.3.11. Ausmessung der Zugriffszeit einzelner EPROM'S

Der Maximalwert der Zugriffszeit ist im jeweiligen Fachbereichsstandard festgelegt. Im Einzelfall (z.B. Rationalisierungsmittel, Amateurtechnik) kann es nun durchaus günstig sein, von einzelnen EPROM-Exemplaren die wirkliche, individuelle Zugriffszeit, die ja meist unter dem angegebenen Maximalwert liegt, auszumessen. In Bild 11.10. wird dazu eine einfache Meßschaltung angegeben /34/. Der Oszillograf sollte eine Bandbreite von mindestens 50 MHz haben.

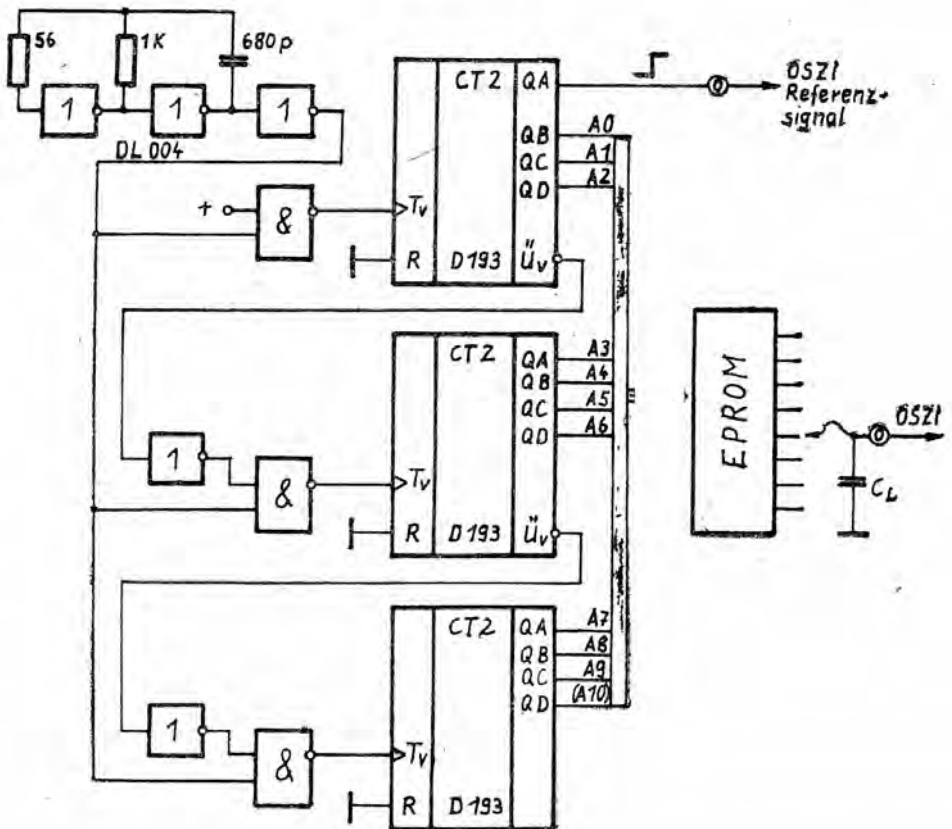


Bild 11.10.: Einfache Meßschaltung für Zugriffszeit von EPROM'S /34/

Eine von einem Takt gesteuerte Zählerkette inkrementiert die Adressen der EPROM. Die niederwertigste Bitstelle wird an einen Oszillographen zur externen Triggerung angeschlossen und schafft damit die Zeitbasis. Der Meßeingang des Oszillographen wird - für jede Adresse einzeln - nacheinander an jeden der 8 Datenausgänge angeschlossen. Auf dem Oszillografen kann nach dem Einschwingen die Adreß-Zugriffszeit abgelesen werden. Voraussetzung dazu ist, daß die EPROM'S programmiert wurden, z.B. mit dem Anwenderprogramm. Sind die EPROM'S gelöscht, entsteht bei Adreßwechsel keine Spannungsänderung an den Datenausgängen, wodurch der Einschwingvorgang nicht darstellbar ist.

### 11.2.3.12. Hinweise zur Datenhaltigkeit

Datenhaltigkeit bei EPROM'S ist nicht nur Sache des Schaltkreisherstellers; auch der Anwender kann durch sachgemäße Behandlung beitragen, daß der programmierte EPROM das Bitmuster "hält". Nachstehend dazu einige Hinweise / 44/ /37/.

- Unbedingte Einhaltung der Grenzwerte sowie der Programmier- und Löschbedingungen.
- Beachtung der max. Programmier-/Löschzyklen: für den U 555 werden 30, für den U 2716 und 2732 20 derartige Zyklen garantiert. Bei mehr Zyklen sind Programmier- und Löschzeit zu verlängern (die Werte dazu sind empirisch zu ermitteln).
- Verunreinigung auf den EPROM-Fenstern beeinflußt die Lichtdurchlässigkeit und damit die Löschzeit.
- EPROM nach Löschung erst auskühlen lassen, bevor er erneut programmiert wird.
- Da durch parasitäres, UV-Licht (z.B. Leuchtstofflampen, Sonnenlicht bei längerer Einwirkung Datenverluste entstehen können, sollten nach Programmierung die EPROM-Fenster abgedeckt werden (z.B. mit Klebeband).
- Fernhaltung von Röntgenstrahlung von den EPROM'S; diese bewirkt eine irreversible Verschiebung der Schwellenspannung, wodurch das EPROM unbrauchbar wird.
- Bei Betrieb ist für eine ausreichende Kühlung zu sorgen, wodurch der Leckstrom relativ gering gehalten wird.

### 11.2.3.13. Störsicherheit in der EPROM-Schaltungstechnik

EPROM'S werden oft auch außerhalb ihres Haupteinsatzgebietes, der Mikrorechentechnik, in der digitalen Schaltungstechnik verwendet. Die Datenausgänge der EPROM'S können so ggf. direkt Logik-Gatter, Anzeigeelemente (LED, VQE), Relais usw. ansteuern.

Nun haben EPROM'S eine relativ große Zugriffszeit (d.h. 350 ns)

650 ns); diese Zeit ist erheblich größer als die Gatterlaufzeit der Standard-Logikfamilien). Innerhalb dieser Zeit können, bei Adreßwechsel bzw. Schaltkreisaktivierung, an den Datenausgängen der EPROM'S Störimpulse (sog. "glitches") auftreten, die die verschiedensten Ursachen haben können (nichtadressierte Speicherzellen geben für Bruchteile der Zugriffszeit ihr Bitmuster aus, Einschwingungsvorgänge usw.), d.h. innerhalb der Zugriffszeit sind die Daten an den EPROM-Ausgängen instabil, die Weiterverarbeitung kann erst nach der Zugriffszeit erfolgen.

Bei kombinatorischen Schaltungen ist dies meist ohne Belang, besonders, wenn die EPROM-Ausgänge zur Ansteuerung "langsamer" Peripherie (z.B. LED, Lampen, Relais usw.) verwendet werden. Es ist hier jedoch darauf zu achten, daß die zu verarbeitenden Eingangssignale mindestens über die Zugriffszeit hinaus anliegen. Werden jedoch von dem EPROM direkt Flip-Flops, Register usw. angesteuert, können durch diese Störimpulse stabile Zustände entstehen, die beim Schaltungsentwurf nicht vorgesehen waren (z.B. Setzen bzw. Rücksetzen von Flip-Flops). Hier kann durch mindestens ein flankengetriggertes Register in der Rückführungsleitung Abhilfe geschaffen werden (siehe hierzu Bild 11.12.).

Die Eingangssignale und die EPROM-Ausgangssignale werden periodisch in ein flankengesteuertes Register eingegeben, der verwendete Takt muß dabei eine Periodendauer von mindestens der Zugriffszeit (d.h. Zugriffszeit + Laufzeiten der Gatter) haben. Es werden erst die zwischengespeicherten Signale den EPROM-Adreßeingängen zugeführt bzw. als Ausgangssignal ausgegeben. Ist gesichert, daß sich die Eingangssignale nur zu bestimmten Zeiten ändern können, kann auf eine Zwischenspeicherung derselben verzichtet werden. Damit verringert sich die Gesamtverzögerung um eine Taktperiode: im Ausgangsregister ist die Information dann bereits vorhanden und "wartet" auf den Takt /38/ /39/ /40/.

An flankengesteuerten Registern können die Schaltkreis-Typen U 4035, D 195 D und DL 194 D verwendet werden. Für Ein- und Ausgangsregister können auch zustandsgesteuerte Register z.B. DL 193 D, DS 8282 D, DS 8283 D eingesetzt werden (siehe Bild 11.12.).

11.2.3.14. Austauschtypen für U 555 C/6/

Nachstehend aufgeführte Typen können den U 555 direkt ersetzen.

| Zugriffszeit | kompatible internationale Typen  |
|--------------|--|
| 300 ns       | MCM 27 A08 (Motorola)  |
| 350 ns       | 2708 - 13 (AMD), F 2708 -1 (Fairchild)<br>TMS 2708 - 35 (TI)   |
| 450 ns       | 2708 (AMD), AM 2708 (AMD), F 2708 (Fairchild)<br>F 68708 (Fairchild), MCM 2708 (Motorola)<br>MCM 68 708 (Motorola), INS 8708 (National)<br>MSM 2708 (OKI), MN 2708 (Panasonic)<br>TMS 2708 -45 (TI), TMS 27 L08 - 45 (TI)<br>2708 (Intel)<br>K 573 P $\Phi$ 1 (SU) |

11.2.3.15. Austauschtypen für U 2716 C /6/.

| Zugriffszeit | kompatible internationale Typen   | Austausch für              |
|--------------|---|----------------------------|
| 250 ns       | MCM 2716 - 25 (Motorola)<br>MCM 27 L16 - 25 (Motorola)  |                            |
| 300 ns       | AM 9716 (AMD), MK 2716 - 5<br>(Mostek)  | U 2716 C35<br>U 2716 C39   |
| 350 ns       | AM 2716 - 1 (AMD), F 2716 - 1<br>(Fairchild), MBM 2716 H (Fujitsu),<br>HM 6716 - 2 (Harris), HM 6716 - 9<br>(Harris), 2716 - 1 (Intel),<br>QD 2716-1 (Intel), MK 2716-6<br>(Mostek), MKB 2716-86 (Mostek),<br>MCM 2716-35 (Motorola), MM 2716-1<br>1 (National), NMC 6716-1 (Na-<br>tional), SY 2716-1 (Synertek),<br>TMM 323-1 (Toshiba) | U 2716 C 45<br>U 2716 C 65 |

| Zugriffszeit | Kompatible internationale Typen  | Austausch für  |
|--------------|--|--|
| 390 ns       | AM 2716-2 (AMD), HN 462716-2 (Hitachi), 2716 -2 (Intel), MK 2716 -7 (Mostek), MKB 2716-87 (Mostek, MN 2716-2 (National), NMC 6716 -2 (National), SY 2716 -2 (Synertek), QD 2716 -2 (Intel)   | U 2716 C 39<br>U 2716 C 45<br>U 2716 C 65                      |
| 450 ns       | AM 2716 (AMD), AM 2716 M (AMD), F 2716 (Fairchild), F 68716 (Fairchild), MBM 2716 (Fujitsu), HN 462716 (Hitachi), 2716 (Intel), M 2716 (Intel), M 2716 M (Intel), MSL 2716 (Mitsubishi), MK 2716 -8 (Mostek), MKB 2716 (Mostek), MKB 2716 - 88 (Mostek), MCM 2716 (Motorola), MCM 27L16 (Motorola), MM 2716 (National), NMC 2716 E (National), NMC 27C16-45 (National), NMC 6716 (National), $\mu$ PD 2716. (NEC-Micro) MSM 2716 (OKI), MN 2716 (Panasonic), SY 2716 (Synertek), QD 2716 (Intel), LD 2716 (Intel), K 573 P $\phi$ 2 (SU), K 565 2 (SU), K 573 P $\phi$ 5 (SU), TD 2716 (Intel) | U 2716 C 45<br><br><br><br><br><br><br><br><br><br>U 2716 C 65 |
| 490 ns       | 2716 - 5 (Intel)   |  |
| 550 ns       | MKB 2716 -90 (Mostek), NMC 27C16-55 (National)   | U 2716 C 65  |
| 650 ns       | 2716 - 6 (Intel), MK 2716-12 (Mostek), NMC 27C16 - 65 (National).  |  |

11.2.3.15. Austauschtypen für U 2732 C /6/

| Zugriffszeit | kompatible internationale Typen   | Austausch für                          |
|--------------|---|--|
| 200 ns       | 2732 A-2 (Intel), QD 2732 A-2 (Intel), MBM 2732A -20 (Fujitsu), 2732 A-20 (Intel)   |  |
| 250 ns       | MBM 2732A -25 (Fujitsu), 2732 A (Intel), 2732 A-25 (Intel), MCM 2532-25 (Motorola), MCM 25L32-25 (Motorola), TMM2732 -2 (Toshiba), QD 2732 A (Intel), QD 2732A-25 (Intel), LD 2732 A (Intel), LD 2732A-25 (Intel), TD 2732 A (Intel), TD 2632A-25 (Intel)   | U 2732 C35<br>U 2732 C45<br>U 2732 C55 |
| 300 ns       | MBM 2732A -30 (Fujitsu), MBM 2732A -30X (Fujitsu), 2732A- 30 (Intel), 2732 A-30 (Intel), QD 2732A- 3 (Intel), QD 2732 A-30 (Intel), M 58735 (Mitsubishi)  |  |
| 450 ns       | AM 2732 (AMD), AM 2732 M (AMD), F 2732 (Fairchild), HN 462532 (Hitachi), HN 46 2732 (Hitachi), 2732A -4 (Intel), M 2732 A (Intel) M 5L2732 (Mitsubishi), MCM 2532 (Motorola) MCM 25L32 (Motorola), NMC 2532 (National), NMC 27C32-45 (National), $\mu$ PD 2732 (NEC-Micro), MSM 2732 (OKI), TMM 2732 (Toshiba), QD 2732A -4 (Intel), LD 2732A -4 (Intel), LD 2732A -45 (Intel), TD 2732A -4 (Intel), TD 2732A -45 (Intel) | U 2732 C45<br>U 2732 C55               |
| 550 ns       | M 2732 (Intel), S 8416 (Intel) NMC 27C32 - 55 (National)  | U 2716 C55                             |

### 11.3. EPROM'S als Programmspeicher für die Mikrorechenstechnik

EPROM'S wurden, wie auch die anderen Halbleiterspeicher, von Anfang an ausschließlich für die Rechen-, bzw. Mikrorechenstechnik entwickelt. So nimmt es auch nicht weiter wunder, daß auch heute noch der größte Teil der hergestellten EPROM'S als Programmspeicher in der Mikrorechenstechnik eingesetzt wird. Halbleiter-Festwertspeicher, hier EPROM'S, sind neben der CPU der wichtigste Teil eines Mikrorechners. Minimalconfigurationen von Mikrorechnern sind bereits mit diesen Schaltkreisen arbeitsfähig (zur Speicherung operativ anfallender Daten reichen in einfachen Anwendungen die Register der CPU aus). Ein Beispiel für einen derartigen Mikrorechner einfachster Art ist in Bild 11.29. angegeben.

Je nach Configuration des Mikrorechners wird in EPROM'S entweder das gesamte Programm, d.h. Betriebssystem und Anwenderprogramm, oder nur ein Anfangslader (auch "Urlader" genannt) abgespeichert. Mit diesem Anfangslader kann das benötigte Programm aus externen Speichern (Diskette, Magnetkassette) in den Arbeitsspeicher des Rechners "geladen" werden. Dieser Arbeitsspeicher wirkt dann als Programmspeicher; bei Ausfall der Netzspannung oder "Abstürzen" des Mikrorechners muß dann das Programm erneut geladen werden.

Die Einbeziehung von EPROM'S in den Mikrorechner ist schaltungsmäßig noch einfacher als bei den SRAM'S; in Bild 11.11. ist dazu das Prinzip angegeben. /7/

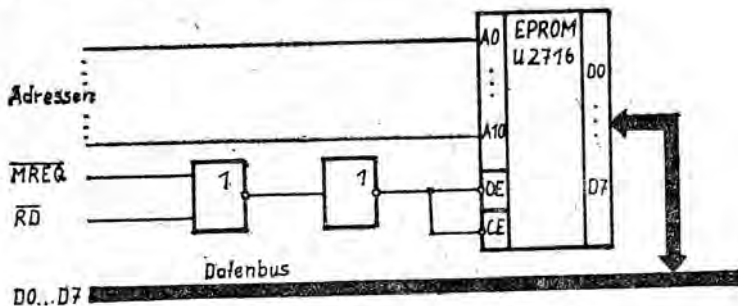


Bild 11.11.: Prinzip der Ansteuerung des U 2716 mit U 880 - Interface-Signalen

Bei größeren Speicherblöcken wird, wie bereits früher (Bild 7.8) dargestellt, eine Blockselektierung vorgenommen: die einzelnen  $\overline{CE}$ -Signale werden dann mittels eines 1 aus 8 - Dekoders (z.B. DS 8205 D) aus den höheren Adressen des U 880 gewonnen.

Für das in der DDR gegenwärtig noch weitverbreitetste Mikrorechner-System K 1520 wird an EPROM'S durchgängig der Typ U 555 verwendet. Folgende vom Hersteller angebotene Module enthalten diesen EPROM-Typ /36/:

- Zentrale Recheneinheit (ZRE) K 2521 ... K 2524:  
(bis zu) 3 K Byte EPROM mit U 555, 1 K Byte-SRAM mit U 202
- 16 K Byte - Festwertspeicher PSF K 3820:  
16 K Byte EPROM mit U 555
- Operativ -/Festwertspeicher OFS K 3620 und K 3621  
6 K Byte EPROM mit U 555, 2 K Byte SRAM mit U 202

Die Anfangsadressen der Speicherbereiche werden auf den Modulen mittels Wickelbrücken in den 64 K Byte - Adreßbereich des U 880 eingebunden. Bei Einplatinen-Rechnern sowie ZRE-Karten werden für den EPROM-Bereich meist die unteren Adressen (0000 H bis 0BFFH) vorgesehen.

Der Austausch der Programme erfolgt durch Austauschen der EPROM'S bzw. deren Umprogrammierung außerhalb des Mikrorechners. Die genannten Module können natürlich auch in anderen Mikrorechnern mit K 1520-Schnittstelle eingesetzt werden, z.B. MC 80, Bürocomputer A 5110, A 5120 usw.

## 11.4. EPROM'S in der digitalen Schaltungstechnik

### 11.4.1. Allgemeine Grundlagen /4/

Digitale Schaltungen lassen sich einteilen in kombinatorische und sequentielle Schaltungen. Kombinatorische Schaltungen enthalten keine inneren Speicherelemente; das (statische) Ausgangssignal ist nur von den Eingangssignalen abhängig.

Beispiele hierfür sind Dekoder, Kodewandler, Addierer, Multiplizierer usw.. Im Gegensatz dazu enthalten sequentielle Schaltungen Speicherelemente, so daß das Ausgangssignal nicht nur von den gerade anliegenden Eingangssignalen, sondern auch vom inneren Zustand der Schaltung, d.h. von den vorhergegangenen Eingangssignalen abhängt. Beispiele hierfür sind Zähler und Ablaufsteuerungen (siehe hierzu Bild 11.12).

Für zahlreiche digitale Schaltungen lassen sich Halbleiter-Festwertspeicher, hier nur EPROM'S, technisch und ökonomisch vorteilhaft einsetzen. Bedingt durch die relativ große Zugriffszeit von EPROM'S ist, gegenüber Schaltungen mit TTL-Gattern, das dynamische Verhalten derartiger "EPROM-Schaltungen" zu beachten.

Das Entwerfen von "EPROM-Logik" erfordert gegenüber der herkömmlichen Schaltungsentwicklung eine gänzlich andere Betrachtungsweise: Die Eingangssignale der Schaltung wirken als Adreßsignale, die Datenausgänge des EPROM'S liefern die Steuersignale und das programmierte Bitmuster realisiert die gewünschte logische Verknüpfung zwischen Aus- und Eingangssignalen.

In kombinatorischen Schaltungen kann der EPROM also soviel Eingangssignale verarbeiten, wie er Adressen hat und soviel Funktionen realisieren, wie Datenausgänge vorhanden sind.

So kann z.B. der U 555 bis zu 10 Eingangsgrößen zu (max.) 8 verschiedenen logischen Funktionen "verarbeiten".

Kombinatorische Schaltungen lassen sich durch Boolesche Gleichungen beschreiben. Die für die Realisierung derartiger Schaltungen benötigte Speicherkapazität beträgt, wenn p die Zahl der Eingangsvariablen und q die Zahl der Ausgangsvariablen ist:

$$\text{Benötigte Speicherkapazität} = q \times 2^p \text{ Bit}$$

Für Logikgatter von Standard-Logikreihen beträgt das Gatter-

äquivalent etwa 8 bis 16 Bit, dies kann bei komplexeren Logikschaltkreisen jedoch beträchtlich größer sein. So werden für einen 4 Bit-Volladdierer, z.B. DL 083 U (Addition von 2 4 Bit-Binärzahlen) mit 5 Ausgängen und 9 Eingängen 2560 Bit-Speicherkapazität (d.h.  $5 \times 2^9$ ) gebraucht. Eine konventionelle Realisierung benötigt ca. 40 Logikgatter, d.h. das Gatteräquivalent beträgt 64 Bit/Gatter.

Bei den sequentiellen Schaltungen, beschreibbar durch Zustandsdiagramme bzw. -graphen, werden zur Realisierung oft JK- oder D-Flip-Flops verwendet. Mit  $n$  Flip-Flops lassen sich  $2^n$  innere Zustände erzeugen. Andere Realisierungsmöglichkeiten sind mit Multiplexern, Registern, Zählern usw. beschaltete EPROM'S (siehe hierzu Pkt. 11.4.2.).

Ist  $m$  die Zahl der benötigten inneren Zustände der (sequentiellen) Schaltung,  $p$  die Zahl der Adressen und  $q$  die Anzahl der Datenausgänge der EPROM'S, so sind bis zu  $(p - m)$  Eingangsvariablen und max.  $(q - m)$  Ausgangsfunktionen möglich.

Sequentielle Schaltungen werden oft, meist in Verbindung mit flankengetriggerten Registern in der Rückführung, getaktet. Durch diesen Übergang vom asynchronen zum synchronen Betrieb verschlechtert sich zwar das dynamische Verhalten, erhöht sich jedoch die Störsicherheit und vereinfacht Inbetriebnahme und Fehlersuche. Im Folgenden werden einige Anwendungsbeispiele zum Einsatz von EPROM'S in der Schaltungstechnik angegeben. Die meisten dieser Beispiele sollen allerdings nur das Prinzip andeuten und sind nicht für den unmittelbaren Nachbau geeignet. Für die angegebenen EPROM-Typen können natürlich auch andere verwendet werden. Ausführlich und relativ nachbausicher dargestellt wurde das von Herrn Dr. Ing. D. Fischer entwickelte und unter Pkt. 11.4.2.2. beschriebene "Schaltwerk mit U 555 für universelle Anwendung" sowie die von Herrn Dr. Ing. W. Bobe entwickelte und unter Pkt. 11.4.7. vorgestellte "EPROM-Anwendung in einem einfachen Melodiegenerator".

Beide Arbeiten wurden zum XI. Mikroelektronikbauelemente-Symposium 1985 in Frankfurt (Oder) ausgestellt und fanden bei zahlreichen Anwendern Interesse.

Den Herren Dr. Fischer und Dr. Bobe sei an dieser Stelle für die Überlassung der Beiträge für dieses Heft herzlich gedankt.

#### 11.4.2. Schaltwerke mit EPROM'S

##### 11.4.2.1. Allgemeines

In Pkt. 7.1.1. wurde eine, mit K 1520 - Modulen realisierte frei-speicherprogrammierbare Steuerung vorgestellt. Im folgenden soll - als Alternativlösung - eine weitere Realisierungsmöglichkeit von speicherprogrammierten Steuerungen angegeben werden, und zwar ein Schaltwerk mit EPROM'S als Programmspeicher. Derartige Schrittschaltwerke sind in der industriellen Steuerungstechnik an sich noch zuwenig bekannt bzw. werden von den Systementwicklern hinsichtlich der Variationsbreite ihrer Einsetzbarkeit unterschätzt; sie bieten jedoch gegenüber Mikrorechner-Lösungen Vorteile, wie geringerer Minimalaufwand und - da keine zyklische Programmabarbeitung erfolgt - auch kürzere Reaktionszeiten auf Prozeßsignale.

Das Prinzip von Programmschaltwerken ist an sich nicht neu, man denke an elektromechanische Schaltwerke mit programmierbaren Schaltwalzen (u.a. bekannt als Kugelschrittwerke für Drehmaschinen) oder Nockenscheiben; mit denen allerdings nur zeitliche Ablaufsteuerungen (z.B. eines Motors) möglich waren.

Diese Zeitsteuerung von Abläufen oder Prozessen (unverzweigte Programme) haben den Nachteil, daß keine Kontrolle des Ablaufes möglich ist und damit Fehlerquellen vorhanden sind. Bei den zustands-gesteuerten Schaltwerken dagegen "wartet" selbiges, bevor es weiterschaltet, bis bestimmte Ereignisse eingetreten sind. So darf beispielsweise bei einer Waschmaschine die Heizung erst eingeschaltet werden, wenn Wasser im Kessel ist und das Schaltwerk erst dann weiterschalten, wenn eine bestimmte Wassertemperatur erreicht ist oder bei Modelleisenbahnanlagen darf die Weiche nicht betätigt werden, wenn ein Zug darüber fährt usw.

Beim Entwurf von Zustandssteuerungen geht man davon aus, daß der zu steuernde Prozeß sich zu jeden betrachteten Zeitpunkt in nur einem einzigen Zustand befinden kann und aus diesem

bei erfüllten Übergangsbedingungen nur in einen weiteren - bei maximal 2 möglichen Folgezuständen - übergehen kann (d.h. Programmverzweigungen).

Für derartige autarke Programmschaltwerke sind nichtflüchtige Halbleiterspeicher besonders gut geeignet, da deren Bitmuster unabhängig von der Versorgungsspannung ist. Durch die Byteorganisation sind EPROM'S in der Lage, 8 Datenausgänge zur Verfügung zu stellen und damit 8 Steuersignale zu generieren.

In Bild 11.12 wird ein einfaches EPROM-Schaltwerk angegeben; selbstverständlich gibt dazu zahlreiche Modifikationen.

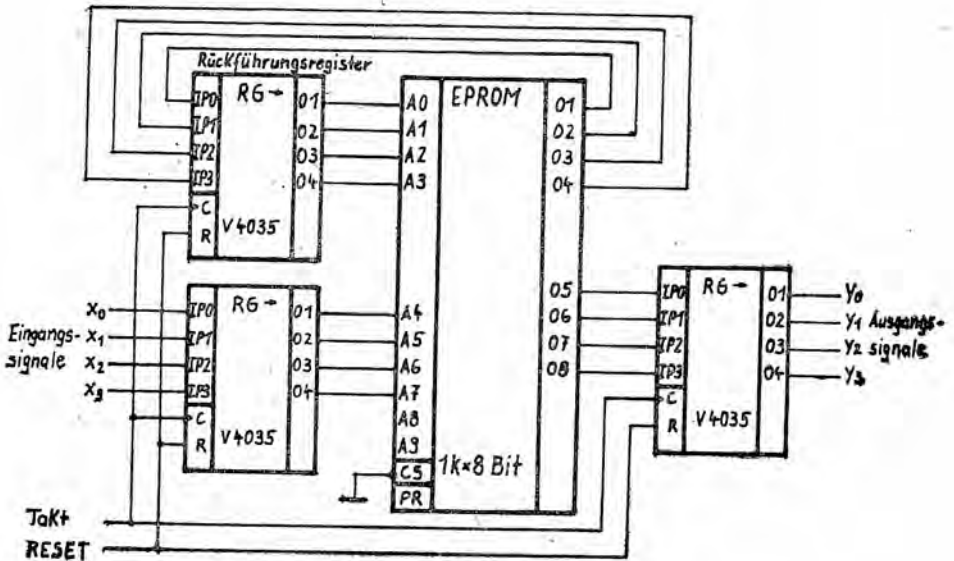


Bild 11,12: Einfaches EPROM-Schaltwerk mit paralleler Ein- und Ausgabe

Im folgenden wird ein einfaches und relativ nachbausicheres EPROM-Schaltwerk angegeben, das sich auf 2 Leiterkarten  $215 \times 175 \text{ mm}^2$  aufbauen läßt.

An einem Beispiel wird die Aufbereitung der Problemstellung und die Umsetzung in ein Bitmuster für die EPROM'S ausführlich und detailliert dargestellt. Als Einsatzmöglichkeiten wären zu nennen:

Ablaufsteuerungen, Bitmuster-Generatoren, Funktionsgeneratoren, Zähler (auch mit Schrittweite  $\neq 1$ ).

Dieses Konzept ist sowohl für die industrielle Elektronik (z.B. Rationalisierungsmittel), als auch im Amateursektor gut verwendbar; ein derartiges Gerät hat den Vorteil, daß es - anders als bei einem verbindungs- (verdrahtungs-) programmierten Gerät - bei Änderung der Aufgabenstellung nicht, als nutzlos, in die Ecke gestellt werden muß, sondern schnell an die neuen Bedingungen angepaßt werden kann.

#### 11.4.2.2. Schaltwerk mit U 555 für universelle Anwendung (Autor: Dr. Fischer)

##### 11.4.2.2.1. Systembeschreibung

Beim Entwurf eines EPROM-Schaltwerkes wird der Entwickler stets vor der Entscheidung zwischen Universalität bezüglich der Einsatzbreite und dem zumutbaren Bauelemente- und Programmieraufwand stehen. Für konkrete Anwendungsfälle ist der optimale Kompromiß noch relativ leicht durch die bekannten Randbedingungen und die geforderten technischen Parameter zu fixieren.

Der in der Überschrift genannte Anspruch auf Universalität bedeutet aber nicht, daß die folgende Anordnung für alle Probleme die optimale Lösung sei, ja nicht einmal, daß damit alle denkbaren Prozesse überhaupt steuerbar sind.

Die zu beschreibende Schaltung enthält keine Rechenelemente (Adder oder komplette Prozessoren), so daß sie für Zahlenverarbeitung (numerische Steuerungen) nicht oder nur sehr umständlich benutzbar ist. Weiterhin wurde bereits im vorhergehenden Punkt das Problem der zeitlichen Parallelität mehrerer vonein-

ander unabhängig ablaufender Vorgänge in einem zu steuernden Gesamtprozeß angedeutet.

Auch für diese komplizierten Aufgaben, die heute mit Prozeßrechnern durch entsprechende Echtzeitbetriebssysteme lösbar sind, ist das EPROM-Schaltwerk nicht geeignet.

Von den vielen möglichen Varianten eines EPROM-Schaltwerkes /51/ ist im Bild 11.12 eine einfache Schaltungsanordnung mit parallelen Eingängen und parallelen Ausgängen gezeigt. Die beiden entscheidenden Nachteile dieser Struktur sind, daß der Schaltungsaufwand exponentiell mit der Zahl der Eingangsvariablen ansteigt und auch die Programmierung nur für einfachste Aufgaben (z.B. Zähler bzw. Funktionsgeneratoren) beherrschbar ist.

Für die praktische Anwendung hat sich gezeigt, daß EPROM-Schaltwerke mit serieller Eingabe und paralleler Ausgabe vorteilhaft sind /49/, wobei als flankengesteuerte Speicher in der Rückführung entsprechende voreinstellbare Dualzähler (z.B. 74 163) eingesetzt werden (Bild 11.13), die die Aufgabe eines Befehlszählers (BZ) übernehmen.

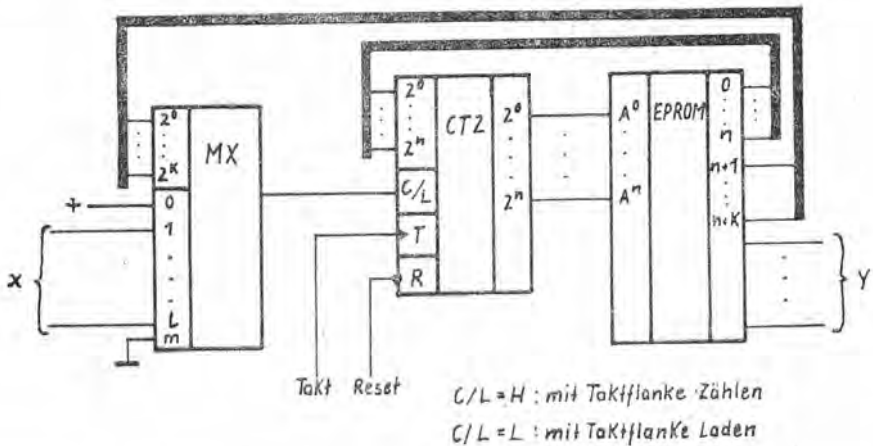


Bild 11.13: Prinzip des EPROM-Schaltwerkes mit serielltem Eingang und parallelem Ausgang

Da der Zählereingang C/L zwischen Zählen und Voreinstellen umschaltet, kann durch ein festes Potential an einem Multiplexereingang ein unbedingter Sprung bzw. unbedingtes Inkrementieren leicht realisiert werden. Im folgenden wird von dieser Struktur ausgegangen und ein Schaltwerk beschrieben, das in der Grundausführung 15 Prozeßeingänge in maximal 256 Programmschritten verarbeiten kann und dabei 8 Steuersignale an den Prozeß zurückliefert. Durch eine Schaltungserweiterung kann die Zahl der Eingänge auf 30 und die Zahl der Ausgänge auf 64 erhöht werden.

Durch die Speicherkapazität des U 555 von 1024 Byte sind 4 Programme gleichzeitig abspeicherbar. Die Auswahl des aktuellen Programmes erfolgt über 2 Schalter bzw. Wickelbrücken. Für die Programmierung der Steuerungsaufgabe benötigt der Benutzer nur 5 verschiedene Befehle.

| Mnemonic | Kodierung (Hexa) | Erklärung  |
|----------|------------------|--|
| JPNXn    | 0 n a a H        | Sprung bei "NOT" X<br>d.h. X = L                                   |
| JP X n   | 2 n a a H        | Sprung bei X<br>d.h. X = H   |
| JMP      | 10 a a H         | Unbedingter Sprung   |
| W T      | 60 b b H         | Wartezeit  |
| O U T    | B 0 y y H        | Ausgabe eines Steuerbytes mit gleichzeitigem Inkrementieren des BZ |
| N O P    | 3 F F F H        | keine Operation  |

Der 6. Befehl kann zum Auffüllen benutzt werden.

Die allgemeinen Variablen n, aa, bb, yy haben folgende Bedeutung:

| Variable | Wertebereich | Erklärung   |
|----------|--------------|---|
| n        | 1 ... 15     | Adresse der Eingangsgröße X                         |
| aa       | 0 ... 255    | absolute Adresse des Sprungzieles                   |
| bb       | 0 ... 255    | Adresse des aktuellen Befehles (Befehlszählerstand) |
| yy       |              | Bitmuster des auszugebenden Bytes                   |

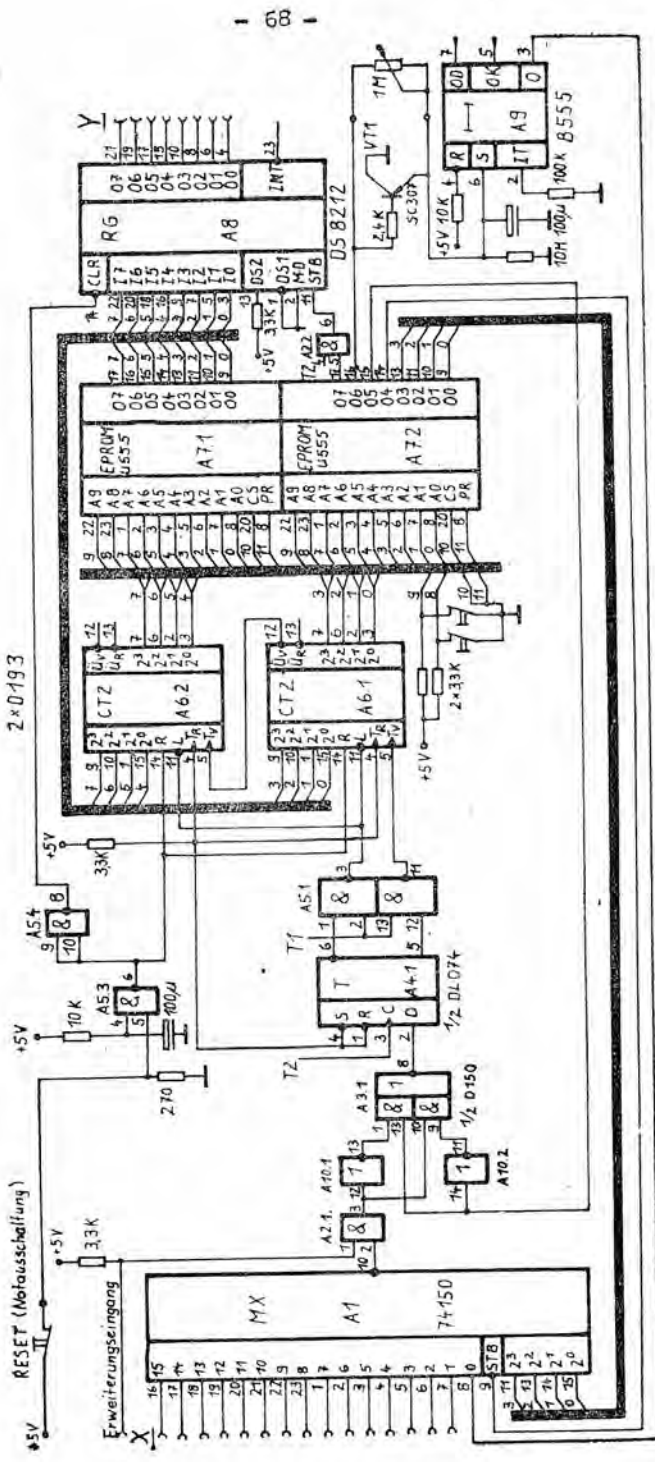


Bild 11.14: Logikplan des EPROM-Schaltwerkes

### Schaltungsbeschreibung

Herzstück des EPROM-Schaltwerkes, dessen Logikplan im Bild 11.14 zu sehen ist, sind die beiden U 555 (A 7.1, A 7.2), die die Anweisungsfolge speichern und die 2 voreinstellbaren Zähler D 193 D bzw. DL 193 U (A 6.1, A 6.2), die als Befehlszähler die Adresse bereitstellen.

Für die Schaltungserklärung wollen wir annehmen, daß soeben ein RESET wirksam war. Dieses Signal kann zu beliebigen Zeitpunkten durch eine Taste dominierend ausgelöst oder durch das Zuschalten der Versorgungsspannung an A 5.3 automatisch generiert werden. Am Ausgang von A 5.3 entsteht ein high-aktives RESET für die D 193. Um mit dem Signal auch rückgesetzte Prozeßausgänge zu gewährleisten, wird über A 5.4 ein RESET für das Ausgangsregister DS 8212 (A8) bereitgestellt.

Nach RESET am BZ wird die Zelle mit der Adresse 0 0 0 H aufgerufen, wenn die beiden Programmwahlschalter S2, S3 L-Potential auf die Adreßleitungen A8 und A9 geben.

Jeder der weiter oben angegebenen Befehle besteht aus 2 Byte. Im höherwertigen Byte (A 7.2) enthält das Bit  $2^5 \dots 2^7$  den Operationscode.

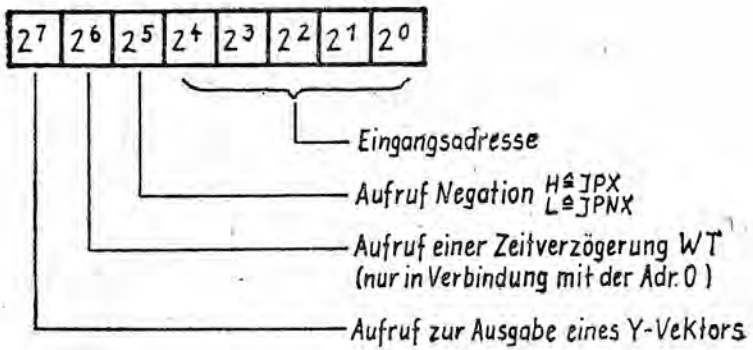


Bild 11.15: Wortaufbau des höherwertigen Befehlsbytes

Die Bedeutung der einzelnen Bits ist im Bild 11.14 gezeigt. Das Bit  $2^4$  wird als Bestandteil der Adresse zur Auswahl der Eingangsvariablen X betrachtet.

Im Logikplan (Bild 11.14) erkennt man, daß  $2^4 = H$  den Eingangsmultiplexer (A1) sperrt, um einen 2. Multiplexer am Erweiterungseingang zu betreiben. Am günstigsten wird der Multiplexer durch die IS 74150D (K 155 K  $\bar{H}$  1) oder 2 x 74151 (K 155 K  $\bar{H}$  7) realisiert. Falls integrierte Multiplexer nicht zur Verfügung stehen, so kann mit 2 Decodern DS 8205 D und entsprechenden ODER-Gliedern die gleiche Funktion nachgebildet werden. (Bild 11.16.)

Zur Erklärung der Befehlsabarbeitung sei angenommen, daß in der Zelle 0 0 0 H der Befehl "Springe bei  $X3 = H$  zur Adresse 2 0 H" (Bitmuster 23 20 H) steht. Durch die Variablenadresse wird der Eingang 3 mit dem negierenden Ausgang des Multiplexers verbunden. Da im Operationscode das Bit  $2^5 = H$  ist, ist der Signalweg über A 10.1 und A 3.1. wirksam, so daß der negierte Wert von X3 mit dem Takt T2 in den D-Trigger übernommen wird.

War  $X3 = H$ , dann ist der BZ für das Laden vorbereitet. Mit dem Takt T1 wird die Übernahme der Sprungadresse (20 H) in den BZ ausgeführt. Nach der Lesezugriffszeit steht der Inhalt der Zelle 20 H am Ausgang der EPROM'S zur Verfügung.

Falls  $X3 = L$  war, so wird T1 am Tor A5.2 wirksam und inkrementiert den BZ, der Befehl in der Zelle 1 wird somit als nächster abgearbeitet.

In der beschriebenen Lösung wurden zwischen Multiplexer und Zähler zusätzliche Logikelemente gegenüber dem Schaltungsprinzip (Bild 11.13) erforderlich, weil die verfügbaren Zähler (DL 193 D) das Laden, gegenüber dem 74162, asynchron und potentialgesteuert ausführen. Zusätzlich muß für die einwandfreie Funktion von T1 eine Impulsdauer 50 ns .. 100 ns eingehalten werden.

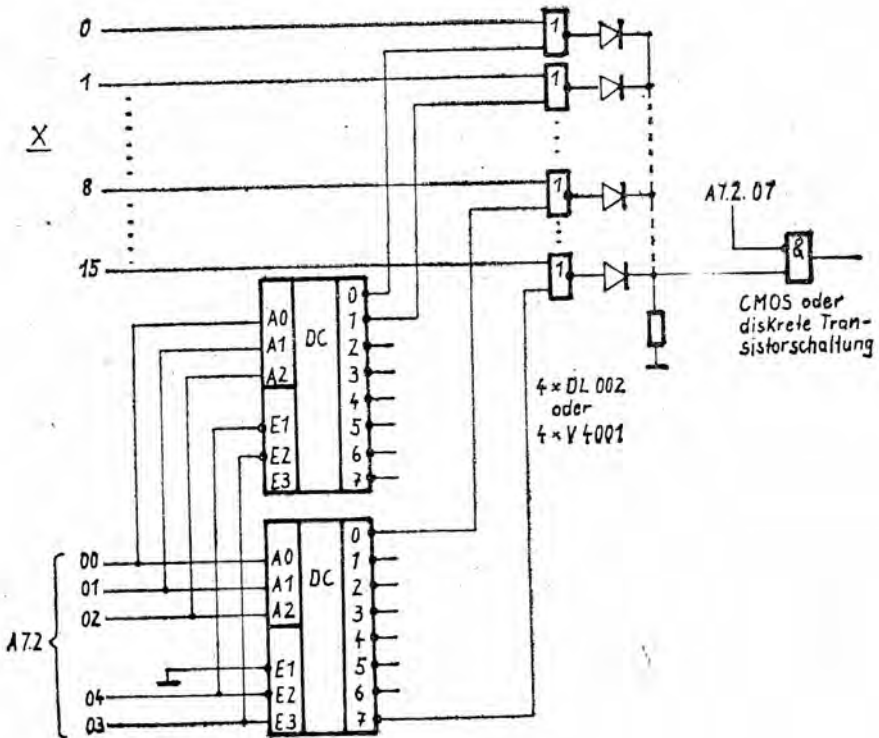


Bild 11.16: Ersatzschaltung für integrierten Multiplexer

Die Taktaufbereitungsschaltung im Bild 11.17 entspricht den gestellten Forderungen.

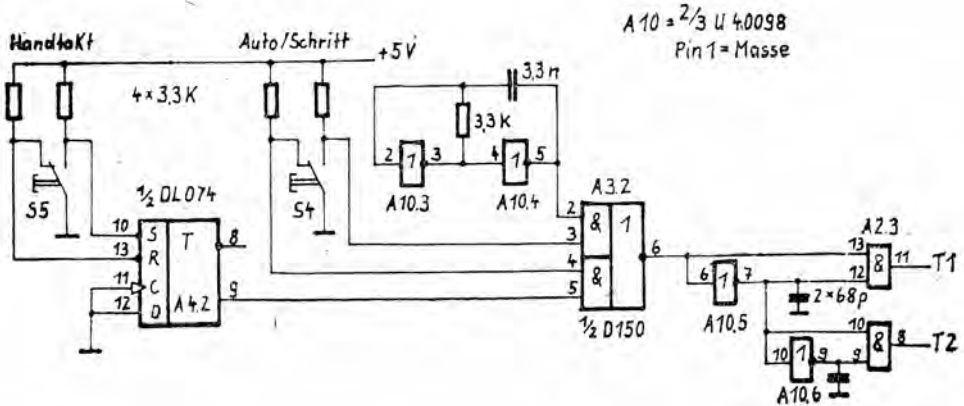


Bild 11.17: Taktaufbereitungsschaltung

Die Negatoren A 10.3., A 10.4 bilden mit Widerstand und Kondensator den Taktgenerator. Wenn der Umschalter S4 in der Stellung 'AUTO' steht (A 3.2 Pin 3 = H), so werden durch die Laufzeit in den Negatoren A 10.5. und A 10.6 zwei nichtüberlappende Takte T1 und T2 nach Bild 11.18 generiert. Die Dauer des H-Impulses kann mit den Kondensatoren am Ausgang der Negatoren A 10.5 bzw. A 10.6 variiert werden.

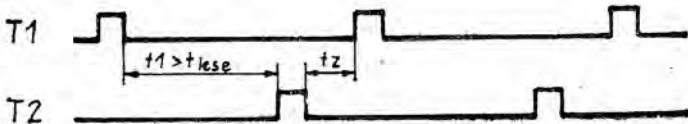


Bild 11.18: Taktschema der Steuerung

Neben der Betriebsart "AUTO", die mit ca. 100 kHz Befehle abarbeitet und bei entsprechender Programmierung zyklisch alle 10  $\mu$ s eine Eingangsvariable auf Erfüllung eines vorgegebenen Potentials prüfen kann, ist noch die Betriebsart "SCHRITT" einstellbar. Bei letzterer wird eine entprellte Taste S5 wirksam, so daß auch bei erfüllter Prozeßbedingung am adressierten Multiplexereingang der Zeitpunkt für den Zustandsübergang der Steuerung manuell ausgelöst werden kann.

Für den Befehl "Warte auf Zeit" (WT) wurde eine einfache Analogschaltung aus RC-Glied und nachgeschaltetem Schmitt-Trigger gewählt. Dem B 555 D wurde gegenüber der CMOS - IS U 4093 der Vorrang gegeben, weil eine direkte Ansteuerung von Standard - TTL - Elementen möglich ist.

Ein Problem analoger Zeitglieder ist die allgemein benötigte Erholzeit.

Da im EPROM-Schaltwerk dieses Zeitglied in aufeinanderfolgenden Befehlen wiederholt programmiert werden kann und die Zeit reproduzierbar sein soll, wurde über den pnp-Transistor VT 1 (SC 307) eine sehr schnelle Entladung des zeitbestimmenden Kondensators gewährleistet.

Wird WT programmiert, d.h.  $2^5 = H$ , so wird sofort VT 1 gesperrt und über den einstellbaren Widerstand (1 MOhm) der Kondensator aufgeladen.

Bei Erreichen der Schaltschwelle des Schmitt-Triggers wird der im Befehl aktivierte Eingang 0 des Multiplexers mit niedrigem Potential belegt und der Befehlszähler inkrementiert.

Während der Laufzeit des Zeitgliedes 0 ... 100 s (zur Vermeidung störender Lockströme möglichst Tantalkondensator benutzen!) wird mit jedem T1 wieder auf den alten Stand des BZ zurückgesprungen.

Für OUT Y - Befehl wird im Logikplan (Bild 11.14) die einfachste Variante gezeigt. Durch das Register DS 8212 D kann ein Byte gespeichert werden, wenn im Operationscode das Bit  $2^7 = H$  ist.

Ist dies der Fall, so wird das Bitmuster von A 7.1 in A8 gespeichert. Die übrigen Bit des Operationscodes bewirken, daß der BZ unbedingt inkrementiert wird. Durch einen zusätzlichen Decoder DS 8205 D, der  $2^7$  als Enable an E3 und den negierten Takt T2 an /E2 benutzt, lassen sich max. 8 Register LS 8212 D am Ausgang A 7.1 parallel betreiben und auf diese Weise 8 Byte nacheinander an den Prozeß als Steuergrößen ausgeben. Zu beachten ist allerdings, daß die Ausgänge des DS 8205 D low-aktiv sind und deshalb bei MD = H an /DS1 angeschlossen werden müssen. Bei mehreren Ausgangsregistern muß auch die maximale Belastbarkeit der EPROM beachtet werden.

#### 11.4.2.2.2. Prozeßperipherie

Für den praktischen Einsatz elektronischer Steuerungen hat sich der TTL-Pegel in der Peripherie als ungeeignet erwiesen. Industrielle Steuerungen verwenden standardgemäß 24 V Gleichspannung oder 220 V Wechselspannung. Weitere Forderungen für die Peripherie sind eine hohe Stör- und Zerstörsicherheit und die Bedingung, daß im Störfall der Steuerung (Ausfall der Versorgungsspannung, Bauelementedefekt usw.) oder der Peripherie (Drahtbruch, Kurzschluß gegen Bezugspotential) kein gefährlicher Prozeßzustand auftreten darf. Im Bild 11.19 ist eine Schaltung gezeigt, die das oben gesagte erfüllt.

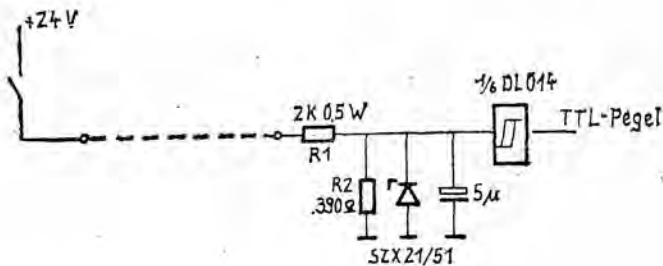


Bild 11.19: Eingangsschaltung mit TTL

Durch den niederohmigen Spannungsteiler arbeitet die Schaltung mit high-aktiven Eingangssignalen und sichert auch den Mindestkontaktstrom, den die meisten Hersteller für ihre Bedienelemente fordern (ca. 10 mA).

Bei Unterbrechung oder Kurzschluß liegt durch die Beschaltung L am Eingang des TTL-Elementes und es kann über einen Schließer keine "EIN-Funktion" realisiert werden.

Die "AUS-Funktion" muß nach TGL durch Öffner ausgelöst werden, so daß die genannten Fehler den ungefährlichen, energie-losen Zustand selbst auslösen.

Die Widerstände bewirken in Verbindung mit dem Kondensator eine Unterdrückung kurzzeitiger Störsignale (ca. 10 ms  $\hat{=}$  Prallzeit von Kontakten). Eine Verringerung des Aufwandes am eingangsseitigen Prozeßanschluß erhält man durch die spezielle IS D 410 D bzw. E 412 D. Entsprechende Applikationshinweise sind in /52/ zu finden.

Für die ausgangssseitige Prozeßanpassung ist im Bild 11.20 eine bewährte Schaltung wiedergegeben.

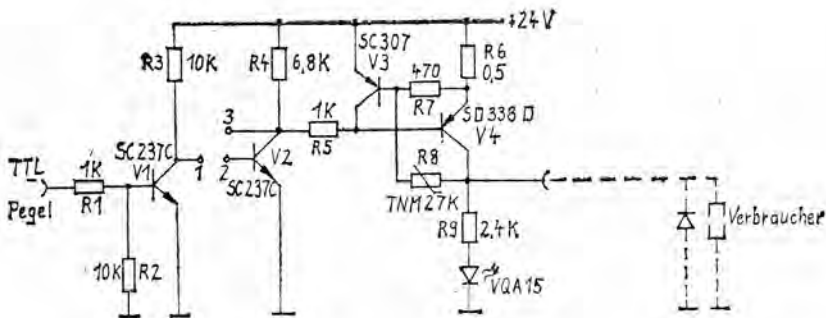


Bild 11.20: Kurzschlußfeste Ausgangsstufe

Sie bietet einen plusschaltenden, kurzschlußsicheren Ausgang, der bis ca. 1 A belastbar ist. Durch den Thermistor (R8) erhält man eine sogenannte "fold back-Kennlinie", d.h. im Kurzschlußfall sinkt der Strom auf  $\lt 1/20$  des Nennstromes ab. Der Thermistor muß mit dem Endtransistor thermischen Kontakt haben! R6 stellt den Strommeßwiderstand dar. Steigt der Spannungsabfall an ihm auf ca. 0,5 V, so leitet V3 den Basisstrom der Endstufe ab. Als Besonderheit ist in der Schaltung hinter V1, der die eigentliche Pegelanpassung vornimmt, noch ein V2 vorgesehen. Wird 1 - 3 gebrückt, so ist V2 unwirksam und man erhält einen nichtinvertierenden Verstärker. Bei einer Brücke 1 - 2 steht ein invertierender Verstärker zur Verfügung. Die beschriebene Endstufe wurde auf einer Fläche von  $40 \times 25 \text{ mm}^2$  plaziert und in einer Ebene trassiert.

#### 11.4.2.2.3. Programmierung

Die implementierten Befehle des EPROM-Schaltwerkes wurden bereits in ihrer Mnemonik, der Hexacodierung und der schaltungsgemäßen Umsetzung beschrieben. Hier soll zunächst der formale Gebrauch der Befehle und am Schluß ein Beispiel folgen. Während für die üblichen speicherprogrammierbaren Steuereinrichtungen die strukturorientierte Programmierung bevorzugt benutzt wird (Boolsche Gleichungen bzw. Logikplan), ist für das EPROM-Schaltwerk die zustandsorientierte Programmierung (Programmablaufplan bzw. Steuergraph) vorteilhaft. Bei dieser Programmierphilosophie wird jedem möglichen Prozeßzustand genau ein Steuerungszustand zugeordnet. An die Verbindungslinien der Zustände (Kanten des Graph) wird die Bedingung für den Übergang aus einem Zustand in den Folgezustand notiert. Die Übergangsbedingung kann bei unserem Schaltwerk eine Zeit, eine Eingangsvariable oder eine logische Gleichung aus beliebig vielen Variablen einschließlich einer Zeitbedingung sein. Im Bild 11.21 sind die Möglichkeiten dargestellt.

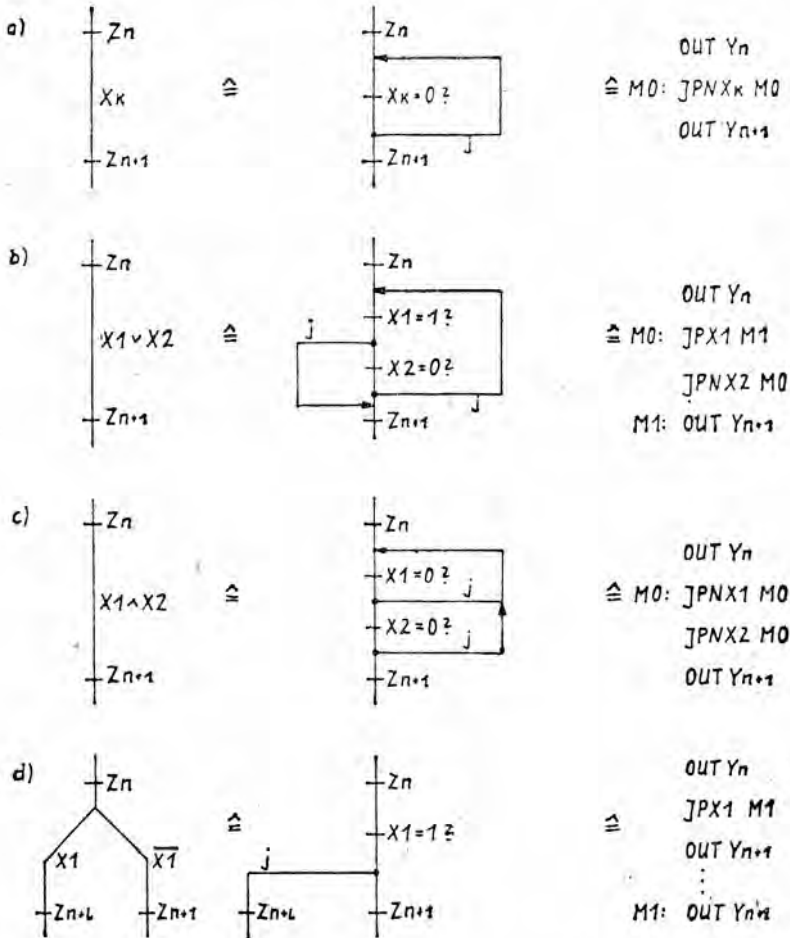


Bild 11.21: Befehlsfolgen

Links ist jeweils der Steuergraph zu sehen. In der Mitte wurde in die allgemein bekannte PAP-Darstellung umgezeichnet und rechts wird die zugehörige Befehlsfolge des Schaltwerkes mit ihrer Mnemonik wiedergegeben. Bei a) wird nur auf die Variable  $X_K$  gewartet, d.h. es wird bei  $X_K = L$  auf den Befehl zurückgesprungen. Die Folgen b) und c) zeigen Beispiele für ODER und UND. Zum Verständnis sei daran erinnert, daß eine ODER-Funktion stets dann erfüllt ist, wenn ein einziges Element erfüllt ist. Wird in irgendeinem Befehl des ODER eine Erfüllung ermittelt,

so wird sofort an den Folgezustand gesprungen, d.h. zum nächsten OUT-Befehl, da 2 unterscheidbare Zustände stets durch ein unterschiedliches Bitmuster des Ausgangsvektors gekennzeichnet sind. Eine UND-Funktion ist dagegen nicht erfüllt, wenn ein einziges Element nicht erfüllt ist.

Um auch Programmverzweigungen zu realisieren, kann wie bei d) in Abhängigkeit vom Wert einer Variablen alternativ in einem der 2 Zweige das Programm fortgesetzt werden.

Es können aber auch in Form der ODER-Funktion mehrere Variable (z.B. die Stellungen eines Betriebsartenschalters) getestet und in unterschiedliche Folgezustände (Programmzweige) übergegangen werden.

#### 11.4.2.2.4. Programmierbeispiel

Im Bild 11.22 ist schematisch ein Meß- und Sortierplatz dargestellt.

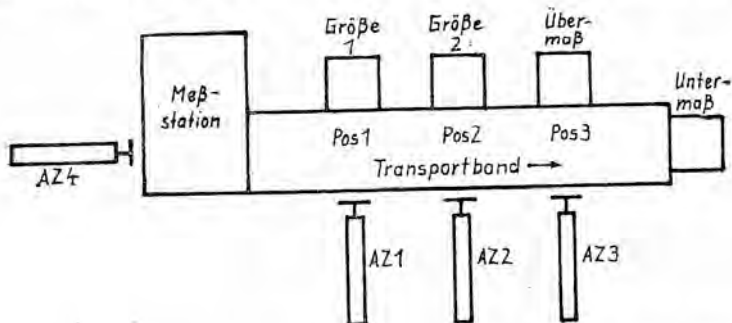


Bild 11.22: Anordnung der Meß- und Sortiereinrichtung (Draufsicht)

Nach dem Meßvorgang liefert die Meßeinrichtung ein Fertigungssignal (X5) und 2 Variable (X6, X7), die binär codiert 4 Größen (Untermaß, Größe 1, Größe 2, Übermaß) darstellen.

Wenn das Fertigungssignal am Steuerungseingang ansteht, schaltet die Steuerung das Transportband ein und schiebt mit dem Arbeitszylinder AZ 4 das Teil auf das Transportband. Die erreichte Endstellung des AZ 4 wird durch einen Endschalter X4 signalisiert und bewirkt das Rücksetzen von AZ 4. Durch Auswertung von X6, X7 erkennt die Steuerung die zu überwachende Position. Zur Einsparung von Stellgliedern ist der Behälter für Teile mit Untermaß am Ende des Transportbandes angebracht.

Maximal 10 s nach Erreichen der Position 3 ist der Sortiervorgang

beendet und die Einrichtung wartet auf ein neues gemessenes Teil. Im folgenden ist eine vollständige Tabelle der Eingangs- und Ausgangsvariablen angegeben:

|        |   |    |                         |
|--------|---|----|-------------------------|
| X1     | Position 1 erreicht                       | Y1 | Arbeitszylinder 1 (AZ1) |
| X2     | Position 2 erreicht                       | Y2 | Arbeitszylinder 2 (AZ2) |
| X3     | Position 3 erreicht                       | Y3 | Arbeitszylinder 3 (AZ3) |
| X4     | Arbeitszylinder 4 (AZ4)<br>in Endstellung | Y4 | Arbeitszylinder 4 (AZ4) |
| X5     | Fertigsignal Meßstation                   | Y5 | Motor für Transportband |
| X6, X7 | Meßergebnis                               |    |                         |

|   |   |          |
|---|---|----------|
| L | L | Untermaß |
| L | H | Größe 1  |
| H | L | Größe 2  |
| H | H | Übermaß  |

Im Bild 11.23 ist für die beschriebene Einrichtung der Programmablaufplan PAP angegeben.

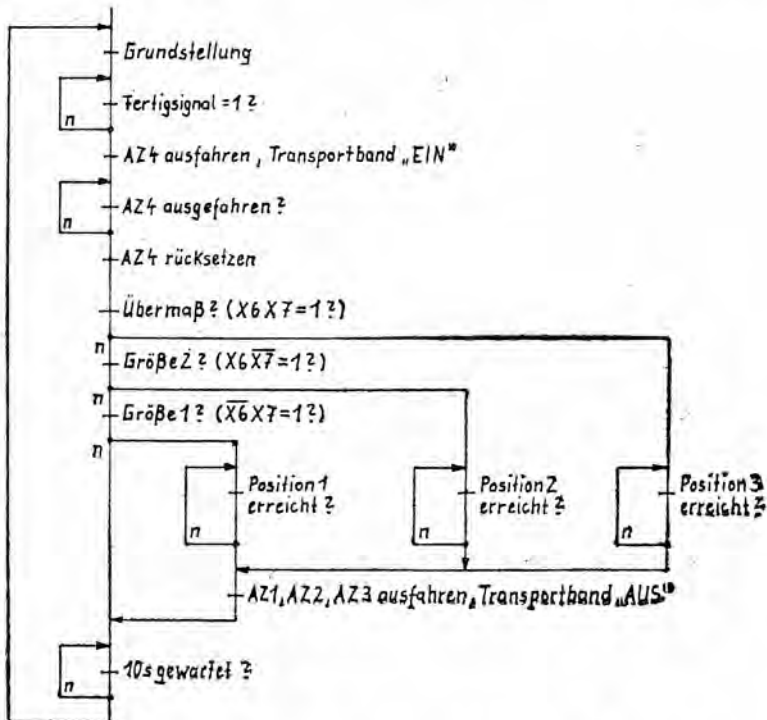
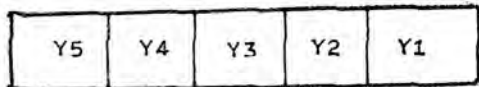


Bild 11.23: PAP der Meß- und Sortiereinrichtung

Zum Abschluß folgt das Programm des EPROM-Schaltwerkes für das gewählte Beispiel.

| Adresse (Hexa) | Marke | Mnemonic   | Codierung (Hexa) |
|----------------|-------|------------|------------------|
| 00             | AN:   | O U T 00   | B 0 0 0          |
| 01             | M0:   | JPNX 5 M 0 |                  |
| 02             |       | O U T 30   |                  |
| 03             | M1:   | JPNX 4 M 1 |                  |
| 04             |       | O U T 20   |                  |
| 05             |       | JPNX 7 G 2 |                  |
| 06             |       | JPNX 6 G 1 |                  |
| 07             | ÜB:   | JPNX 3 ÜB  |                  |
| 08             |       | JMP M3     |                  |
| 09             | G2:   | JPNX 6 UN  |                  |
| 0A             | M2:   | JPNX 2 M2  |                  |
| 0B             |       | JMP M3     |                  |
| 0C             | G1:   | JPNX 1 G1  |                  |
| 0D             | M3:   | O U T 0E   |                  |
| 0E             | UN:   | WT         |                  |
| 0F             |       | JMP AN     |                  |

Beachte: Belegung des Steuervektors Y



### 11.4.3. EPROM-Komparator

In Bild 11.24 ist das Prinzip eines EPROM-Komparators dargestellt. Unter der Verwendung von 8 Adreßpins lassen sich 2 4 Bit-Zahlen, hier mit A und B bezeichnet, vergleichen.

Während mit handelsüblichen Komparator-Schaltkreisen bzw. Komparator-Schaltungen nur eine Prüfung der Beziehungen  $A = B$ ,  $A < B$  und  $A > B$  möglich ist, lassen sich mit einem EPROM-Komparator eine Vielzahl (programmierbarer) Bedingungen prüfen, genannt seien hierzu: /53/

- $A + B = n, > n, < n$
- $A - B = n, > n, < n$
- $B - A = n, > n, < n$
- $A \times B = n, > n, < n$
- $A : B = n, > n, < n$
- $B : A = n, > n, < n$
- $n < A < m$
- $n < B < m$

n und m können beliebige Zahlen sein. Durch die 8 Datenausgänge des EPROM können parallel bis zu 8 derartige Funktionen bzw. Prüfungen realisiert werden. Die Belegung der Ausgänge und der gewünschten Bedingung ist völlig dem Anwender überlassen (z.B. der Ausgang 01 möge, wenn  $B - A > n$  sei, ein H-Signal abgeben usw.).

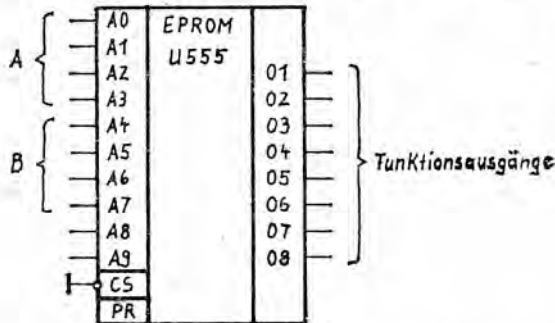


Bild 11,24: EPROM-Komparator für zwei 4 Bit-Zahlen /53/

#### 11.4.4. EPROM'S als Zeichengenerator und Dekoder

EPROM'S lassen sich günstig als Zeichengenerator bzw. Dekoder für optische Anzeigebaulemente und zur Darstellung von Bild und Text auf Bildschirmen einsetzen.

Sie haben dort ihr Anwendungsfeld, wo keine speziellen Dekoder-Schaltkreise zur Verfügung stehen.

Während beispielsweise für die 7 - Segmentanzeigen (VQE 11...14, VQE 21...24) ein größeres Typspektrum von BCD zu 7 - Segmentdekodern, wie V 40511, D 146 D und 147, D 345 D ... D 348 D, im Angebot ist, existieren für 16 - Segmentanzeigen (VQE 200 und VQE 201) und Punktrasteranzeigen keine derartigen Schaltkreise. Hier bietet sich der Einsatz von EPROM'S förmlich an. Für 16 - Segmentanzeigen wäre für jedes Segment ein EPROM-Ausgang vorzusehen; der Materialaufwand besteht im wesentlichen in 2 EPROM'S. Die zu dekodierenden Signale können den gewünschten Zeichen frei zugeordnet werden. Es lassen sich außerdem eine weit größere Zahl von Zeichen darstellen, als dies mit handelsüblichen Dekoder-Schaltkreisen (durch festverdrahtete Belegung) möglich ist.

Auch für Encoder - Dekoder - Systeme lassen sich EPROM'S verwenden). Im Sender wird die Information nach einem beliebigen Kode verschlüsselt (z.B. Binär-Kode in Gray-Kode); im Empfänger erfolgt die Rückgewinnung über eine Kode-Wandlung /4/.

In Bild 11.25 ist das Prinzip einer Kode-Wandlung angegeben. An den Adressen A0 bis A7 liegt der zu wandelnde Quell-Kode (8 Bit-Zahl) und am Ausgang der verschlüsselte Kode). Über die Adressen A8 und A9 kann die Eingangsbelegung nach Y unterschiedlichen Schlüsseln umgesetzt werden.

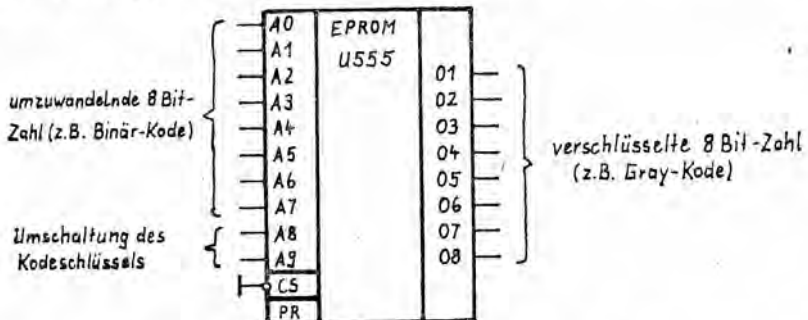


Bild 11.25: Prinzip Kode-Wandlung mit EPROM'S /4/

Kodewandlungen und Zeichengeneratoren (Zeichenspeicher) werden u.a. in der Datenübertragung bzw. der Mikrorechenteknik benötigt. So ist beispielsweise bei Tastaturen der schaltungstechnisch festgelegte Tastaterkode in einen genormten 8 Bit-Kode (meist ASC II-Kode) umzuwandeln.

Bei der Datenausgabe über Bildschirm werden EPROM'S als Zeichengenerator für alphanumerische Zeichen (Matrix-Zeichengenerator) bzw. Vektor-Zeichengenerator (Pseudografik) verwendet, in dem aus dem im Rechner verwendeten Kode die gewünschten Zeichen gewonnen werden.

Eine besondere Form der Kodewandlungen sind Prüfbitgenerierungen und Bitkorrekturen in größeren Rechenanlagen.

Mit EPROM'S lassen sich unter Verwendung eines speziellen Kodes (z.B. Hamming-Kode) unter der Voraussetzung, daß maximal nur ein Fehler auftritt, aus einer BCD-Zahl 3 Prüfbits gewinnen, die dieser Zahl so zugefügt werden, daß über eine Kodewandlung, eine evtl. erforderliche Korrektur möglich ist.

Für das Arbeiten mit Magnetbändern als Datenträger dürfte dabei die Zugriffszeit der EPROM'S ausreichend sein.

### 11.4.5. Funktionsgenerator mit EPROM

In Bild 11.26 ist das Prinzip eines einfachen EPROM-Funktionsgenerators dargestellt: /43/ /4/

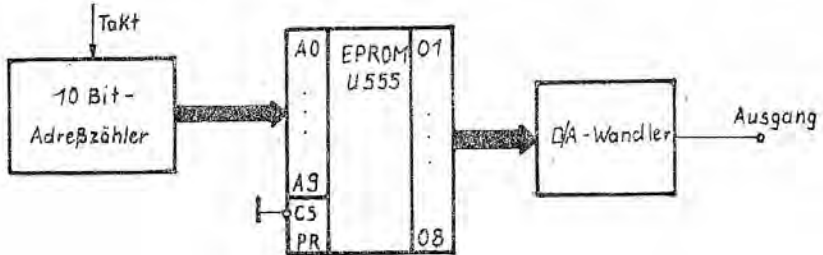


Bild 11.26: Prinzip des EPROM-Funktionsgenerators /43/ /4/

Die Adressen des EPROM'S werden über einen, von einem Taktgenerator angesteuerten Zähler zyklisch durchgezählt; die 8 Datenausgänge des EPROM'S werden auf die Eingänge eines D/A-Wandlers gegeben. Am Ausgang des letzteren steht dann die im EPROM abgelegte Funktion zur Verfügung.

Der zu programmierenden Funktion (z.B. Sinus, Sägezahn, Dreieck usw.) wird ein Kreis zugrunde gelegt. Jeder Schritt des 10 Bit-Zählers (d.h. 1024 Adressen des EPROM'S) entspricht dann einer (minimalen) Schrittweite von  $360^{\circ} / 1024 = 0,35^{\circ}$  Phasenwinkel. Die Datenwortbreite des EPROM'S bestimmt die erreichbare Genauigkeit; bei 8 Bit-Worten sind dies  $2^{-8} \approx 0,0039$ .

Bei EPROM'S höherer Kapazität (d.h. höhere Anzahl von Adressen) ist die erreichbare Schrittweite geringer; beim U 2716 wären dies ca.  $0,17^{\circ}$  Phasenwinkel.

Im folgenden ist am Beispiel einer Sinusfunktion eine mögliche Bitbelegung für den U 555 (teilweise) angegeben /43/.

| Argument x | sin x<br>(sin 90° = 100) | Ausgang 08 ... 01<br>binär hexadezimal |
|------------|--------------------------|--|
| 0°         | 000                      | 0000 0000 0                            |
| 5°         | 009                      | 0000 1001 9                            |
| 10°        | 017                      | 0001 0001 11                           |
| 15°        | 025                      | 0001 1001 19                           |
| 20°        | 034                      | 0010 0010 20                           |
| 25°        | 042                      | 0010 1010 2A                           |
| 30°        | 050                      | 0011 0010 32                           |
| 35°        | 057                      | 0011 1001 39                           |
| 40°        | 064                      | 0100 0000 40                           |
| 45°        | 070                      | 0100 1110 46                           |
| 50°        | 076                      | 0100 1100 4C                           |
| 55°        | 082                      | 0101 0010 52                           |
| 60°        | 087                      | 0101 0111 57                           |
| 65°        | 091                      | 0101 1011 5B                           |
| 70°        | 094                      | 0101 1110 5E                           |
| 75°        | 096                      | 0110 0000 60                           |
| 80°        | 098                      | 0110 0010 62                           |
| 85°        | 099                      | 0110 0011 63                           |
| 90°        | 100                      | 0110 0100 64                           |

Das höchstwertige Bit (08) kann als Vorzeichenbit (Umschaltung) des D/A-Wandlers im Bereich  $180^\circ \leq x \leq 360^\circ$  für die Sinusfunktion verwendet werden. Bei Verwendung der 10 Adreßbits sind die Funktionswerte aller 0,35° aufzunehmen und in den EPROM einzuschreiben.

In obiger Tabelle wurden die tatsächlichen Funktionswerte der Sinusfunktion vor der binären Umsetzung mit 100 multipliziert. Es ist natürlich auch eine Binärdarstellung des Funktionswertes möglich (d.h. 0,5 = 0,1000 0000, 1,0 = 0,1111 1111 usw.).

### 11.4.6. EPROM'S als Wertetafeln

EPROM'S lassen sich - nach dem Prinzip des Dekoders - für die Ausführung von Grundrechenarten verwenden.

Wie in Bild 11.27 dargestellt, werden die Operanden an die Adreßeingänge gelegt: sämtliche mögliche Ergebnisse werden im EPROM als Wertetafel abgelegt und können "nachgeschlagen" werden.

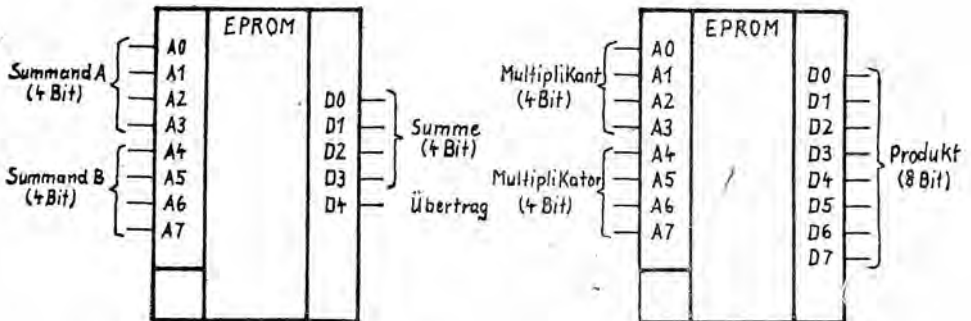


Bild 11.27: Prinzip von Addition und Multiplikation mit EPROM-Wertetafeln

Mit diesem Verfahren werden, besonders bei Multiplikation und Division, sehr kurze Rechenzeiten erreicht, d.h. die Rechenzeit ist identisch mit der Zugriffszeit des EPROM'S. Nachteilig ist die bei Multiplikation und Division mit zunehmender Operandenlänge rapid anwachsende erforderliche Speicherkapazität. Sollen beispielsweise zwei 4 Bit-Zahlen miteinander multipliziert werden, entsteht ein 8 Bit-Ergebnis (siehe Bild 11.27). Da  $2^8$  verschiedene Ergebnisse möglich sind, wird eine Speicherkapazität von  $2^8 \times 8 \text{ Bit} = 2048 \text{ Bit}$  benötigt. Werden zwei 8 Bit-Zahlen miteinander multipliziert, entsteht als Ergebnis eine 16 Bit-Zahl. Da hier  $2^{16}$  verschiedene Ergebnisse möglich sind, ist bereits eine Speicherkapazität von  $2^{16} \times 16 \text{ Bit} = 1 \text{ M Bit}$  vonnöten. So ist es nicht verwunderlich, daß es außer diesen unvollständigen "Wertetafeln" noch eine Reihe anderer, relativ komplizierter derartiger Verfahren gibt, die alle das Ziel haben, den Bedarf an Speicherkapazität zu senken, ohne daß die Rechenzeit

sich wesentlich erhöht. Als Beispiel hierzu sei die "Multiplikation durch Addition von Teilprodukten" genannt.

Die Operanden A und B werden dazu derart in Summanden zerlegt, daß sich beim Ausmultiplizieren Teilprodukte mit gleicher Stellenzahl ergeben, die dann in der beschriebenen Weise in EPROM'S nachgeschlagen und stellenrichtig addiert werden /56/.

Auch die Division kann wertetafelmäßig ausgeführt werden. Die benötigte EPROM-Kapazität hängt ab von der Stellenzahl von Diviser und Divident sowie der Genauigkeit des Quotienten. Bei Division einer 8 Bit - durch eine 4 Bit - Zahl entsteht ein 4 Bit - Ergebnis; an Speicherkapazität dazu wird benötigt:  $2^{(8+4)} \times 4 \text{ Bit} = 16 \text{ K Bit}$ .

Die Speicherkapazität kann drastisch verringert werden, wenn der Kehrwert des Divisers abgespeichert wird, die Division wird dann als Multiplikation ausgeführt. Auch bei der Division gibt es noch zahlreiche weitere Verfahren.

#### 11.4.7. EPROM-Anwendung in einem einfachen Melodiegenerator (Autor Dr. Ing. W. Bobe)

##### 11.4.7.1. Konzeption

Einfache Schaltungen zum Generieren von Melodien (z.B. Türmelodie) sind oft in Form speicherprogrammierbarer Steuerungen aufgebaut. Ein Speicher (EPROM) beinhaltet Bitmuster als kodierte Tonfolge, und eine konventionelle Steuerung sorgt für die entsprechende Umsetzung. Der Aufwand liegt in der Größenordnung von etwa einem Dutzend Schaltkreisen. Hier soll nun eine freiprogrammierbare Steuerung für diese Zwecke vorgestellt werden. Zielstellung ist minimaler Aufwand bei gleichzeitiger Steigerung des Komforts.

Bild 11.28 zeigt das Prinzip. Ein Mikroprozessor bildet die Steuerung, und im EPROM sind das notwendige Programm sowie Tabellen für die gewünschten Tonfolgen abgelegt. Eine Melodie (Folge von Einzeltönen) soll dadurch entstehen, daß der Prozessor byteweise eine Tabelle abarbeitet und die Bytes gemäß einer Vorschrift in Töne entsprechender Frequenz und Länge umsetzt.

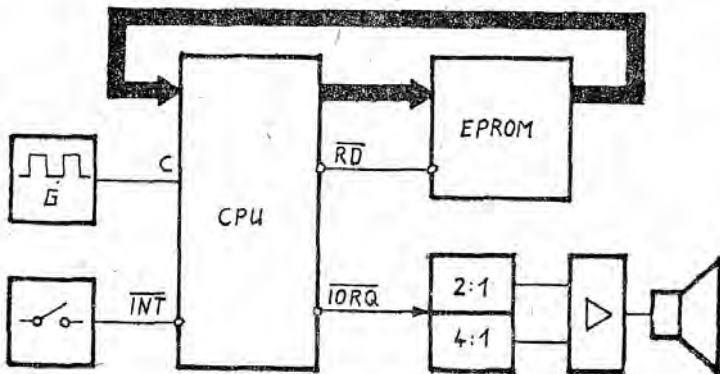


Bild 11.28: Prinzipschaltung

#### 11.4.7.2. Zur Musiktheorie

Hier sei auf geeignete Literatur /54/, /55/ verwiesen. Die Ton-  
skala wird in Oktaven eingeteilt. Oktaven umfassen einen Ton-  
bereich zwischen einer Frequenz und der doppelten Frequenz und  
werden üblicherweise in zwölf Halbtöne aufgeteilt (temperierte  
Stimmung). Der relative Abstand der Halbtöne beträgt  $2^{1/12}$ .  
Bemerkenswert ist, daß eine Melodie um eine gewisse Zahl von  
Halbtönen verschoben werden kann. Die Harmonie bleibt dabei  
erhalten.

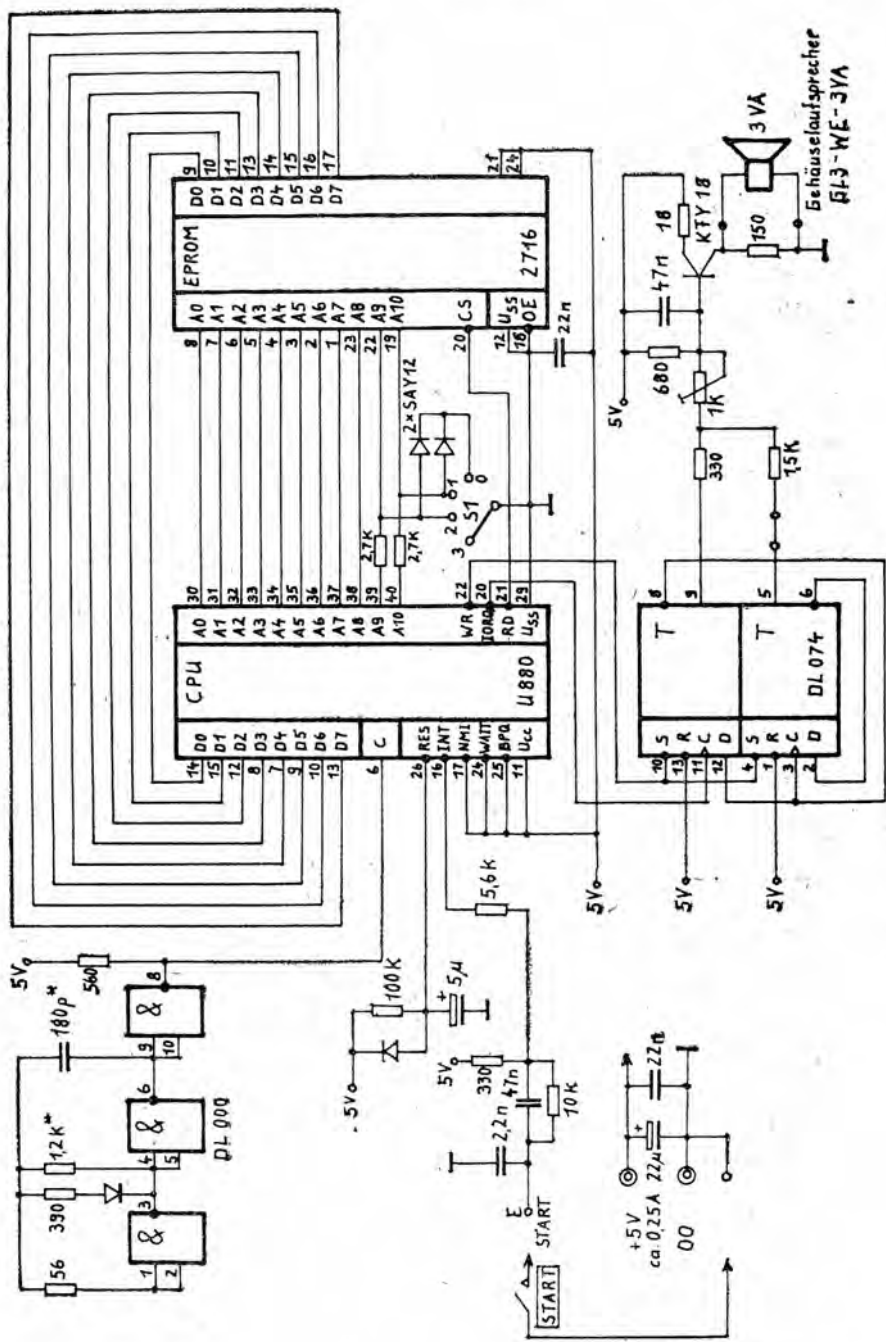


Bild 11.29: Schaltbild, komplett

### 11.4.7.3. Schaltungsbeschreibung

Bild 11.29 zeigt die komplette Schaltung.

Ein einfacher RC-Generator liefert den Takt. Die Diode dient der Symmetrie des Taktes. Die optimale Frequenz liegt bei 2,45 MHz. Durch Variation am RC-Glied (\*) sollte man diesem Wert nahe kommen. Das ist der einzige Abgleich.

Die Kommunikation zwischen Prozessor und EPROM ist mit minimalen Mitteln organisiert. Durch den Schalter hat der Anwender Möglichkeiten, an den Adressen zu manipulieren (indirekte Vermittlung von Statusinformationen). Der Prozessor hat ja selbst keine Tore zur Aufnahme von Meldesignalen. Mit einem Einchip-Mikrorechner an dieser Stelle wäre einiges noch einfacher realisierbar.

Als Ausgabator dient ein Doppel-Flipflop, das mit einfachsten Mitteln angekoppelt ist. Durch "IN"-Befehle in doppelter Folge entstehen Impulse an IORQ, die durch den ersten Flipflop Schwingungen des Solltones erzeugen. Der zweite Flipflop liefert einen Subton (halbe Frequenz), der mit geringerer Intensität den Hauptton untermalen soll. Mit einer einfachen Transistorschaltung erfolgt die Ankopplung an den Lautsprecher. Es sollte ein geschlossenes Gehäuse verwendet werden (z.B. "Gehäuselautsprecher GL3 - WE - 3VA"; die Schaltung paßt mit hinein).

Einen RAM-Bereich besitzt die Minimalvariante nicht. Damit fehlt auch der Kellerspeicher, der im allgemeinen für Interrupt- und Unterprogramm-Behandlung notwendig ist. Das Programm muß mit dem begrenzten Registerbereich des Prozessors auskommen.

11.4.7.1. Programmbeschreibung

Es wird vereinbart: Eine Note soll nicht mehr als ein Byte der Melodietabelle in Anspruch nehmen. Die acht Bit werden wie folgt aufgeteilt: fünf bit für Frequenz und drei bit für Länge. Von den 32 Möglichkeiten zur Frequenz sollen 20 genügen.

| Note  | 1/16 | 3/16 | 1/8 | 2x1/8 | 3/8 | 1/4 | 2x1/4 | 1/2 |
|-------|------|------|-----|-------|-----|-----|-------|-----|
| g1    | 08   | 09   | 0A  | 0B    | 0C  | 0D  | 0E    | 0F  |
| gis 1 | 10   | 11   | 12  | 13    | 14  | 15  | 16    | 17  |
| a 1   | 18   | 19   | 1A  | 1B    | 1C  | 1D  | 1E    | 1F  |
| b 1   | 20   | 21   | 22  | 23    | 24  | 25  | 26    | 27  |
| h 1   | 28   | 29   | 2A  | 2B    | 2C  | 2D  | 2E    | 2F  |
| c 2   | 30   | 31   | 32  | 33    | 34  | 35  | 36    | 37  |
| cis 2 | 38   | 39   | 3A  | 3B    | 3C  | 3D  | 3E    | 3F  |
| d 2   | 40   | 41   | 42  | 43    | 44  | 45  | 46    | 47  |
| dis 2 | 48   | 49   | 4A  | 4B    | 4C  | 4D  | 4E    | 4F  |
| e 2   | 50   | 51   | 52  | 53    | 54  | 55  | 56    | 57  |
| f 2   | 58   | 59   | 5A  | 5B    | 5C  | 5D  | 5E    | 5F  |
| fis 2 | 60   | 61   | 62  | 63    | 64  | 65  | 66    | 67  |
| g 2   | 68   | 69   | 6A  | 6B    | 6C  | 6D  | 6E    | 6F  |
| gis 2 | 70   | 71   | 72  | 73    | 74  | 75  | 76    | 77  |
| a 2   | 78   | 79   | 7A  | 7B    | 7C  | 7D  | 7E    | 7F  |
| b 2   | 80   | 81   | 82  | 83    | 84  | 85  | 86    | 87  |
| h 2   | 88   | 89   | 8A  | 8B    | 8C  | 8D  | 8E    | 8F  |
| c 3   | 90   | 91   | 92  | 93    | 94  | 95  | 96    | 97  |
| cis 3 | 98   | 99   | 9A  | 9B    | 9C  | 9D  | 9E    | 9F  |
| d 3   | A0   | A1   | A2  | A3    | A4  | A5  | A6    | A7  |
| Pause | 00   |      | 01  |       |     | 03  |       | 07  |

Liedanfang: FO

Liedende: FF oder neuer Liedanfang FO

Tabelle der HEX-Kodierung für Melodien

Jeder Ton soll mit einem "Anschlag" versehen werden, Dies hat den Zweck, die Töne akustisch einzeln erscheinen zu lassen, da andernfalls ja zwei benachbarte gleiche Töne zu einem verschmelzen würden. Dazu wird eine kleine Pause gewählt. Diesen Service soll der Mikrorechner selbständig organisieren. Weiterhin sind noch programmierbare Pausen vorgesehen.

Wie entsteht nun ein Ton? Der Prozessor analysiert das Tonbyte und hinterlegt Werte in Registern für die Abarbeitung von Programmschleifen. Vier Schleifen arbeiten zusammen (Bild 11.30):

- innen die Frequenzschleife (doppelte Frequenz)  
Zähler: B und Wert: C
- Anschlagschleife  
Zähler: A und Wert: E
- Tonlängenschleife  
Zähler: HL und Wert: SP
- außen die Schleife für Mehrfachaufruf  
Zähler: D

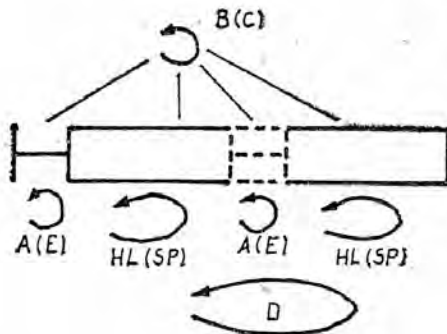


Bild 11.30: Schleifenstruktur für die Tonbehandlung

|      | 00 | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 0A | 0B | 0C | 0D | 0E | 0F |
|------|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| 0000 | ED | 56 | FB | 77 | 23 | 7C | B5 | 20 | FB | 18 | F5 | FF | FF | FF | FF | FF |
| 0010 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0020 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0030 | FF | FF | FF | FF | FF | FF | FF | FF | 23 | 7C | F6 | 06 | E6 | 07 | 67 | 7E |
| 0040 | 3C | FE | F1 | 20 | F3 | DD | 7D | BD | 20 | 07 | DD | 7C | BC | DD | 23 | 28 |
| 0050 | E7 | 7D | DD | 6F | 7C | DD | 67 | 18 | 01 | D9 | 23 | 7E | 08 | 7E | FE | A8 |
| 0060 | 30 | 9E | D9 | E6 | F8 | CA | C6 | 00 | 0F | 0F | 4F | 06 | 00 | 21 | 27 | 01 |
| 0070 | 09 | 4E | 23 | 6E | 26 | 00 | 29 | 54 | 5D | 06 | 02 | CB | 3A | CB | 1B | 10 |
| 0080 | FA | 08 | E6 | 07 | FE | 02 | 30 | 0E | B7 | ED | 52 | 16 | 01 | FE | 00 | 28 |
| 0090 | 02 | 16 | 03 | C3 | D9 | 00 | CB | 25 | CB | 14 | FE | 05 | 30 | 13 | B7 | ED |
| 00A0 | 52 | 16 | 02 | FE | 03 | CA | 01 | 01 | 15 | DA | D9 | 00 | 16 | 03 | C3 | D9 |
| 00B0 | 00 | CB | 25 | CB | 14 | B7 | ED | 52 | 16 | 02 | FE | 06 | CA | 01 | 01 | D2 |
| 00C0 | D9 | 00 | 15 | C3 | D9 | 00 | 08 | E6 | 07 | 3C | 57 | 21 | 79 | 2C | 2B | 7C |
| 00D0 | B5 | 20 | FB | 15 | 20 | F5 | C3 | 59 | 00 | F9 | 7B | 41 | 10 | FE | 46 | 46 |
| 00E0 | 06 | 00 | 3D | 20 | F6 | 41 | 10 | FE | DB | 40 | 2B | 7D | B4 | 20 | F6 | 15 |
| 00F0 | CA | 59 | 00 | 7B | 41 | 10 | FE | ED | 70 | ED | 47 | 3D | 20 | F6 | 39 | 18 |
| 0100 | E4 | F9 | 7B | 41 | 10 | FE | 46 | 46 | 06 | 00 | 3D | 20 | F6 | 41 | 10 | FE |
| 0110 | DB | 40 | 28 | 7C | B5 | 20 | F6 | 15 | CA | 59 | 00 | 7B | 41 | 10 | FE | 46 |
| 0120 | 46 | 06 | 00 | 3D | 20 | F6 | 39 | 18 | E4 | 00 | 2C | F1 | 2F | E4 | 32 | D7 |
| 0130 | 35 | CB | 38 | BF | 3B | B4 | 3F | AA | 42 | A0 | 46 | 97 | 4A | 8E | 4F | 86 |
| 0140 | 53 | 7F | 58 | 77 | 5E | 70 | 63 | 6A | 69 | 64 | 6F | 5E | 76 | 59 | 7D | 54 |
| 0150 | 84 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |

Tabelle mit Maschinenkode des Programmes

Die im Bild 11.30 geklammerten Register beinhalten die Zählerwerte, die mehrmals für eine Tonumsetzung notwendig sind. Die nicht geklammerten Register arbeiten als Schleifenzähler. Die Zählerwerte für Anschlag und Tonlänge sind wie der Wert für die Frequenz abhängig von der Tonfrequenz. Um hier den Aufwand in Grenzen zu halten, erfolgt die Ablage entsprechender Werte als Tabelle. Jede der Frequenzen erhält zwei Byte, in denen Angaben zur Frequenz und ein Grundwert, aus dem der Anschlag (E) und die Länge (SP) berechnet werden, stecken. Diese Tabelle (20 x 2 Byte) befindet sich am Ende des Programmes.

Wie entsteht nun eine Melodie? Der Aufruf ist eine Tasterbedienung und löst Interrupt (IM1) aus. Der Prozessor verläßt die Warteschleife, in der ein Adressregister ständig verändert wurde (Zufälligkeit), und springt in das Liedbehandlungsprogramm. Dort sucht er zunächst einen Liedanfang (Kennbyte) und setzt die nachfolgenden Tonbytes in die Melodie um. Nach dem letzten Tonbyte der Melodie steht wiederum ein Kennbyte (Liedende oder Liedanfang). Dies veranlaßt die Rückkehr in die Warteschleife. In der Warteschleife befindet sich auch ein Befehl, der das Steuersignal  $\overline{WR}$  erzeugt. Damit werden die externen Flipflops so gesetzt, daß in der Pause der Lautsprecher stromlos bleibt.

Für die Liedbereiche wird der EPROM U 2716 in vier gleich große Felder von je 512 Byte unterteilt. Der Prozessor sucht nur Melodien in einem solchen Viertel. Die Einstellung erfolgt durch Adress-Manipulation mittels des Schalters. In Stellung 0 beispielsweise kann der Prozessor nur im unteren Viertel arbeiten. Neben dem Programm können sich in diesem Bereich auch Melodien befinden. Das Programm ist so geschrieben, daß es kein Byte FO (Liedanfang) beinhaltet.

Bei Aufruf soll die Schaltung aus dem Bereich irgendeine Melodie spielen. Im Interesse der Gleichwahrscheinlichkeit sollten deshalb die Melodien möglichst gleichmäßig verteilt sein. Die Zufälligkeit des Aufrufes erlaubt eigentlich auch das Auftreten derselben Melodie zweimal hintereinander, dies wird programmtechnisch verhindert.

Die Länge einer Tonfolge ist wahlfrei. Sie wird nur begrenzt durch die Größe des Feldes (512 Byte).

|      | 00 | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 0A | 0B | 0C | 0D | 0E | 0F |
|------|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| 0400 | F0 | 43 | 52 | 7D | 62 | 7A | A2 | 8A | 7D | 62 | 7A | 8A | 7A | 6D | 55 | 7B |
| 0410 | 67 | 01 | 63 | 7A | 6D | 52 | 6B | 8A | 7D | 62 | 63 | 7A | 6D | 55 | 7B | 67 |
| 0420 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0430 | FF | FF | FF | FF | FF | FF | FF | FF | FF | F0 | 7E | 7A | 8A | 7A | 6A | 66 |
| 0440 | 65 | 03 | 6E | 6A | 7A | 6A | 62 | 55 | 56 | 03 | 45 | 55 | 65 | 6D | 7A | 8A |
| 0450 | 7A | 8A | 7F | A5 | 7D | 7A | 8A | 7A | 6A | 65 | 55 | 7F | A5 | 7D | 7A | 8A |
| 0460 | 7A | 6A | 55 | 55 | 47 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0470 | FF | FF | F0 | 12 | 39 | 38 | 3C | 4A | 59 | 58 | 5C | 5A | 4A | 5A | 65 | 35 |
| 0480 | 4D | 3F | 01 | 73 | 5A | 84 | 73 | 62 | 64 | 63 | 4A | 74 | 63 | 5A | 5D | FF |
| 0490 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 04A0 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | F0 | 7D | 8D | 7B | 65 |
| 04B0 | 7D | 8D | 7B | 65 | 03 | 7D | 8D | 7B | 65 | 7D | 8D | 7B | 65 | 7A | 6A | 62 |
| 04C0 | 52 | 47 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 04D0 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 04E0 | FF | FF | FF | FF | F0 | 61 | 60 | 63 | 52 | 62 | 7C | 55 | 01 | 51 | 50 | 53 |
| 04F0 | 42 | 52 | 67 | 03 | 79 | 78 | 7B | 62 | 42 | A4 | 8C | 79 | 88 | 7B | 6A | 52 |
| 0500 | 47 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0510 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | F0 | 53 | 7D |
| 0520 | 75 | 65 | 55 | 7D | 3D | 55 | 8D | 75 | 7F | 53 | 7D | 75 | 65 | 55 | 7D | 3D |
| 0530 | 55 | 8D | 75 | 7F | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0540 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0550 | FF | FF | FF | FF | FF | FF | F0 | A2 | 92 | 8A | 92 | A5 | 8D | 6D | 7D | 8D |
| 0560 | 03 | 8A | 7A | 6A | 7A | 8D | 6D | 45 | 65 | 6F | FF | FF | FF | FF | FF | FF |
| 0570 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 0580 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | F0 |
| 0590 | 7F | 8F | 7C | 6A | 65 | 6D | 7F | 8F | 7C | 6A | 65 | 6D | 7F | 7F | 8F | 9D |
| 05A0 | A5 | 9F | 8F | 7F | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 05B0 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 05C0 | FF | FF | FF | FF | FF | FF | FF | FF | F0 | 6C | 7A | 6D | 57 | 03 | 6C | 7A |
| 05D0 | 6D | 57 | 03 | A7 | A5 | 8F | 03 | 97 | 95 | 6F | FF | FF | FF | FF | FF | FF |
| 05E0 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |
| 05F0 | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF | FF |

Tabelle mit Kodierung von 9 Weihnachtsmelodien

|      | 00 | 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 0A | 0B | 0C | 0D | 0E | 0F |
|------|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|----|
| 0600 | F0 | 5A | 42 | 01 | 03 | 42 | 4A | 5A | A2 | 01 | A2 | 01 | 85 | 03 | 5A | 42 |
| 0610 | 01 | 03 | 42 | 4A | 42 | 5A | 01 | 5A | 01 | 4D | 03 | 4A | 32 | 01 | 03 | 32 |
| 0620 | 42 | 4A | 5A | 42 | 01 | 03 | 42 | 52 | 42 | 32 | 5A | 01 | 42 | 52 | 32 | 01 |
| 0630 | 6A | 5F | F0 | 45 | 52 | 42 | 29 | 28 | 2A | 42 | 8C | 6A | 8D | 6D | 7D | 6A |
| 0640 | 62 | 6F | 03 | 6D | 96 | 6D | 7D | 8C | 6A | 47 | 45 | 6A | 7A | 8D | 7A | 6A |
| 0650 | 7F | 6D | F0 | 45 | 6A | 7A | 8D | A5 | 8D | 7D | 6F | 45 | 6A | 7A | 8D | 7D |
| 0660 | 6F | 03 | 45 | 6A | 7A | 8D | A5 | 8D | 7D | 6F | 7E | 7A | 6A | 62 | 6A | 7F |
| 0670 | F0 | 0A | 1A | 32 | 55 | 53 | 43 | 32 | 2A | 45 | 34 | 0A | 1A | 2A | 35 | 33 |
| 0680 | 2A | 45 | 2A | 1C | FF | FF | FF | FF | FF | FF | FF | FF | FF | F0 | 0A | 1A |
| 0690 | 2A | 32 | 42 | 52 | 45 | 32 | 1A | 65 | 42 | 2A | 6D | 0A | 1A | 2A | 32 | 42 |
| 06A0 | 52 | 45 | 32 | 1A | 62 | 7A | 6F | FF | FF | FF | F0 | 32 | 42 | 55 | 52 | 6A |
| 06B0 | 5D | 5A | 7A | 6D | 6A | 5A | 57 | 6D | 6A | 5A | 55 | 52 | 6A | 5E | 45 | 6D |
| 06C0 | 57 | FF | FF | FF | FF | FF | FF | F0 | 1D | 45 | 41 | 40 | 65 | 42 | 62 | 8F |
| 06D0 | 7F | 7F | 7C | 7A | 7F | 03 | 1D | 45 | 41 | 40 | 65 | 42 | 62 | 8F | 7C | 7A |
| 06E0 | 7C | 6A | 65 | 55 | 47 | F0 | 5A | A1 | 90 | 82 | 92 | 82 | 6A | 5A | 44 | 01 |
| 06F0 | 5A | A1 | 90 | 83 | 7A | 82 | 97 | 01 | 5A | A1 | 90 | 82 | 92 | 82 | 6A | 5A |
| 0700 | 44 | 01 | 5A | 6A | 92 | 82 | 7A | 6A | 7A | 87 | F0 | 45 | 6E | 68 | 7A | 6A |
| 0710 | 65 | 55 | 45 | 95 | 67 | 01 | A5 | 6F | 03 | 43 | 6B | 6B | 6B | 7A | 6A | 65 |
| 0720 | 55 | 45 | 95 | 67 | 01 | A5 | 6F | FF | F0 | 33 | 5F | 7D | 33 | 5F | 7D | A5 |
| 0730 | 94 | 82 | 6D | 55 | 5F | 01 | 33 | 5F | 7D | 33 | 5F | 7D | A5 | 94 | 82 | 6D |
| 0740 | 55 | 5F | FF | FF | FF | F0 | 35 | 5E | 6E | 7C | 6A | 5D | 7D | 85 | 7D | 6D |
| 0750 | 5D | 6F | 01 | 35 | 5E | 6E | 7C | 6A | 5D | 7D | 85 | 7D | 6D | 5D | 6F | FF |
| 0760 | FF | FF | F0 | 7A | 7C | 62 | 63 | 65 | 46 | 54 | 62 | 6A | 52 | 67 | 01 | 7A |
| 0770 | 7C | 62 | 63 | 65 | 46 | 54 | 62 | 6A | 52 | 47 | FF | FF | FF | FF | FF | F0 |
| 0780 | 0A | 2A | 44 | 52 | 45 | 35 | 2D | 1D | 0D | 45 | 55 | 45 | 35 | 2D | 1F | 03 |
| 0790 | 0A | 2A | 46 | 42 | 52 | 62 | 6A | 6F | 55 | 7D | 6F | 67 | 6F | F0 | 45 | 6D |
| 07A0 | 6E | 62 | 52 | 47 | 57 | 45 | 6D | 8D | A5 | A7 | 95 | A5 | 8F | 03 | 45 | 6B |
| 07B0 | 6B | 6D | 62 | 52 | 47 | 57 | 45 | 6D | 8D | A5 | A7 | 95 | A5 | 8F | F0 | 64 |
| 07C0 | 64 | 62 | 52 | 62 | 7D | 6A | 54 | 54 | 52 | 7A | 6A | 64 | 01 | 64 | 64 | 62 |
| 07D0 | 52 | 62 | 7D | 6A | 52 | 62 | 6A | 8A | 7A | 3A | 47 | FF | F0 | 7D | 7B | 8A |
| 07E0 | 7A | 65 | 63 | 52 | 62 | 69 | 68 | 6A | 79 | 78 | 7A | 67 | 01 | 7D | 7B | 8A |
| 07F0 | 7A | 65 | 63 | 52 | 62 | 69 | 68 | 6A | 79 | 78 | 7A | 67 | FF | FF | FF | FF |

Tabelle mit Kodierung von 16 allgemeinen Melodien

### 11.4.8. Mehrphasentakterzeugung mit EPROM

Für bestimmte Anwendungen, z.B. Ansteuerung von CCD-Zeilen, Flüssigkristallanzeigen usw. werden Mehrphasentakte benötigt. Auch hier lassen sich EPROM'S gut einsetzen; durch die 8 Ausgänge derselben lassen sich 8 verschiedene Takte erzeugen /4/.

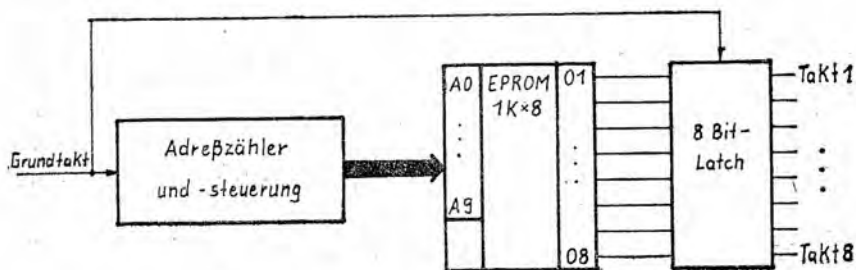


Bild 11.31: Prinzip der Mehrphasentakterzeugung /4/

Literaturverzeichnis:

- /1/ Statischer Schreib-Lese-Speicher U 214D45, U 214D30  
und U 214D20  
Fachbereichsstandard TGL 42 232 Entw. Nov. 1983
- /2/ Statischer Schreib-Lese-Speicher U 224D35, U 224D30,  
UL 224D35 und U 224D30  
Fachbereichsstandard TGL 42 233 Entw. Okt. 1983
- /3/ Knohf, Bürger:  
Applikationsschrift zu statischen Schreib-Lese-Speichern  
mit wahlfreiem Zugriff U 214D und U 224D  
Firmenschrift des VEB ZFTM Dresden
- /4/ Memory design handbook  
Firmenschrift Intel Corporation
- /5/ Kenndatenbericht U 224 D  
Firmenschrift des VEB ZFTM Dresden
- /6/ IC - Master 1983
- /7/ Kieser/Meder:  
Aufbau und Anwendung des Mikroprozessorsystems U 880  
VEB Verlag Technik
- /8/ Bürger, B.:  
Behandlungsvorschriften und Applikationshinweise für  
das Arbeiten mit CMOS-Logik-Schaltkreisen  
Applikative Information 1983 Heft 4
- /9/ Statischer Schreib-Lese-Speicher U 202 D  
Fachbereichsstandard TGL 35 333
- /10/ Statischer Schreib-Lese-Speicher U 215D, U 215D1, U 225D  
und U 225D1  
Fachbereichsstandard TGL 38 995 Mai 1983
- /11/ Landgraf-Dietz, D.:  
Statischer 1024-bit-Speicher U 202 D  
Radio-Fernsehen-Elektronik 29 (1981) Heft 1 S. 21-23
- /12/ Stuhlmüller, P.:  
16 Bit Generation Z8000 - Aufbau und Anwendung  
te-wi GmbH-Verlag Jahrgang 1980

- /13/ Prince, B.:  
Entwicklung und Trends bei MOS-Speicherbausteinen  
Elektronik 1983 Heft 10 S. 47 - 50
- /14/ Brooks, Fallin, Nelsen:  
Halbleiterspeicher für Mikrocomputer  
Elektronik 1983 Heft 11 (Sonderteil) S. 86 - 92
- /15/ Konzepte moderner Speicherbausteine  
Elektronik 1983 Heft 5 S. 43 - 47
- /16/ Rathmer, G.:  
Der wirkungsvolle Speichertest unter Betriebsbedingungen  
Elektronik 1979 Heft 22 S. 41 - 46
- /17/ Capece, R.:  
Schnelle statische RAM-Bausteine  
Elektronik 1979 Heft 20 S. 39 - 45
- /18/ Richtige Ansteuerung von Speichersystemen  
Elektronik 1983 Heft 11 S. 105 - 108
- /19/ 4-Bit-Organisation erlaubt wirtschaftliche Speicher-  
konzepte
- /20/ Intel Component Databook  
Firmenschrift von Intel Corporation
- /21/ Bechen v. B.:  
Speicherprogrammierbare Steuerungen  
Elektronik 1980 Heft 14 S. 41 - 53
- /22/ Speicherprogrammierbare Steuerung PCM 880  
Nachnutzungsdokumentation der TH Karl-Marx-Stadt  
Sektion Automatisierungstechnik
- /23/ 1979 Memory Data-book and Designers Guide  
Katalog der Firma Mostek
- /24/ Dynamischer Schreib-Lese-Speicher-Schaltkreis  
U 256C und U 256 D  
Fachbereichsstandard TGL 38 690 Mai 1983
- /25/ Date-Book 1982  
Katalog Intel Corporation

- /26/ Dynamischer MOS-Schreib-Lese-Speicher (RAM)  
Kapazität 16384 bit HYB4116
- /27/ Dynamische Schreib-Lese-Speicher U 2164C20 und  
U 2164C25; vorläufiges Datenblatt VEB ZFTM Dresden
- /28/ Wittgruber, Heinserling:  
Einsatz von dynamischen RAM's in Arbeitsspeichern  
Elektronik 1980 Heft 2 S. 56 - 58
- /29/ Ludewig, K.:  
Entwicklung, Aufbau und Test einer K 1520-Speicherplatte  
mit dynamischen RAM's  
Ingenieurhochschule Zittau  
Diplomarbeit Nr. 68/81-F/E3
- /30/ Wiegmann, A.:  
Dynamische 64-K-DRAM's  
Elektronik 1982 Heft 25 S. 43 - 56
- /31/ Mraček, K.:  
Paměť 16 KB RAM pro 7 x 81  
Amatárske Radio 1984 A/12 S. 457 -458
- /32/ Statischer maskenprogrammierter 8 K bit-Festwertspeicher  
(ROM: U 505) nach FS 45708, Bestellunterlage nach Werk-  
standard VEB Mikroelektronik "Karl Marx" Erfurt
- /33/ Klein, Rolf-Dieter:  
Mikrocomputer - selbstgebaut und programmiert  
Freizeit-Verlag 1984
- /34/ Dr. Bobe, W.:  
Halbleiterspeicher im Mikroprozessorsystem  
Radio-Fernsehen-Elektronik 35 1986 7
- /35/ Festwertspeicher-Schaltkreis U 555C und U555C1  
Fachbereichsstandard TGL 37 787 und Informationsblatt
- /36/ Betriebsdokumentation Mikrorechnersystem K 1520  
VEB Robotron-Elektronik Zella-Mehlis 1980
- /37/ Schopbach, S.:  
Die richtige Auswahl von EPROM'S  
Elektronik 1981 Heft 9 S. 91 - 94

- /38/ Feger, O.:  
Festwertspeicher ersetzt Logikschaltungen  
Elektronik 1979 Heft 24 S. 63 - 68
- /39/ Brendle, M.:  
Kombinatorische und sequentielle Logikschaltungen  
mit PROM's, Elektronik 1980 Heft 10 S. 67 - 70
- /40/ Schöner, K.:  
Programmierbare Logiken in der Praxis  
Elektronik 1982 Heft 24 S. 53 - 58
- /41/ Vorläufiges Informationsblatt C 7660 D  
VEB Halbleiterwerk Frankfurt (Oder)
- /42/ Kimmel, Kreiß:  
Rationelle Multiplikation und Division mit Festwert-  
speichern, Elektronik 1973 Heft 11 S. 395 - 398
- /43/ Benning, Handke, Schneider, Feske:  
Der Amateurspeicherschaltkreis U 555 C - seine Programmie-  
rung und Anwendungsbeispiele  
Beitrag wurde der Zeitschrift "Funkamateuer" angeboten
- /44/ Bürger, B.:  
Behandlungsempfehlungen für den Schaltkreis U 555 C  
Firmenschrift VEB ZFTM Dresden
- /45/ Bürger, B.:  
Halbleiterspeicher Teil 1 und Teil 2 (SRAM und DRAM)  
Heftreihe Information und Applikation  
KDT Heft 29 und 30
- /46/ Festwertspeicher - Schaltkreis U 2716  
Fachbereichsstandard TGL 43 077 (Stand 1/85)
- /47/ 32 K EPROM U 2732 C  
Informationsblatt des VEB Mikroelektronik "Karl Marx"  
Erfurt
- /48/ Fachbereichsstandard U 2732 TGL 43 809/01
- /49/ Timm:  
TTL-Programmschaltwerk und PROM  
Elektronik 1975/Heft 1 S. 53 - 58

- /50/ Wendt, S.:  
Entwurf komplexer Schaltwerke  
Springer-Verlag Berlin, Heidelberg, New York 1974
- /51/ Habiger, E.; Hammer:  
Mikroprogrammsteuerwerke - Eigenschaften und Anwendungsmöglichkeiten in der industriellen Steuerungstechnik  
msr 24 (1981) Heft 7 S. 370 - 375
- /52/ Näser:  
Heftreihe Information und Applikation KDT Heft 15
- /53/ Applikation Note 333  
Fairchild Semiconductor April 1976
- /54/ Jugend und Technik 31 (1983) Heft 11 S. 873 - 875  
Heft 12 S. 953 - 955
- /55/ Engel, G.:  
Musikelektronik  
Militärverlag Berlin 1982
- /56/ Kimmel; Kreiß:  
Rationelle Multiplikation und Division mit Festwertspeichern  
Elektronik-Jahrbuch 1973 Heft 11

## Informations- und Applikationshefte „MIKROELEKTRONIK“

Heft-Nr. 1—19 sind vergriffen!

- Heft 20: Übersicht Analoge IS (HFO)
- Heft 21: Bipolare Op.-Verstärker-IS 1
- Heft 22: Bipolare Op.-Verstärker-IS 2
- Heft 23: B 303—B 306 (Initiator-IS)
- Heft 24: A 225 (FM-ZF-Verstärker-IS)
- Heft 25: Import-IS 1 (1984)
- Heft 26: Import-IS 2 (1984)
- Heft 27: A 2030 H/V (Integrierter NF-Verstärker 18 W)
- Heft 28: B 315—B 325—B 360—B 380 (Transistor-Arrays)
- Heft 29: MOS-Speicher Teil 1 SRAM
- Heft 30: MOS-Speicher Teil 2 DRAM
- Heft 31: C 565 (D/A-Wandler)
- Heft 32: C 500 (A/D-Wandler)
- Heft 33: B 555/B 556 (Zeitgeber-IS)
- Heft 34: Halbleiter-Ventile
- Heft 35: Neue IS 1986 aus dem HFO
- Heft 36: Verhalten von CMOS-IS bei Elektrostat. Aufladungen
- Heft 37: Qualitätssicherung/Zuverlässigkeit
- Heft 38: C 570 D + C 571 D A/D-Wandler
- Heft 39: A 4100 D (AM-FM-Empf. IS)
- Heft 40: LS TTL (1)
- Heft 41: MOS-Speicher Teil 3 EPROM

Im Abonnement  
lieferbar!

Für die Hefte 20 bis 50 werden noch Komplexbestellungen im Abonnement angenommen.

### Schriftliche Bestellungen für Versand nur an:

KAMMER der TECHNIK, Bezirksvorstand Frankfurt (Oder)  
Ebertusstraße 2  
Frankfurt (Oder) · 1200

Bei allen Anfragen von Abonnenten bitten wir stets die Kunden-Nr. anzugeben, da sonst eine Bearbeitung nicht möglich ist (z. B. Nr. 8412/16).  
Sie finden sie auf jeder Übersendung und auf den Rechnungen.

### Direktverkauf:

Informationszentrum HFO  
Karl-Marx-Straße  
Frankfurt (Oder) · 1200

und

Fa. J. D. Baer  
Ernst-Thälmann-Straße 47  
Frankfurt (Oder) 1200 · Telefon f. 32 33 61

Fa. „Bastler-Quelle“  
Dimitroffstraße 120  
BERLIN  
1055

und

Fa. M. Lorenz  
— Elektronische Bauelemente —  
H.-Liebmann-Straße 93  
LEIPZIG  
7050

**RFT**



**veb Halbleiterwerk frankfurt/oder**  
im veb kombinat mikroelektronik



**KAMMER DER TECHNIK**  
Ebertusstraße 2, Frankfurt (Oder)  
Vorstand des Bezirksverbandes

---

EVP: 4,- M  
(+ Versandkosten!)