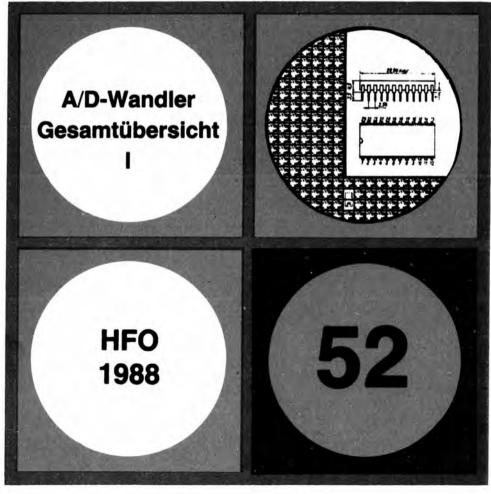
mikre**ekktroni**k

Information Applikation











mil-roelekbronik

Information Applikation

HEFT 52

A/D-WANDLER GESAMTÜBERSICHT



veb halbleiterwerk frankfurt/oder betrieb im veb kombinat mikroelektronik



KAMMER DER TECHNIK

Ebertusstraße 2, Frankfurt (Oder) Verstand des Bezirksvorstandes Autor:

Dr.-Ing. Bernd Kahl

Layout und Redaktion:

. Heinz Schulz +

Umschlag:

Peter Hoffmann

Redaktions-Kommission:

Dipl.-Ing. Fritz Georgi, Sekr. BV KDT Dipl.-Ing. Dieter Buttgereit, HFO Ingenieur Lothar Friedrich, HFO Dipl.-Ing. Hermann Dornfeld, HFO Ingenieur Gerd Hillebrand, HFO Dipl.-Wirtsch. Wolfgang Mattke, MLS

Redaktionsschluß: 31. 12. 1988

Nachdruck auch auszugsweise, nur mit Genehmigung des Bezirksvorstandes der KDT, Frankfurt (Oder). Die vorliegende technische Information dient dem Informationsbedürfnis des Schaltungsentwicklers sowie interessierten
Technikers im In- und Ausland zu speziellen ausgewählten
Erzeugnissen der Halbleiterbauelemente-Industrie der
Deutschen Demokratischen Republik. Sie gibt keine Auskunft
über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion.

Gültige Unterlagen für den Bezug der in den Schaltungen beschriebenen Bauelemente sind allein die Typstandards, die gültigen Kenndatenblätter oder die im Liefervertrag selbst fixierten Vereinbarungen. Änderungen der Bauelementeeigenschaften, die dem technischen Fortschritt dienen, behält sich der Halbleiterbauelemente-Hersteller vor.

Für die Patentfreiheit der angegebenen Schaltungsvorschläge wird keine Gewähr übernommen. Anfragen und Hinweise, die sich auf Inhalt und Bezug dieser Schrift beziehen, bitten wir an nachstehende Anschriften zu richten:

DDR-

Interessenten: Kammer der Technik

Bezirksvorstand Frankfurt (0)

Redaktionskommission "Mikro-Hefte"

Frankfurt (Oder)

1 2 0 0

Interessenten

aus dem Ausland: VEB Halbleiterwerk Frankfurt (0)
im Kombiant VEB Mikroelektronik Erfurt
Außenstelle Leipzig
Werbung und Messen
Messegelände, Halle 17, Kopfbau, II. Etage
Leipzig
DDR 7010

Inhalt:

- 1. Allgemeines
- 2. Übersicht über Verfahren der Analog-Digital-Wandlung
- Monolithische AD-Wandler des VEB HFO
- 4. Integrierende AD-Wandler
- 4.1. Zweiflankenintegrationsverfahren
- 4.2. C 520 C
- 4.2.1. Aufbau und Funktionsweise
- 4.2.2. Kennwerte
- 4.2.3. Applikationshinweise
- 4.2.4. Einsatzschaltung
- 4.3. C 500er System
- 4.3.1. Aufbau und Funktionsweise
- 4.3.2. C 500/501 D
- 4.3.3. C 502 D
- 4.3.4. C.504 D
- 4.3.5. Applikationshinweise
- 4.3.6. Einsatzschaltungen
- 4.4. C 7136 D
- 4.4.1. Aufbau und Funktionsweise
- 4.4.2. Kennwerte
- 4.4.3. Applikationshinweise
- 4.4.4. Einsatzschaltungen
- 5. Schnelle AD-Wandler
- 5.1. Verfahren der sukzessiven Approximation
- 5.2. C 570/571 D/C
- 5.2.1. Aufbau und Funktionsweise
- 5.2.2. Kennwerte
- 5.2.3. Applikationshinweise
- 5.2.4. Einsatzschaltungen
- 5.3. C 574 C
- 5.3.1. Aufbau und Funktionsweise
- 5.3.2. Kennwerte
- 5.3.3. Applikationshinweise
- 5.3.4. Einsatzschaltungen
- 6. Literaturverzeichnis

1. Allgemeines

Die Entwicklung in der Industrie ist gegenwärtig durch einen wachsenden Einsatz der Mikroelektronik in der Gerätetechnik gekennzeichnet. Dieser Prozeß erfaßt alle Bereiche und ermög-lich u. a. durch den breiten Einsatz der Mikrorechentechnik gänzlich neue Gerätegenerationen mit wesentlich verbesserten Eigenschaften und Parametern. Dabei spielt die digitale Informationsverarbeitung und -übertragung eine immer stärkere Rolle. Da die Prozesse und zu erfassenden Signale in der Praxis analoger Natur sind, entsteht die Notwendigkeit, über entsprechende Sensoren und Analog-Digital-Wandler den Einstieg in die digitale Signalverarbeitung zu ermöglichen. Andererseits bedingt die rechnergestützte Steuer- und Regeltechnik den Einsatz von Digital-Analog-Wandlern, um nach der digitalen Signalverarbeitung bzw. -übertragung mit entsprechenden Anpaßstufen die Stellglieder in technischen Prozessen zu betätigen.

In der Meßtechnik und Geräteindustrie wächst kontinuierlich der Bedarf an monolithischen Analog-Digital- und Digital-Analog-Wandlern für die verschiedensten Einsatzfälle. Die Anforderungen reichen von schnellen Wandlern mit geringerer Auflösung bis zu sehr langsamen, speziell AD-Wandlern, mit sehr hoher Auflösung und Genauigkeit.

Dieser Trend wird wesentlich von dem wachsenden Einsatz der Mikrorechentechnik in der Industrie unterstützt. Daraus ergibt sich für die Bauelementehersteller die Notwendigkeit, sowohl für die meßwertanzeigenden als auch für meßwertverarbeitenden Systeme mit rechnergerechter Datenbereitstellung AD-Wandler zur Verfügung zu stellen.

2. Übersicht über Verfahren der Analog-Digital-Wandlung

Für die verschiedenen Einsatzgebiete werden die unterschiedlichsten Verfahren der Analog-Digital-Umsetzung angewendet. In Tabelle 1 sind die drei wichtigsten Verfahren mit einigen Eckparametern gegenübergestellt. Es wurde bewußt darauf verzichtet, eine möglichst große Zahl von Verfahren zu vergleichen.

Wandlungs- verfahren	Geschwindigkeit	Aufwand	erforderl. Schrittzahl für n-bit
Integrierende ADU	langsam 0,1 300 Mess./sec.	gering	2 ⁿ
ADU mit suk- zessiver Approximation	mittelschnell 10 ³ 10 ⁶ Mess./sec.	mittelgroß	n
Parallel- Umsetzung	sehr schnell 10 ⁶ 10 ⁸ Mess./sec.	sehr groß	1
Kombinationen dieser Ver- fahren	je nach Auslegung in a sehr unterschiedlich	llen Bereich	en

Tabelle 1: Vergleich von drei Verfahren der Analog-Digital-Umsetzung

In |1| werden die Verfahren ausführlich behandelt.

3. Monolithische AD-Wandler des VEB HFO

In Tabelle 2 ist eine Zusammenstellung der z. Z. im VEB Halbleiterwerk Frankfurt (0) in Produktion befindlichen monolithischen AD-Wandler enthalten. Das Sortiment umfaßt neben dem robusten und einfach zu handhabenden C 520 D mit 3-Digit-Auflösung das C 500-System, das sowohl für die Meßwerterfassung als auch für hochauflösende Meßwertanzeigesysteme geeignet ist und je nach Anwendungsfall konfiguriert werden kann. Mit dem C 570 C und C 571 C wird der Bereich der schnelleren 8- und 10-bit Datenwandlung in Verbindung mit Mikrorechnern abgedeckt. Aus Tabelle 2 ist zu entnehmen, daß diese Bauelemente aufgrund ihres Leistungsverbrauches nicht oder nur bedingt für den Einsatz in batteriebetriebenen Geräten geeignet sind.

Mit dem C 7136 D wird ein 3 1/2-Digit-CMOS-Analog-Digital-Wandler im VEB Halbleiterwerk Frankfurt (Oder) produziert, der LC-Displays direkt treiben kann und aufgrund seines extrem geringen Leistungsverbrauchs für den Einsatz in batteriebetriebenen, transportablen Meßsystemen sehr gut geeignet ist. |2|

AD-Wandler	Umsetz- verfahren	Auflösung	Umsetzrate (typ.)	Betriebs- spannungs-	MeGwert- ausgabe	Steuerfunktion	Anwendungen
C 520 D	Dual-Slope	3 Digit 3 s-1 1000 Stufen 72 s-1	3 s -1 72 s -1	+ 5V/10 mA	BCD, ge- multiplext	Hold-Betrieb, Umsetzratenum- schaltung	Meßwertanzeige für prozeßnahen Einsatz
C 500/ 502 D	Dual-Slope	4 1/2 Digit + 20 000 Stufen	2,5 s-1	± 15V/± 8mA 7 Segment,	7 Segment,	Hold-Betrieb,	hochauflösende Meßwertanzeige, Einbauinstrumente
c 501/ 502 D	Auto-Zero	3 1/2 Digit + 2000 Stu- fen	2,5,8 s-1	+ 5V/50 mÅ	gemulti- plext		MeGwertanson
c 500/ 504 D	Dual-Slope	4 1/2 Digit + 20 000 Stufen	2,5 s -1	± 15V/± 8mA	BCD, ge- multiplext	-Overrange-Ausgabe -Underrange-Ausgabe -Hold-Betrieb	für komfortable Digitalmultimeter und Meßwertver-
C 501/ 504 D	Auto-Zero	3 1/2 Digit + 2000 Stu- fen	2,575 s ⁻¹	+ 5V/50 mÅ		-Binzelmessungen -Auflösungsumschal- tung tung	arbeitung Meßwertverar- beitung
C 7136 D	c 7136 D' Dual-Slope, Auto-Zero	3 1/2 Digit + 2000 Stu- fen	3 2.1	9 V/60 µA	7 Segment, direkte LCD- Ansteuerung	1 10 16	Meßwertanzeige in batteriebe- triebenen Geräten
c 570 c	sukzessi-	8 bit 256 Stufen	40 50 kHz	+ 5V/5 mA	8 bit paral- lel, 3-state-	- Starteingang	mittelschnelle 8- und 10-bit Medwenterfessung
C 571 C	mation	10 bit 1024 Stufen		-15V/11 mA	10 bit paral- lel, 3-state- Ausgang	1.5.4	Mikrorechner- kopplung
C 574 C		12 bit 4096 Stufen		5 V/ 38 mA +15V/+5,5 mA		. Starteingang ; Mikroprozessor- interface	mittelschnelle 12 bit Meßwert- erfassung

4. Integrierende AD-Wandler

4.1. Zweiflankenintegrationsverfahren

Im Bild 1 ist das prinzipielle Blockschaltbild des Dual-Slopeverfahrens mit der Integratorausgangsspannung dargestellt. Dieses Wandlungsprinzip wird am meisten bei meßwertanzeigenden Systemen eingesetzt.

Mit dem Startimpuls wird FF1 so gestellt, daß der Schalter S die Eingangsspannung $\mathbf{U}_{\mathbf{X}}$ zu dem als Integrator beschalteten OPV durchstellt. Gleichzeitig wird der Zähler, in dem das Ergebnis der vorangegangenen Messung steht, zurückgesetzt. Der Integrationskondensator C wird während \mathbf{t}_1 über R aufgeladen. Durchläuft die Integratorspannung $\mathbf{U}_{\mathbf{C}}$ den internen Nullpunkt, dann schaltet der Komparator und gibt das Tor für die Taktimpulse frei, die im Zähler aufsummiert werden. Gibt der Zähler einen Übertragungsimpuls ab, wird FF1 so gesetzt, daß der Schalter auf die Referenzspannung umschaltet.

Im Zähler steht zu diesem Zeitpunkt der Wert 0. D. h. die erste Phase arbeitet mit einer festen Zeit $\mathbf{t_1}$, die von der Übertrags-ausgabe bzw. vom Zählerumfang und der Taktfrequenz festgelegt wird.

Die Ausgangsspannung am Integrator nach to ergibt sich zu:

$$U_{C1} = \frac{Q_C}{C} = \frac{1}{R \cdot C} \cdot \int_{0}^{t_1} U_{(X)} \cdot dt$$
 (1)

Für eine konstante Eingangsspannung löst sich die Gleichung zu

$$U_{C1} = \frac{U_{X} \cdot t_{1}}{R \cdot C}$$
 (2)

Die Integrationszeit t_1 wird meist so gewählt, daß sich ein ganzzahliges Vielfaches der Netzfrequenzperiode (n x 20 ms) ergibt, um eine möglichst hohe Brummspannungsunterdrückung zu erreichen.

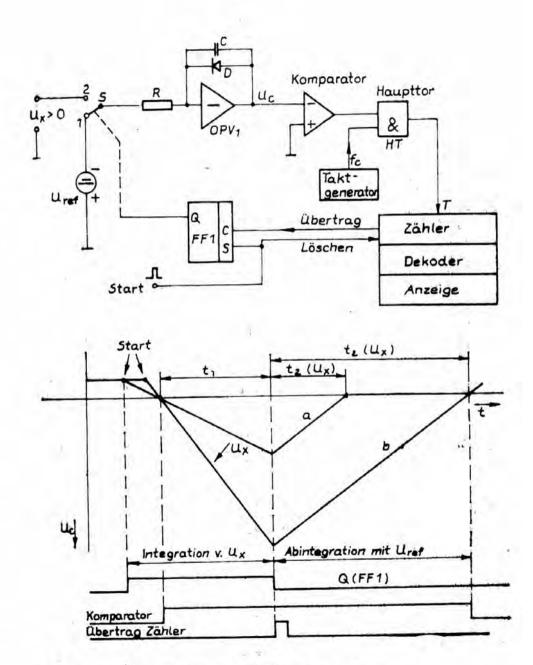


Bild 1: Prinzip der Zweiflankenintegration

this material copyrighted by its respective manufacturer

In der zweiten Phase wird die Kondensatorladung mit einem Konstantstrom abgebaut bis der Komparator beim Erreichen seines Nullpunktes schaltet und das Haupttor sperrt.

Entsprechend Gleichung (1) ergibt sich für den Ladezustand nach t_0

$$U_{C2} = \frac{1}{R \cdot C} \cdot \int_{t_1}^{t_2} U_{ref} \cdot dt$$
 (3)

$$U_{C2} = \frac{U_{ref} \cdot t_2}{R \cdot C} \tag{4}$$

Durch Gleichsetzen erhält man

$$t_2 = \frac{U_X}{U_{ref}} \cdot t_1 \tag{5}$$

D. h. die Werte für R und C fallen heraus und der Zählerstand nach to ergibt sich zu

$$Z = t_2 \cdot f_C = \frac{U_X}{U_{ref}} \cdot t_1 \cdot f_C$$
 (6)

Die Zeit t_4 wird durch den Zählerumfang oder vorgewählten Zählerstand N und die Taktfrequenz f_C festgelegt.

$$t_1 = \frac{N}{f_C} \tag{7}$$

Damit wird der Zählerstand nach einer Meßwertumsetzung

$$Z = \frac{U_X}{U_{ref}} - N$$
 (8)

Das bedeutet, daß die Taktfrequenz nicht absolut, sondern nur während to to konstant gehalten werden muß. Damit genügen in den meisten Fällen einfache Generatoren den Anforderungen. Außerdem ist zu sehen, daß die Referenzspannung als genauigkeitsbestimmendes Element die Wandlerqualität festlegt.

Durch die relativ langen Umsetzzeiten ist das Verfahren gut für meßwertanzeigende Systeme geeignet. Gleichzeitig wird durch die lange Integrationszeit eine gute Störspannungsunterdrückung erzielt, was für den prozeßnahen Einsatz sehr wichtig ist. [6]

Neben der hohen realisierbaren Störspannungsunterdrückung bei längeren Integrationszeiten hat das Verfahren den Vorteil, daß Langzeitdriften der Bauelemente eine untergeordnete Rolle spie-len (mit Ausnahme der Referenzspannung). Von den Einzelkompo-nenten ist in jedem Fall Konstanz während der Umsetzzeit zu fordern, die im Bereich von 10 ms bis maximal 1 ... 10 sec. liegt. Wesentlich ist folglich die Kurzzeitstabilität der einzelnen Komponenten.

4.2. C 520 D

4.2.1. Aufbau und Funktionsweise

Der C 520 D des VEB Halbleiterwerk Frankfurt (0) war der erste monolithische Analog-Digital-Wandler, der in der DDR gefertigt wurde. Er enthält alle Baugruppen eines vollständigen 3-Digit-A/D-Wandlers, der nach dem Verfahren der Zweiflankenintegration (Dual-Slope-Verfahren)arbeitet. Der Wandler zeichnet sich durch einen hohen funktionellen Integrationsgrad, einen geringen Leistungsverbrauch bei nur einer Betriebsspannung und vielseitige Einsatzmöglichkeiten aus. Er besitzt zwangsläufig alle Vor- und Nachteile, die das Dual-Slope-Verfahren kennzeichnen, wie z. B.

- Störspannungsunterdrückung in Abhängigkeit von der Integrationszeit
- relative Unempfindlichkeit gegenüber Taktfrequenzschwankungen, da nur eine Kurzzeitstabilität während der Umsetzzeit zu fordern ist
- das Wandlungsprinzip ermöglicht nur geringe Umsetzraten bzw. langsame Wandler.

Der C 520 C wird auf der Basis einer I²L-Technologie hergestellt, die sich besonders für die Kombination von analogen und digitalen Funktionseinheiten auf einem Chip eignet. Der Wandler wurde speziell für meßwertanzeigende Systeme konzipiert, ist aber auch für meßwertverarbeitende Systeme z. B.
auf der Basis von Mikrorechnern geeignet, da er die Meßwerte
gemultiplext im BCD-Kode ausgibt. Er verfügt über Eigenschaften, die für den Einsatz in der BMSR-Technik unter prozeßnahen
Bedingungen zu fordern sind. Mit wenigen externen Bauelementen
ist es möglich, ein digital anzeigendes Strom- oder Spannungsmeßgerät für einen Bereich aufzubauen. Deshalb eignet er sich
besonders als Ersatz von elektromechanischen Meßwerken.

Der C 520 D besitzt eine interne Referenzspannungs-bzw. -stromquelle und eine Taktversorgung, wodurch der Einsatz des Bauelements erleichtert wird. Er setzt eine Eingangsspannung von U, =
-99 mV bis +999 mV mit einer Auflösung von 1 mV in dekadenweise
gemultiplexte BCD-Werte mit einem maximalen Linearitätsfehler
von 0,1 % vom Meßwert ± 1 Digit um. Der Wandler verfügt über
eine automatische Polaritäts- und Überlauferkennung sowie eine
entsprechende Sonderzeichenausgabe. Für die Meßwertverarbeitung
ist besonders die Wahl zwischen drei verschiedenen Betriebsarten

- a) langsame Wiederholrate
- b) schnelle Wiederholrate
- c) hold-Betrieb

von Interesse. Im hold-Betrieb wird der zuletzt aufgenommene Meßwert gespeichert und ständig ausgegeben. Seine Versorgung erfolgt über eine Betriebsspannung von 5 V \pm 10 % und paßt damit zu TTL-Systemen (+5 V \pm 5 %). Sein Leistungsverbrauch ist mit 10 mA gering.

4.2.2. Kennwerte

Kenngröße	Kurz- zeichen	Ein- heit	Kleinst- wert	Größt- wert
Betriebsspannung	UCC	V	0	7
Spannung an Eingang "high" und "low"	U ₁₁ U ₁₀	V	-15 -15	+15 +15
Spannung an den BCD- Kode- und Digit-Aus- gängen	Uo	V	0	7
Spannung für Betriebs- artenumschaltung	U ₆	ν.	0	7

Alle Spannungen sind auf Masse (pin 7) bezogen.

Tabelle 3: Grenzwerte des C 520 D

Kenngröße	Kurz		Ein- heit	Kleinst- wert	Größt- wert
Betriebsspannung	Us		٧	4,5	5,5
Eingangsspannung zwischen den An- schlüssen 10 und 11	^U 10/	11	٧ -	-0,099	0,999
Spannung für Geschwin- digkeitsumschaltung Normalbetrieb	u ₆		V	0	0,4
Hold-Betrieb			ν	0,8	1,6
High-speed-Betrieb			v	3,2	5,5

Tabelle 4: Betriebsbedingungen des C 520 D

Abgleichbedingungen: Nullpunktabgleich bei $U_i = 0 \text{ mV}$ Endwertabgleich bei $U_i = 900 \text{ mV}$

Kenngröße	Kurzzeichen	min.	typ.	max,	Bedingungen
Stromaufnahme	H		9,0 mA	20 mA	U _S = 5.0 V
Linearitätsfehler	Flin		0,05 %	0,1 % vom MW + 1 Dig	MW + 1 Digit -99. 4 99 mV
Low-Ausgangsspannung der BCD-Ausgänge	U ₀ L		150 mV	400 mV	$U_{S} = 5,0 \text{ V}$ $I_{OT} = 1,6 \text{ mA}$
Gleichtaktunter- drückung	CMR		48 dB		$U_{S} = 5 \text{ V}, U_{1} = 0 \text{ mV}$ - 200 mV $\leq U_{CM} \leq + 200 \text{ mV}$
Betriebsspannungs- unterdrückung	SVR		65 dB		- 15 V ≤ 5,5 V × V ≥ V ≥ V ≥ V
Stromaufnahme der BCD- und Digitausgänge	Tor	1,6 mA	3,2 mA		$u_{0L} = 400 \text{ mV}$ $u_{S} = + 5 \text{ V}$
Reststromaufnahme der BCD- und Digitausgänge	Tos		500 pA	200 µA	
Eingangsstrom (Eingang high)	LIH		124 nA		Nullpunktpoti- 50 KOhm
TK des Nullpunktes	TKNP		28 µV/°K		$U_{i} = 0 \text{ mV}$ $0 \cdot C < T < 70 \cdot C$
TK des Endwertes	TKEND		27 ppm/°K		$U_1 = 900 \text{ mV}$.
Wandlungsrate normal schnell		48 s 1	5 s -1	7 8-1	vsat.co
Tabelle 5: Elektrische	Elektrische Kennwerte des C 520 D	520 D			m.pl

4.2.3. Applikationshinweise

- Die Betriebsspannung ist mit einem Elektrolytkondensator
 50 μF und einem Scheibenkondensator (47 nF) gegen Masse abzublocken.
- 2. Bei der Betriebsspannungs- und Massezuführung zum C 520 D ist darauf zu achten, daß die niederfrequenten Schaltvorgänge bedingt durch die Multiplexansteuerung der Anzeigeelemente, nicht die Analogeingänge des Wandlers beeinflussen; keine Ströme des Digitalteils über die Analogmasse fließen lassen.
- 3. Zur Erhöhung der Abgleichgenauigkeit sind als Abgleichpunkte $U_i = 0.5 \text{ mV}$; Anzeige schwankt zwischen 000 und 001 und $U_i = 900.5 \text{ mV}$; Anzeige schwankt zwischen 900 und 901 zu wählen.
- 4. Da der C 520 D wegen der kurzen Integrationszeit des Eingangssignals keine Brummspannungsunterdrückung aufweist, sollte im Bedarfsfall ein entsprechendes Tiefpaßfilter für den high-Eingang (11) vorgesehen werden.
- 5. Als Integrationskapazität ist eine verlustarme Kapazität und für den Einsatz innerhalb eines größeren Temperaturbereiches mit möglichst geringem TK zu verwenden, da Kapazitätsänderungen einen zusätzlichen Linearitätsfehler verursachen.
- 6. Für den Abgleich des Wandlers im Nullpunkt und Endwert sollten Dickschichtregler mit Spindelantrieb verwendet werden, da der Abgleichbereich in beiden Fällen sehr groß ist. Eine Eingrenzung durch zusätzliche Festwiderstände ist sinnvoll.
 - Die Summe der Widerstände zwischen den Anschlüssen 8 und 9. sollte 50 k\(0000hm\) betragen. Kleinere Widerst\(0000and\) ergr\(00006\) fern. den Eingangsstrom des Wandlers.
 - Die BCD-Ausgänge sind open-Kollektorstufen. Zur Einhaltung des Schaltpegels für den D 346/348 sind Widerstände (10 k0hm) gegen + UCC vorzusehen.
 - Die Multiplexausgänge sind ebenfalls open-Kollektorstufen mit einem internen 1 k0hm-Schutzwiderstand, so daß diese Ausgänge nicht TTL-kompatibel sind.

- 10. Beim Einsatz des C 520 D in meßwerterfassenden Systemen sind Schutzmaßnahmen für eine sichere Datenzwischenspeicherung vorzusehen, da in den drei Multiplexsignalen Störnadeln enthalten sind. Mit Verzögerungsgliedern sind Störnadeln bis zu einer Breite von etwa t = 3 µs zu beseitigen.
 In meßwertanzeigenden Systemen sind diese Schutzmaßnahmen
 nicht erforderlich.
- 11. Für meßwertanzeigende Systeme ist die langsame Betriebsart zu wählen,da Meßwertänderungen vom Auge besser erfaßt werden können.

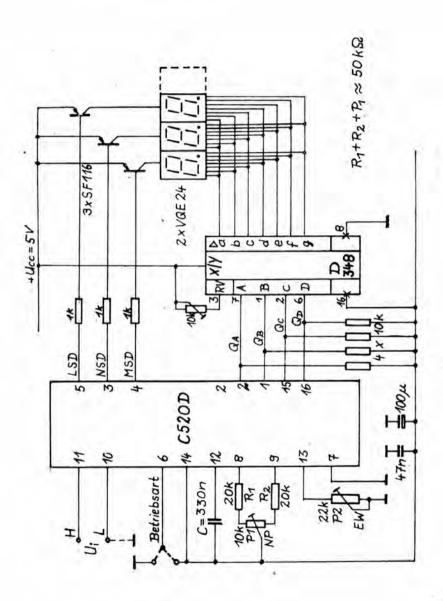


Bild 3: Einsatzschaltung des C 520 D für Anzeigen mit gemeinsamer Anode

4.3. C 500er-System

4.3.1. Aufbau und Funktionsweise

Die Bauelemente der C 500er-Reihe stellen ein universell zusammenstellbares A/D-Wandlersystem für 3 1/2- und 4 1/2-stellige Auflösung und Genauigkeit dar. Mit dieser Bauelementereihe erfolgt die konsequente Weiterentwicklung auf dem Sektor
der integrierenden Analog-Digital-Wandler im VEB Halbleiterwerk
Frankfurt (Oder), die mit dem C 520 D |3| begonnen wurde.

Die A/D-Wandlung erfolgt mittels Zweiflankenintegration ("Dual-Slope-Verfahren") mit einem zusätzlichen Zyklus zur automatischen Nullpunktkorrektur. Das System verarbeitet positive und negative Eingangsspannungen mit automatischer Vorzeichenerkennung und Ausgabe. Durch die Dimensionierung der externen Komponenten besteht die Möglichkeit, den Wandler hinsichtlich des Meßbereiches, der Empfindlichkeit, der Gleichtaktspannung, der Umsetzrate, Stör- und Brummspannungsunterdrückung optimal an das Meßproblem anzupassen, was speziell bei 4 1/2-stelliger Auflösung und Genauigkeit unbedingt erforderlich ist.

Ein kompletter A/D-Wandler besteht jeweils aus einem Analogund einem Digitalbaustein oder einer Mikrorechnersteuerung. Im einzelnen gehören folgende Bausteine zu dem System:

- C 500 D: Analogbaustein für 4 1/2-stellige Genauigkeit und Auflösung
- C 501 D: Analogbaustein für 3 1/2-stellige Genauigkeit
- C 502 D: Digitalbaustein mit gemultiplexter 7-Segment-Ziffernausgabe
- C 504 D: Digitalbaustein mit gemultiplexter Meßwertausgabe im BCD-Kode und zusätzlichen Steuerfunktionen

Die Zusammenschaltung des Systems zeigt Bild 4. Die Verbindung des Analog- mit dem Digitalteil erfolgt über eine einheitliche Schnittstelle mit 3 Steuerleitungen (A, B, Komp.).

Der maximale Linearitätsfehler bei den Kombinationen C 500 D/C 502 D bzw. C 500 D/C 504 D beträgt bei 4 1/2-stelliger Auf-lösung (± 20 000 Stufen) nur ± 1 LSB. Die Bauelemente C 500 D/C 501 D verfügen über eine extern zugängliche Referenzspannung von etwa 1,2 V auf der Basis einer unabgeglichenen Bandgab-Referenzouelle.

Die Analogbausteine C 500 D/C 501 D werden in einer Bimos-Mischtechnologie und die Digitalbausteine C 502 D/C 504 D in einer T°L-Technologie hergestellt.

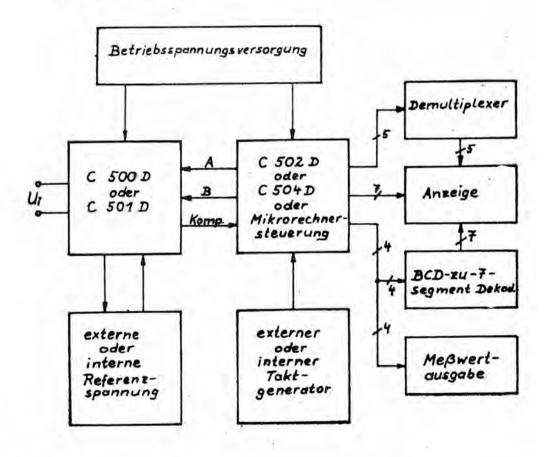


Bild 4: Prinzipieller Aufbau des C 500-ADU-System

Mit diesen Bauelementen ist es möglich, hochauflösende und sehr genaue Meßwertanzeigesysteme mit verhältnismäßig geringem Aufwand an externen Bauelementen zu realisieren. Durch die umfangreichen Zusatzfunktionen des C 504 D steht damit ein digitaler Steuerbaustein zur Verfügung, der besonders für die Meßwerterfassung und für komfortable Digitalvoltund Multimeter interessant ist.

4.3.2. C 500/501 D

Das prinzipielle Blockschaltbild für den C 500 D/C 501 D zeigt Bild 5. Die Bausteine enthalten alle analogen Baugruppen für die Umsetzung, wie Puffer- und Integrator-OPV, Komparator, die Referenzspannungserzeugung, die FET-Schalter für die ver- schiedenen Umsetzphasen und den Logikdekoder für die Schalter, der von den Steuerleitungen A und B des Digitalteils angesteuert wird.

Die Grenzwerte dürfen in keinem Betriebszustand des Wandlers über- bzw. unterschritten werden.

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung bezüglich Analog-	Ucc1	-	18 V
und Digitalmasse	-Vcc2	+	18 V
Eingangsspannung	uI	-Vcc2	U _{CC1}
Komparatorausgangs- spannung	ион	o v	U _{CC1}
Komparatorausgangs- senkenstrom	-I _{OL} -	O mA	20 mA
Ausgangsquellstrom	I _{03/13/15}	O mA	10 mA

Tabelle 6: Grenzwerte für den C 500/C 501 D

Die Ausgänge der Analogbausteine sind nicht kurzschlußgeschützt.

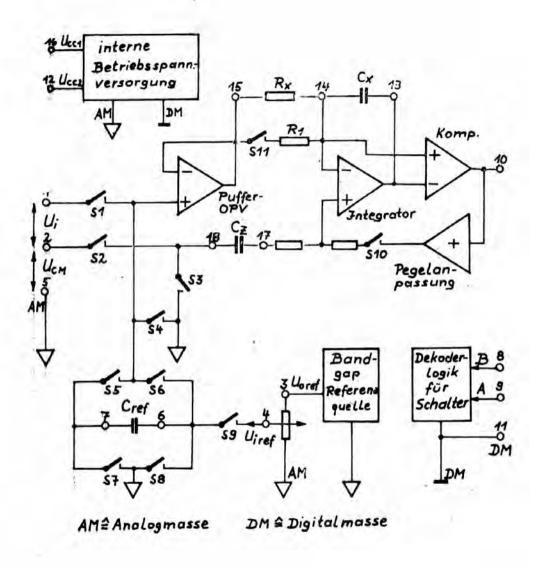


Bild 5: Blockschaltbild des Analogteils C 500 D/C 501 D

Tabelle 7: Kenngrößen C 500 D und C 501 D

Kenngröße	Kurz- zeichen	Maßein- heit	lt. TGL min.		C 500 D lt. TGL typ. max.	lt. TGL min.	C 501 D	1t. Til
Stromaufnahme	Icc1	мА	ī	(7,7)	20 . (25)	Ţ	(7,7)	(25)
	Iccz	шА	į	(7,2)	18 (23)	ì	(7,5)	18 (23)
Komparator-L-Ausgangs- spannung (I _{OL} = 1,6 mA)	nor	Λ	i.	(0,15)	4,0)	j	(0,12)	(0,4)
H-Eingangsstrom, A, B (U _{IH} = 2 V)	IIH	, hy	T.	0,002	40 (160)	1.9	0,002	(160)
L-Eingangsstrom, A, B (U _{IL} = 0,8 V)	- 1I _I -	μA	į	53 (58)	300	į	54 (59)	300 (200)
Nullpunktfehler (Eingangskurzschluß)	E N	hγ	-50+20	(-50±30) ± 10	50+20	-300+50	(-50+70)	+300+50
Linearitätsfehler be- zogen auf 4 1/2 Digit (Uref = 1 V)	FLIN	LSB	í	(0,4)	(6)	t	(0,0)	(40)
Umpolfehler (am Endwert)	Ct.	128 883	Ā	6,0	1	ī	6,0	٧.
Gleichtaktfehler ($\Delta U_{CM} = \pm 1 V$)	FOM	LSB	i	6,0	÷	r	6,0	LT)
Referenz-Ausgangs- spannung (IORef = 1 mA)	UoRef	>	1,12	1,20	1,32	1,12	1,20	1,32

Die Betriebsbedingungen für die Analogbausteine beschränken sich auf zwei Angaben:

Betriebsspannung 11,4 V
$$\leq$$
 .U_{CC1} \leq 15 V 11,4 V \leq /U_{CC2}/ \leq 15 V Umgebungstemperatur 0° C \leq T_a \leq 70° C

Die Messung der Kennwerte (Haupt- und Nebenkenngrößen) erfolgt bei der nachfolgend angegebenen Dimensionierung:

$$U_{CC1} = -U_{CC2} = (12 \pm 0,6 \text{ V})$$
 $T_a = 25^{\circ} \text{ C} - 5 \text{ K}$
 $C_X = C_{Ref} = 1 \mu \text{F} \pm 20 \% \text{ (Typ : KP)}$
 $C_Z = 1 \mu \text{F} \pm 20 \% \text{ (Typ : MKC)}$
 $R_X = 43 \text{ kOhm} \pm 5 \%$
 $U_{REF} = \pm 1 \text{V} \pm 1 \% \text{ (abgleichbar)}$
 $U_{msetzrate: f_{11} = 2,5 \text{ Messg./sec.} \pm 1 \%$

falls night anders angegeben.

Kennwert	Kurzzeichen'	typ. Wert
Temperaturkoeffizient des Nullpunktfehlers	TK (F _N)	1 µV/K
TK des Umpolfehlers	TK (F _R)	0,03 LSB/K
TK des Endwertes mit externer Referenz	TK (F.S.)	0,025 LSB/K 1,3 ppm/K
Betriebsspannungsunter- drückung der internen Referenz	SVR (U _{ORef})	82 dB
Betriebsspannungsunter- drückung bei 4 1/2 Digit am Endwert	SVR (F.S.)	0,4 LSB/V

Tabelle 8: Informationswerte der C 500 D und C 501 D

4.3.3. C 502 D

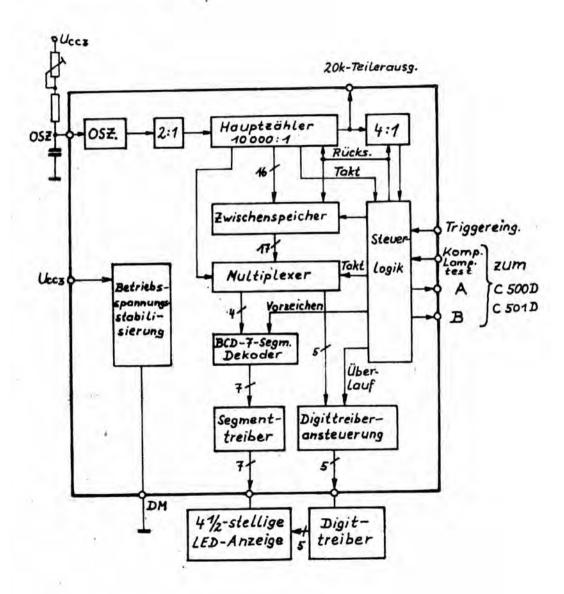


Bild 6: Blockschaltbild des C 502 D

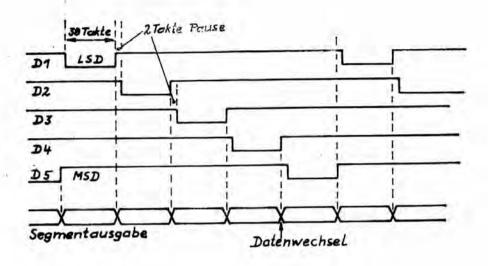


Bild 7: Taktdiagramm der Multiplexierung

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	Ucc	0 V	7 V
Eingangsspannung KO, TR, OSZ *)	UIH	O A	5,5 V
L-Ausgangsstrom Segmente Digit A, B, 20 k	I _{ot}	O mA O mA O mA	120 mA 40 mA 20 mA
H-Ausgangsspannung Segmente	u _{он}	o v.	U _{CC} .
Gesamtverlustleistung bei $T_a = 30^{\circ} \text{ C}$, bei $T_a \ge 30^{\circ} \text{ C}$	Ptot	-	1100 mW 1376-9,2 . T _a /°C

^{*)} Zur Auslösung der Testfunktionen ist an den Eingängen KO und TR <u>kurzzeitig</u> das Anlegen von U $_{\rm I}$ \le 9 V zulässig.

Tabelle 9: Grenzwerte des C 502 D

Kenngröße	Kurz-	Kleinstwert nach TGL	C 502 D	Größtwert nach IGL	Einstellwerte'
Stromaufnahme	Fog.	t .	46 шА	110 mA:	$u_{cc} = 5,25 \text{ V}, \ u_{15/16} = 8 \text{ V}, \ u_{17} = 0,4 \text{ V}$
L-Ausgangsspannung SA bis SG	Ton	ı	0,16 V	0,5 V	$U_{GG} = 4,75 \text{ V, } I_{OL} = 100 \text{ mA}$
А, В			V 90,0	V 4 0	Ucc = 4,75 V, Iot = 2 mA
20 k		1	0,12 V	7	$U_{GG} = 4,75 \text{ V}, I_{OL} = 10 \text{ mA}$
H-Ausgangsspannung A,B, 20k, D1 bis D5	тоф	4,0 V	4,7 V	ngc	$U_{GG} = 4,75 \text{ V}, I_0 = 0 \text{ mA}$
L-Ausgangstrom D1 -D5	ToI	18 mA	29 mA	1	$u_{GC} = 4,75 \text{ V}, u_{OL} = 4 \text{ V}$
L-Eingangstrom KO, TR	III-	i	1 mA	1,6 mA	Ucc = 5,25 V, UIL = 0,4 V
H-Eingangstrom KO, TR	HI1-	•	0,54 mA	1 mA	$U_{GC} = 5,25 \text{ V, } U_{IH} = 2,4 \text{ V}$
Sperrstrom der Segmen- te S	HOI.	. 1	0,002 µA	250 µA	$v_{cc} = 4,75 \text{ V}, v_{OH} = 5,5 \text{ V}$
L-Eingangsstrom OSZ	-III	40 hA	90 µA 90 µA	170 µА 170 µА	$u_{CC} = 5 \text{ V}, u_{IL} = 0.4 \text{ V}$ $u_{CC} = 5 \text{ V}, u_{IL} = 0.5 \text{ V}$
H-Eingangsstrom OSZ	TIH T THEFT	40 ра	230 µA 125 µA	500 µA	$U_{CC} = 5 \text{ V}, \ U_{IH} = 2,4 \text{ V}$ $U_{CC} = 5 \text{ V}, \ U_{IH} = 1,7 \text{ V}$
Flußspannung der Ein- gangsdiode KO, TR, OSZ	T _{D-}		0,82 V	1,5 V	$U_{GG} = 4,75 \text{ V, I}_{I} = 12 \text{ mA}$
			Die Kennw	erte gelten	Die Kennwerte gelten bei T = 25° C - 5 K.

Tabelle 11: Kenngrößen G 502 D

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	UCC	4,75 V	5,25 V
H-Eingangsspannung	UIH	2 V	5,5 V
L-Eingangsspannung	ulr	0 7	0,8 V
Umgebungstemperatur	Ta	O° C	70° C

Tabelle 10: Betriebsbedingungen C 502 D

Kurzzeichen	typ. Wert
foszmax	930 kHz
fumax	11,5 Hz
\mathbf{t}_{R}	1,3 µs
B t _F	1,2 µs
t _{HTR}	2000 f _{0SZ}
	$f_{ ext{OSZmax}}$ $f_{ ext{umax}}$ $t_{ ext{R}}$ $t_{ ext{F}}$

Anmerkung: Die Messung der Informationswerte erfolgt bei $T_a = 25$ ° C.

Tabelle 12: Informationswerte des C 502 D

Das Wandlersystem realisiert eine automatische Vorzeichenerkennung und Ausgabe. Da kein gesonderter Polaritätsausgang zur Verfügung steht, wurde diese Information in das MSD kodiert. Die folgende Wahrheitstabelle gibt die Dekodierung der Segmentausgänge aller Digits und möglicher Meßwerte an.

			Se	gmen	taus	gange			
aktive Digits	Ausgabe		a	ъ	c	đ	е	f	8
	0		L	Ъ	T	L	L	L	H
	1	18	H	L	T	H	H	H	H
	2		L	L	H	T	L	H	L
	3		L	L	1	L	H	H	L
D 1 bis D 4	4		H	L	L	H	H	T	L
	5		T	H	L	L	H	L	L
0	6		L	H	L	T. X	L	L	T
	7		L	L	T	H	H	L	H
	8		T	T.	T	L	L	T.	T.
	9		T	L	T	T	H	t	T
	-0		L	Н	Н	L	Н	Н	L
D 5	-1		Ţ	L	T	T	H	H	T
	+0		н .	H	H	H	T	L	L
	+1		·H	L	T	H	T	L	T

4.3.4. C 504 D

.

Beim C 504 D erfolgt die Meßwertausgabe gemultiplext im BCD-Kode. Er weist gegenüber dem C 502 D eine Reihe zusätzlicher Steuerfunktionen auf, die ihn für den Einsatz in komfortablen A/D-Wandlern, Multimetern u. ä. besonders interessant machen. Diese zusätzlichen Ein- oder Ausgabefunktionen sind:

- Meßbereichsüberschreitung (OR)
- nicht ausgenutzter Meßbereich (UR) . .
- Auslösung von Einzelmessungen und Hold-Betrieb (ST)
- Statusausgang (EOC)
- Polaritätsausgang (P)
- Umschaltung zwischen 3 1/2- und 4 1/2-stelliger Betriebsart
- Blankeingang (BL) für Steuerung der Datenausgänge

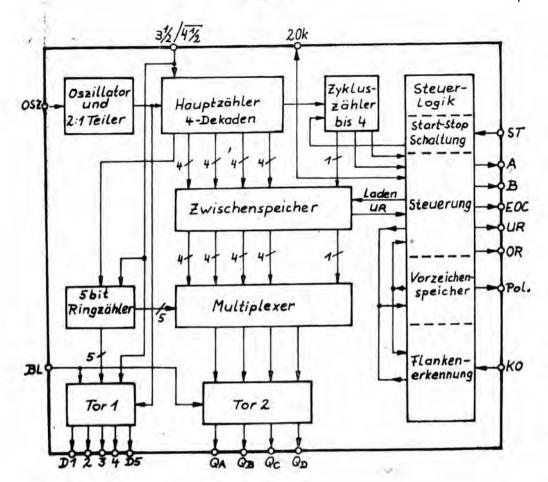


Bild 8: Blockschaltbild des C 504 D

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	UCC	OV	7 V
H-Ausgangsspannung	пон	OA	ncc
Eingangsspannung *)	UT	O V	5,5 V
L-Ausgangsstrom	IOL	-	10 mA
L-Ausgangsstrom P	I _{OL13}	-	20 mA

^{*)} zwecks Auslösung von Testfunktionen ist an den Eingängen ST und BL <u>kurzzeitig</u> das Anlegen von $U_{\bar{1}} \le 9$ V zulässig.

Tabelle 12 a: Grenzwerte des C 504 D

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	Ucc	4,75 V	5,25 V
H-Eingangsspannung	UIH	2 V	5,5 V
L-Bingangsspannung	ulr	o v	0,8 V
Betriebstemperatur- bereich	Ta	0° C	70° C

Tabelle 13: Betriebsbedingungen des C 504 D

gemessen bei T_a = 25° C

Kenngröße	Kurzzeichen	typ. Wert	
max, Oszillator-	foszmax	1,1 MHz	
max. Umsetzrate (4 1/	2) f _{umax}	13,8 s ⁻¹	
Signalanstiegszeit an A- und B-Ausgang	t _R	1,3 µs	
Signalabfallzeit (A,	B) t _F	1,2 µs	
min. L-Impulszeit an zur Auslösung einer Einzelmessung	st ^t lst	2 µs	
			Annual Section

Anmerkung: Die Informationswerte wurden an einer kleinen Stückzahl im Labor ermittelt, sind also nicht in jedem Fall repräsentativ.

Tabelle 14: Informationswerte C 504 D

Tabelle 15: Haupt- und Nebengrößen C 504 D

Kenngröße	Kurz- zeichen	Maßein- heit	Kleinst- wert nach TGL	C 504 D	Größt- wert nach TGL	Einstellbedingungen
Stromaufnahme	Icc	mA	ŕ	35	55	$\dot{u}_{CC} = 5,25 \text{ V}, \ u_{BL} = 8 \text{ V}$
L-Ausgangsspannung	Uot. Uot.13	> >	i t	0,08	4,0	$U_{CC} = 4,75 \text{ V}, I_{OL} = 6,4 \text{ mA}$ $U_{CC} = 4,75 \text{ V}, I_{OL} = 18 \text{ mA}$
H-Ausgangsspannung	UOH	Λ	2,4	3,4	ì	$U_{CC} = 4,75 \cdot V, I_{OH} = 0,16 \text{ mA}$
L-Eingangsstrom (KO,ST,BL) -ILL	-III	hy	1	10	400	$U_{CC} = 5.25 \text{ V}, U_{IL} = 0.8 \text{ V}$
H-Eingangsstrom (3 1/2,	TH	μA	1	0,01	04	$v_{cc} = 5.25 \text{ V}, v_{IH}^{=} 2 \text{ V}$
i legi	-IIC	h h	40	100	170	$U_{GC} = 5 \text{ V}, U_{I} = 0,4 \text{ V}$ $U_{GC} = 5 \text{ V}, U_{I} = 0,5 \text{ V}$
H-Eingangsstrom OSZ	IHI	h4 h4	40	110	170	$U_{CG} = 5 \text{ V}, U_{I} = 2,4 \text{ V}$ $U_{CG} = 5 \text{ V}, U_{I} = 1,7 \text{ V}$
Flußspannung der Ein- gangsdiode	h H	۸			1,5	U _{GC} = 4,75 V, I _I =12 mA
Anmerkung: Die als typ. an gemessen, sind	gegebenen also nich	Werte für t.in jeder	p. angegebenen Werte für den C 504 D wurden sind also nicht, in jedem Fall repräsentativ.	D wurden äsentativ.	an einer kle	typ. angegebenen Werte für den C 504 D wurden an einer kleinen Serie im Labor Sind also nicht in jedem Fall repräsentativ.

A. 9.5. Applikationshinweise für der Eysten Analogteile C 500/501 D

- Die Betriebsspannungszuführung für den C 500 D/C 501 D ist mit 100 μF und 47 nF gegen die Analogmasse nahe am Schaltkreis abzublocken. Die Referenzspannungserzeugung ist separat abzublocken.
- Die Zusammenführung von Analog- und Digitalmasse sollte erst am Netzteil (max. am Platineneingang) erfolgen. Es ist darauf zu achten, daß über die Analogmasse keine Ströme des Digitalteils fließen und die Zuführung der Analogmasse nicht über den Low-Eingang der Meßspannung erfolgt:
 - Als Integrationskondensator sollte für 4 1/2-stellige Betriebsart ein Polypropylenkondensator (KP) und als Nullpunkt- und Referenzkondensator ein verlustarmer Folienkondensator verwendet werden.
- Für hohe Systemgenauigkeit sollten die drei Kondensatoren 0,47 µF \leq C $_{\rm X}$, C $_{\rm R}$, C $_{\rm Z}$ \leq 1 µF gewählt werden.
- Bei Meßsystemen mit 4 1/2-stelliger Genauigkeit sollte die Betriebsspannung im Bereich von $U_{CC}=\pm 12~V~\dots~\pm~15~V~$ liegen.
- Bei der Dimensionierung der externen Komponenten sind Uimax; UREF; UCM; fc, RX/CX, CZ, CR optimal an das Meßproblem anzupassen.
- Unter Beachtung von $U_{\rm CM\ max}$ sollte die Aussteuerung am Int.- OPV so dimensioniert sein, daß mindestens 3 ... 4 V Reserve gegen die minimale Betriebsspannung unter allen Bedingungen bleiben (\pm $U_{\rm CC}$ = 12 V, $U_{\rm CXmax}$ = \pm 8 V bei $U_{\rm CM}$ = 0 V).
- Die Rampenfunktion an C_X sollte so groß wie möglich sein, unter Beachtung von $R_{X\min}$, C_X und f_c , ohne in die Begrenzung zu kommen (Stabilität der Anzeige).
- Für 4 1/2-stelligen Betrieb ist eine externe, speziell kurzzeitstabile jitterfreie Taktversorgung z. B. mit B 555 D und
 eine externe Referenzspannung erforderlich. Der Teilerfußpunkt
 der Referenz muß nahe am Schaltkreis auf Analogmasse liegen.
 Der Innenwiderstand der Referenzspannung sollte ≤ 5 k0hm sein.

- Für 3 1/2-stellige Systeme kann der interne Oszillator des C 502 D/C 504 D und auch die Referenzspannung des C 500 D/C 501 D verwendet werden, wenn der Umgebungstemperaturbereich das zuläßt.

 Für 4 1/2-stelligen Betrieb und größere Umgebungstemperatur-
 - Für 4 1/2-stelligen Betrieb und größere Umgebungstemperaturschwankungen ist die gesamte Referenzspannungserzeugung in einem Kleinthermostaten unterzubringen.
- Die Taktfrequenz ist so zu wählen, daß eine maximale 50 Hz-Brummspannungsunterdrückung erzielt wird. Integrationszeit t_1 = n · 20 ms, mit f_c = 200 kHz ergibt sich t_1 = 100 ms. Die Oszillatorfrequenz sollte in jedem Fall abgleichbar sein.
- Zur Störspannnungsunterdrückung und zur Reduzierung des dynamischen Quellenwiderstandes kann in den High-Eingang (pin 1) ein RC-Glied (51 kOhm/47 nF) eingefügt werden.
- Wird ohne Gleichtaktspannung gearbeitet, sind pin 2 und 5 (Eingang "Low" und Analogmasse) zu verbinden.
- Bei der Umschaltung 4 1/2- auf 3 1/2-stellige Betriebsart erhöht sich die Umsetzrate um den Faktor 10. Dann ist mindestens der Nullpunkt- und zum stabilen Betrieb auch der Integrationskondensator von 1 µF auf 0,1 ... 0,22 µF zu verkleinern, da ansonsten die Aussteuerung am Int.-OPV zu klein und die Nullpunktablage zu groß werden.
- Bei der Layoutgestaltung sind die digitalen Steuerleitungen
 (A, B, KO) zwischen Analog- und Digitalteil so zu legen, daß
 durch die Schaltflanken keine Störgrößen auf die Analogkom ponenten eingekoppelt werden.
- Die Zuleitungen zu den Analogkomponenten $(R_\chi/C_\chi, C_R)$ sind durch ringförmige Masseleitbahnen abzuschirmen.

Digitalbaustein C 502 D

- Die Betriebsspannung des C 502 D ist unmittelbar am Schaltkreis mit 220 µF und 47 nF gegen Digitalmasse abzublocken.

- Bei der Layoutgestaltung ist darauf zu achten, daß die gemultiplexten Anzeigeströme nicht auf den Analogteil des Umsetzers rückwirken. Die Leitbahnen sind entsprechend niederchmig auszuführen.
- Für Wandler mit 3 1/2-stelliger Auflösung reicht der interne Oszillator mit externer C- bzw. RC-Beschaltung (C_{ext}= 220 pF, f_e≈ 200 kHz) hinsichtlich der Stabilität aus.
- Für 4 1/2-stellige Genauigkeit ist ein externer Oszillator mit hoher Kurzzeitstabilität mit geringem Frequenzjitter zu verwenden (Stabilität der Anzeige).
- Bei der Bemessung der Vorwiderstände für die Sgementströme ist zu berücksichtigen, daß die Anzeigen im Verhältnis 1:5 gemultiplext sind, so daß die Segmentströme je nach Helligkeitsforderung zwischen 30 ... 80 mA gewählt werden sollten.
- Die externen pnp-Digittreibertransistoren sollten Basisvorwiderstände von 200 ... 400 Ohm erhalten, da ansonsten Basisströme von 40 mA fließen würden.
- Für die Auslösung der Testfunktion und des Lampentestes ist Uimax 6 9 V an KO und TR nur kurzzeitig zulässig.

Digitalbaustein C 504 D

- Die Betriebsspannung des C 504 D ist nahe am Schaltkreis mit 100 µF und 47 nF gegen die Digitalmasse abzublocken.
- Bei der Masseführung ist darauf zu achten, daß die Ströme des Digitalteils nicht über die Analogmasse fließen. Die Zusammenführung beider Massen sollte am Netzteil oder maximal am Platineneingang erfolgen.
- Die Komparatorleitung ist mit einem Pull-up-Widerstand von 2 ... 10 kOhm gegen $\rm U_{CC}$ = + 5 V zu versehen.
- Die Steuer- und Signalleitungen des C 504 D sollten nicht in der Nähe der Analogkomponenten des C 500 D/C 501 D insbesondere in der Nähe der Kondensatoren vorbeigeführt werden, um Einkopplungen zu vermeiden.

- Für 4 1/2-stellige Anwendungen ist ein externer möglichst in der Frequenz abgleichbarer Oszillator mit hoher Kurzzeitsta-bilität zu verwenden. Für 3 1/2-stellige Anwendungen kann der interne Oszillator mit externer 0- bzw. RC-Beschaltung verwendet werden.
- Für eine hohe Brummspannungsunterdrückung ist die Integrationszeit t_1 = $n \cdot 20$ ms zu wählen (t_1 = 100 ms, n = 5, f_c = 0,2 MHz) t_c = 20 000/ t_1 .
- Als Dekoder können der D 346/348 D verwendet werden, wobei darauf zu achten ist, daß durch die Helligkeitseinstellung der Anzeigeströme am pin 3 die maximale zulässige Verlustleistung für den gesamten Dekoder und für jeden einzelnen Ausgang nicht überschritten wird.
- Für den ordnungsgemäßen Betrieb der Anzeige mußt der Digitausgang D 5 (MSD) mit dem RBI-Eingang des Dekoders zur Unterdrückung der Null im MSD bei U_i < 10 000 verbunden werden.
- Zur Begrenzung der Basisströme der Digittreibertransistoren sind in die Basisleitungen ≥ 390 Ohm-Widerstände einzufügen.
- Für die optische Signalisierung von Meßbereichsüber- bzw.
 unterschreitung sind die OR- bzw. UR-Ausgänge mit dem BlankEingang (BL) zu verbinden (Blinken der Anzeige im zyklischen
 Betrieb).
- Bei dem Übergang vom UR-Zustand in den "normalen" Meßbereich (U₁ < 1000 (100) → 1000 (100) ≤ U₁ < 20 000 (2000)) liefert der UR-Ausgang mit der nachfolgenden H/L-Flanke des EOC-Sig-nals einen kurzen zusätzlichen Impuls, dessen maximale Dauer einer Takt-Impulsbreite entspricht. Dieser Impuls ist bei der Nutzung des UR-Ausgangs zu automatischen Meßbereichswahlz. B. mit einem DL 132 D zu unterdrücken.
- Die Nutzung der Funktionen Lampentest und Testmode an den Eingängen ST und BL mit U_{imax} ≤ 9 V ist nur kurzzeitig zulässig.

- Alle Digitalausgänge bestehen aus einem npn-Transistor mit einem typischen Kollektorwiderstand von etwa 7 ... 8 kOhm gegen U_{CC}, so daß eine Parallelschaltung mehrerer Ausgänge unter Beachtung der zulässigen Grenzen und Meßbedingungen möglich ist.
- Die Meßwertübernahme der BCD-Information kann unverzögert mit der H/L-Flanke der Digitimpulse erfolgen, da die entsprechenden BCD-Daten 2 Taktimpulse vorher an die Ausgänge gelegt werden.
- Mit dem Blank-Eingang können die Digit- und BCD-Ausgänge gesperrt werden. Damit können mehrere C 504 D ausgangsseitig parallelgeschaltet werden. Die Wandlerauswahl erfolgt mit BL = H.
- Bei der Umschaltung von 4 1/2- auf 3 1/2-stelligen Betrieb erhöht sich die Umsetzrate um den Faktor 10, so daß die Analogkomponenten des C 500 D/C 501 D für einen stabilen Betrieb zu ändern sind. Nullpunkt- und Integrationskondensator sind von 1 µF auf 0,1 ... 0,22 µF zu verkleinern.

4.3.6. Einsatzschaltung

Bild 8 a zeigt die komplette Beschaltung des C 500 D/C 501 D mit externer Referenzspannungserzeugung (B 589 Nq) für 4 1/2-stellige Genauigkeit. Bei $U_{\rm ref}=1,0$ V ergibt sich $V_{\rm imax}=\pm2,000$ V mit 100 μV Auflösung.

Der Endwertabgleich des Systems mit dem 200 Ohm-Regler (mit Spindelantrieb) erfolgt üblicherweise bei + 1,8 V ... + 1,9 V. Mit der angegebenen Taktfrequenz von 200 kHz ergeben sich 2,5 Messungen/sec.. Eine Verringerung auf 100 kHz führt u. U. zu einem verbesserten Nullpunktabgleich. Dann ist $\rm R_{\chi}$ auf 81 kOhm zu vergrößern. Pin 2 und 5 sind zu verbinden, wenn Messungen ohne Gleichtaktspannungen auftreten. Das Temperaturverhalten der Schaltung wird durch die Referenzspannungserzeugung (B 589 Ng und die Teilerwiderstände) und durch den Temperaturkoeffizienten der Integrator- und Referenzkapazität bestimmt.

Verlustbehaftete Kondensatoren können die Ursache für Umpolfehler sein.

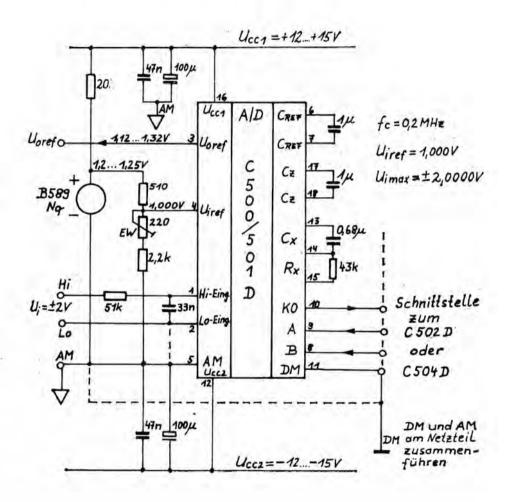


Bild 8 a: Beschaltung des C 500 D für 4 1/2-stelligen Betrieb

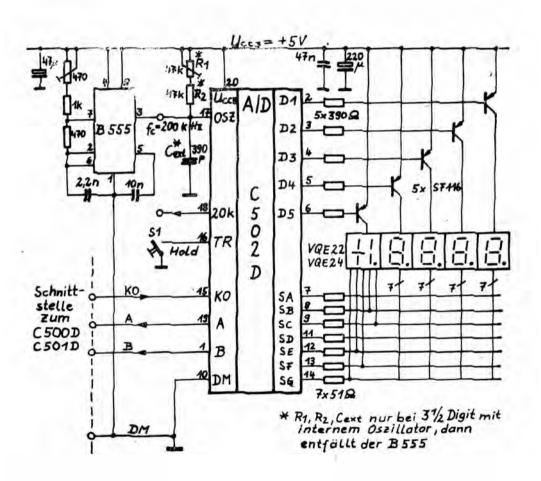


Bild 9: 4 1/2-stelliges Anzeigesystem mit C 502 D

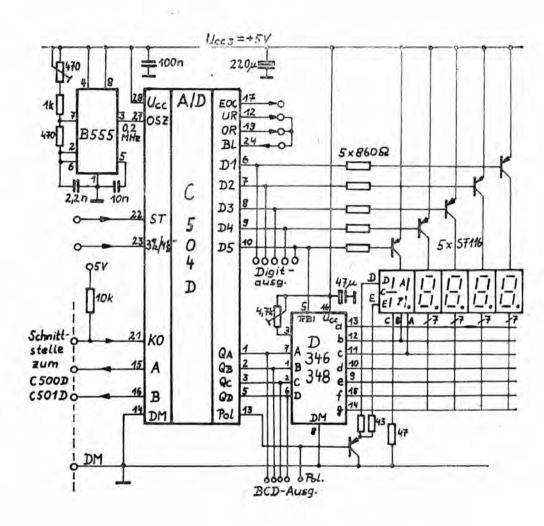


Bild 10: C 504 D mit 4 1/2-stelliger Anzeige und Datenausgängen

Angeigesystem mit C 502 D:

Line entsprechende Schaltung zeigt Bild ©. Für die abgleich→ bare Taktversorgung sind beide Möglichkeiten dargestellt:

- 1. externer Generator mit B 555 D
- interner Generator mit externer RC-Beschaltung (R₁, R₂, C_{ext})

Bei 4 1/2-stelligem Betrieb empfiehlt sich ein externer Generator, der mit dem 470 Ohm-Regler auf die Taktfrequenz von 200 kHz abgleichbar ist. Bei 3 1/2-stelligem Betrieb reicht die Kombination R₁ = R₂ = 47 kOhm, C_{ext} = 390 pF für die Taktversorgung aus. Mit S 1 kann der Wandler in den Halt-Zustand begracht werden. In der Anzeige bleibt der letzte Meßwert stehen. Die Beschaltung des MSD zeigt ebenfalls Bild 9.

Die Digittreibertransistoren (5 x SF 116 ... SF 119) müssen bei $I_B \approx 8$... 10 mA ein B > 46 aufweisen.

Meßwertanzeige und -ausgabe mit dem C 504 D:

Die Taktversorgung erfolgt wie beim C 502 D. Im Gegensatz zum C 502 D ist die Komparatorleitung mit 10 ... 20 kOhm gegen U_{CC3} zu beschalten. Aufgrund der geringeren Belastbarkeit der Digitausgänge ist bei gleichzeitigem Anschluß einer TTL-Last der Basisstrom für die Treibertransistoren auf ≤ 4,8 mA zu begrenzen (R_V ≥ 860 Ohm). Damit muß das B der SF 116 ... SF 119 B > 80 sein. Der Ausgang 13 (P) kann im Multiplexbetrieb das Vorzeichen der Anzeige nicht direkt treiben. Die Schaltung (Bild 10) ist so ausgelegt, daß beide Vorzeichen angesteuert werden. Soll nur das negative Vorzeichen verwendet werden, ist das Segment C (-) über einen npn-Transistor von P aus gegen Masse zu schalten. Der Polaritätsausgang wird von der Blank-Funktion nicht beeinflußt.

Die Verbindung von D 5 mit pin 5 (RBI) des Dekoders unterdrückt im MSD die Anzeige von 1 bei $/U_4/<10$ 000 (1000).

Mit dem 4,7 kOhm-Regler kann die Helligkeit der Anzeige eingestellt werden. Dabei sind die Verlustleistungsgrenzen des Dekoders zu berücksichtigen. Gegebenenfalls sind Segmentwiderstände zur Verlustleistungsreduzierung einzufügen $(R_V \approx 10 \dots 20 \text{ Ohm})$.

Mit den Steuereingängen ST und 3 1/2-/4 1/2-stellige Betriebsart kann das ADU-System in die verschiedensten Betriebszustände
gesteuert werden. Die Verbindung von OR und UR mit BL erzeugt
ein Blinken der Anzeige (Dunkeltastung während der Auto-ZeroPhase) im Rhythmus der Umsetzungen bei Meßwertüberschreitungen
und nicht ausgenutztem Meßbereich. Dabei werden dann gleichzeitig die Digit- und Datenausgänge auf H geschaltet.

Die H/L-Flanke des EOC-Signals kann zur Synchronisation der Datenübernahme des aktuellen Meßwertes verwendet werden.

Betriebsspannungsversorgung des C 500er Systems:

Bild 11 zeigt eine Schaltung zur Bereitstellung der drei erforderlichen Betriebsspannungen. Verwendet werden die Regler-IS B 3170 zur Gewinnung von + 5 V und + 12 ... + 15 V und B 3370 zur Erzeugung von - 12 V ... - 15 V. Gleichzeitig ist die optimale Massegestaltung für das System zu erkennen. Besonders wichtig ist die Abblockung der Betriebsspannungen gegen die Analog- bzw. Digitalmasse.

Die Temperaturmessung mit dem B 511 N zeigt Bild 12.

Die Daten des B 511 N sind in /7/8/ enthalten. Das Bauelement

ließert einen der absoluten Temperatur proportionalen Strom

mit einer Kennliniensteilheit von etwa 1 μΑ/Κ. An 1 kOhm

ergibt es ≈ 1 mV/K, die direkt vom High-Eingang erfaßt werden.

Als Referenzspannung wird wieder + 1.00 V verwendet.

Der Offsetwert, um den der Low-Eingang gegenüber Analogmasse angehoben werden muß, beträgt je nach B 511 N 250 ... 300 mV. Diese Spannung wird durch den Teiler mit Nullpunktregler erzeugt.

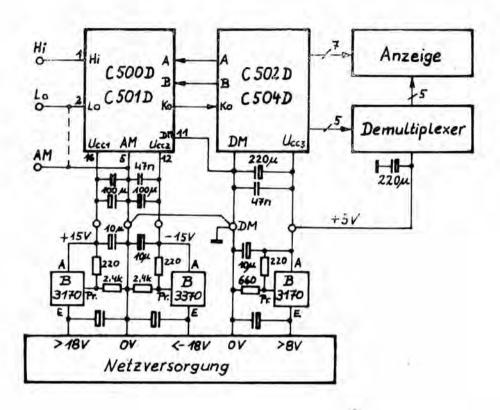


Bild 11: Betriebsspannungsversorgung des C 500er-Systems

Die Auflösung zusammen mit dem C 500 D/C 501 D beträgt 1° C bzw. 0,1° C im 4 1/2-stelligen Betrieb. In Sonderfällen kann durch Herabsetzung der Referenzspannung auf z. B. + 0,2 V und Vergrößerung von RA auf 2 k0hm auch eine Auflösung von 0,01° C erreicht werden, wenn z. B. eine Festtemperatur sehr genau gemessen werden soll. Dann ist aber der Abgleichvorgang problematisch (Erzeugung einer Referenztemperatur).

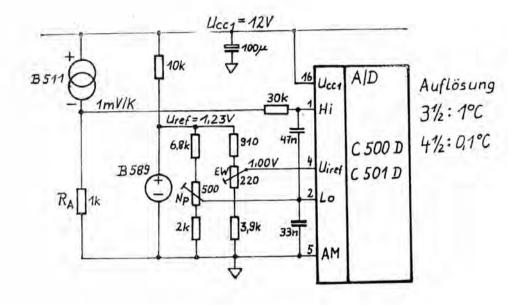


Bild 12: Temperaturerfassung mit B 511 N

Ratiometrische Widerstandsmessung:

Mit der ratiometrischen Widerstandsmessung nach Bild 13 steht ein einfaches und sehr genaues Meßverfahren für Widerstände zur Verfügung. Die Genauigkeit wird vorrangig durch den Referenzwiderstand bestimmt. Der Wandler verarbeitet stets das Verhältnis von

$$(U(1) - U(2))/U_{ref}$$

Damit ergibt sich für die R-Messung theoretisch:

Anzeige =
$$\frac{R_{\chi}}{R_{ref}}$$
 . 10 000

Auch bei sich ändernder Spannung am Anschluß 1 bleibt das Widerstandsverhältnis und damit das Spannungsverhältnis konstant, so daß keine Referenzspannung erforderlich ist. Die Spannung am Anschluß 4 (Uiref) sollte für genaue Messungen nicht unter 0,5 V und die Oberspannung im Bereich von 1 ... 4 V liegen. Wegen der Belastung dieser Quelle mit max. 25 mA bei Rref = 100 Ohm, U0 = 2,5 V und Rx = 0 Ohm wurde für die Versopgung. ein B 3170 gewählt. Für hochohmige Widerstände benötigt der Wandler eine ganze Reihe von Umsetzungen, um den genauen Rx-Wert zu ermitteln, da die Referenzkapazität von 1 µF über große Widerstände auf- oder umgeladen werden muß.

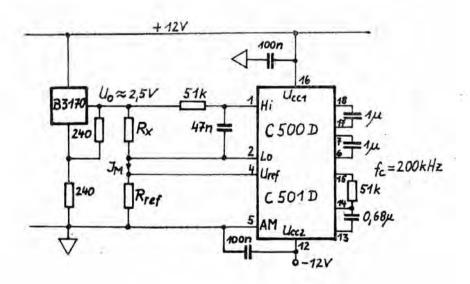


Bild 13: Widerstandsmessung mit ratiometrischem Verfahren

4.4. C 7136 D

4.4.1. Aufbau und Funktionsweise

Der C 7136 D vereinigt als monolithischer Baustein alle Schaltungsteile eines 3 1/2-Digit-Analog/Digital-Konverters nach dem Zwei-Flanken-Integrationsverfahren. Er enthält dazu drei Operationsverstärker, einen Komparator, ein Analogschalternetzwerk, eine Referenzspannungsquelle sowie den kompletten Digitalteil einschließlich Taktgenerator.

Das bekannte Zwei-Flanken-Integrationsverfahren enthält zusätzlich eine Phase zur automatischen Nullpunktkorrektur (Auto-Zero) und eine Phase zum Abbau von Fehlladungen (Zero-Integrate), um nach dem Einschalten und nach Umsetzungen mit Ergebnisüberlauf schnell zu gültigen Meßergebnissen zu gelangen.

Alle Umschaltungen der Analogeingänge und der Referenzspannung werden chipintern vorgenommen. Während der Auto-Zero-Phase werden die Meßeingänge IN HI und IN LO nach außen aufgetrennt und intern mit der Analogmasse (COMMON, Anschluß 32) verbunden. Der Komparatorausgang ist auf den Eingang des Buffer-OPV geschaltet, wodurch ein Offsetabgleich des Signalweges erreicht wird. indem der Auto-Zero-Kondensator auf die Kompensationsspannung aufgeladen wird. Der Offsetabgleich wird praktisch durch das Eigenrauschen des Systems begrenzt und liefert einen Restoffset im uV-Bereich. Die Größe des Auto-Zero-Kondensators bestimmt dieses Systemrauschen wesentlich mit, weshalb bei höherer Auflösung (kleineren Quantisierungsstufen) höhere Werte des Auto-Zero-Kondensators günstig sind. Während der Auto-Zero-Phase ist der Referenzkondensator an die Referenzspannungseingänge geschaltet und auf die Referenzspannung aufgeladen, um sie für die spätere Reintegrationsphase zu speichern. Die nun folgende Integrationsphase dient der Aufladung des Integrationskondensators auf einen der Meßspannung proportionalen Spannungswert. Dazu werden intern die Eingänge IN HI und IN LO angeschlossen. Am Ende der Integrationsphase wird das Vorzeichen ermittelt. Die Integrationsphase ist 1000 Zähltakte lang (Zähltakt = Oszillatortakt/4).

Während der Integrationsphase ist der Referenzkondensator vom Meßsystem abgetrennt.

In der Deintegrationsphase (auch Abintegration oder Referenzintegration genannt) wird die Ladung auf dem Integrationskondensator mit konstanter Geschwindigkeit abgebaut. Der Referenzkondensator mit der gespeicherten Referenzspannung wird dafür
polaritätsrichtig angeschaltet. Die Anzahl der Zählimpulse bis
zum Nulldurchgang des Integratorausganges wird ermittelt und
ist das digitalisierte Meßergebnis der Eingangsspannung.

An die Deintegrationsphase schließt sich die Zero-IntegratePhase an. Sie dient dem Abbau der auf dem Integrationskondensator vorhandenen Restspannung. Ihre Länge hängt vom Meßergebnis ab und kann von etwa 10 Zählimpulsen (bei Meßergebnissen
nahe Null) bis über 600 Zählimpulse (bei Überlauf über 2090
Zählimpulse) dauern. In der Zero-Integrate-Phase wird der Komparatorausgang auf den Ausgang des Buffer-OPV zurückgeführt.
Der Buffer-OPV wird während dieser Zeit deaktiviert. Mit der
Zero-Integrate-Phase werden die Voraussetzungen für einen einwandfreien Offsetabgleich in der Auto-Zero-Phase geschaffen.

Bereits in der Zero-Integrate-Phase ist der Referenzkondensator zur Übernahme der Referenzspannung an die Referenzspannungseingänge geschaltet.

Ist am Ende der Zero-Integrate-Phase die maximale Anzahl von 2000 Zählimpulsen für gültige Meßergebnisse noch nicht erreicht, so geht das System in eine nach vorn verlängerte Auto-Zero-Phase über. Die Auto-Zero-Phase kann demzufolge fast 2990 Zähltakte (für Meßergebnisse nahe Null) bis knapp 300 Zähltakte (bei Überlauf größer 2090) lang sein.

Die prinzipiellen Blockschaltbilder des Analog- und des Digitalteils zeigen die Bilder 17, 18.

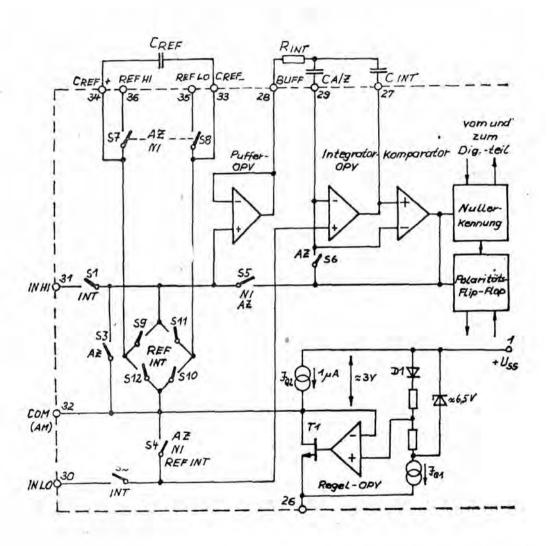


Bild 17: Analogteil des C 7135 D

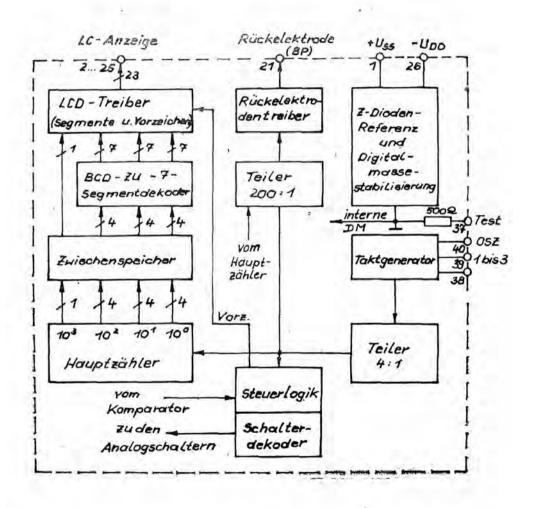


Bild 18: Digitalteil des C 7136 D

4.4.2. Kennwerte

	min.	max.	
Betriebsspannung U_{SS} (gegen U_{DD})	0	+15	Y
Analogeingangsspannungen	UDD	USS	V
Eingangsspannung bei exter- ner Taktung an OSC 1	UTEST	USS	A

Der Eingangsspannungsbereich darf an IN HI und IN LO bei Begrenzung des Eingangsstromes auf 5 100 µA überschritten werden.

Tabelle 16: Grenzwerte

		min.	typ.	max.	
Betriebsspannung	USS	7,2	9	12	٧
Bufferausgangsstrom	TOBUFF	-1	4	1	μA
Umgebungstemperatur	Ta	0	25	70	°C
Taktfrequenz	fosz	-	50	64	kHz
Referenzspannung	UREF	0,1	1		V,

Tabelle 17: Betriebsbedingungen

Die Kennwerte nach Tabelle 18 gelten falls nicht anders angegeben bei T_a = 25 °C - 5 K, U_{DD} = 9 V, U_{REF} = 1 V \pm 10 mV, f_{OSZ} = 50 kHz, Toleranz der Einstellwerte \pm 5 %.

Kenngröße	Einheit	Kleinst- wert	Nominal- wert	Größt- wert	Bedingungen
Stromaufnahme ISS (ohne Anzeige)	μА		48	200	9 V, 50 kHz
$\begin{array}{c} {\tt Linearit \"{a}ts fehler} \\ {\tt E}_{\tt L} \end{array}$	Digit	-1	0,2	+1	
Segementausgangs- spannung UOSG	V	4	4,7	6	$I_0 = 1 \mu A$
Backplaneausgangs- spannung U _{OBP}	~ γ	4	4,7	6	$I_0 = 1 \mu A$

Tabelle 18: Hauptkenngrößen

Kenngröße	Einheit	Kleinst- wert	Nominal- wert	Größ wert	t Bedingungen
Umpolfehler E _{RO}	Digit	-1	0,64	+1	$U_{REF} = 100 \text{ mV}$ $U_{IN} = 190 \text{ mV}$
Verhältnismeß- fehler R _R	Display	999	1000	1001	U _{REF} = U _{IN} = 100 mV
Commonspannung UCOM	v	2,6	3,05	3,4	I _{COM} = 10 µA
Nullmessung R_Z	Display	-0	<u>+0</u>	+0	U _{IN} ≤ ± 20 μV

Tabelle 19: Nebenkenngrößen

4.4.3. Applikationshinweise

- 1. Die C 7136 D sind CMOS-Bauelemente, so daß die entsprechenden Behandlungs- und Einbauvorschriften anzuwenden sind.
- Die Betriebsspannungsabblockung sollte mit gräßer 100 nF zwischen U_{SS} und U_{nn} nahe am Schaltkreis erfolgen.
- 3. Bei der Versorgung der IS aus einer Betriebsspanung (z. B. Batteriebetrieb) wird die Lage der Analogmasse (Pin 32) vom Schaltkreis intern festgelegt. Die unsymmetrische Lage zu USS und UDD ist bei der Dimensionierung des Integrators zu berücksichtigen UCOMMON ≈ USS 3 V.
- 4. Bei einer Versorgung des A/D-Wandlers mit ± 5 V wird der Anschluß 32 mit der Netzteilmasse verbunden. Dabei wird die interne Analogmassestabilisierung durch die externe Netzteil→ masse überschrieben.
 - 5. Werden beim Betrieb des C 7136 D aus einer Versorgungsspannung externe analoge Baugruppen mit angeschlossen z. B. zur
 Referenzspannungserzeugung, kann der Anschluß 32 Ströme von
 USS bis etwa 200 μA aufnehmen, ohne daß der Pegel der Analogmasse wesentlich angehoben wird (Δ U_{COMMON} ≈ 20 mV/mA).
 - 6. Wird aus dem Anschluß 32 ein Strom gegen UDD von größer 1 μA gezogen, wird die Analogmasse abgesenkt. D. h. die interne Analogmassestabilisierung; wird durch die externe Masse ohne Erhöhung der Stromaufnahme überschrieben, wie z. B. beim Betrieb mit ± 5 V.
 - 7. Die interne Referenzspannungserzeugung mit einer Z-Diode wird bei Betriebsspannungen von größer 7 V aktiviert. Bei kleineren Versorgungsspannungen oder dem Einsatz bei größeren Umgebungstemperaturschwankungen muß eine externe Referenzspannungsquelle, z. B. B 589 N, verwendet werden.
 - 8. Der angezeigte Meßwert ergibt sich zu

Anzeige =
$$\frac{U_{IN}}{U_{IREF}}$$
 . 1000

9. Bei entsprechender Dimensionierung der analogen Komponenten und der Taktfrequenz kann die Referenzspannung im Bereich

variiert werden. Damit sind Systemempfindlichkeiten von

realisierbar.

10. Um eine maximale 50 Hz-Brummspannungsunterdrückung zu erzielen, ist die Integrationszeit auf

$$t_{IRT} = n \cdot 20 \text{ ms}$$

$$t_{IRT} = \frac{4000}{208Z}$$

festzulegen.

n	3	4:	5	6	7	_
fOSZ/kHz	66,6	50	40	33,3	28,6	
Umsetzrate/s ⁻¹	4,1	3,125	2,5	2,1	1,8	

11. Die Umsetzrate fc des Systems ergibt sich zu

$$fc(s^{-1}) = \frac{f_{OSZ}}{16000}$$

da für eine Meßwertumsetzung 16000 Eingangstakte erforderTich sind.

Die Dauer der Referenzintegrationsphase beträgt 0 ... 8000 Eingangstakte. Die Auto-Zero-Phase ist abhängig von der Dauer der Referenzintegrationsphase.

12. Taktversorgung

Sie kann auf drei Arten erfolgen:

- 1. mit externem Taktgenerator, der das Signal am Anschluß 40 einspeist und gegen den Anschluß 37 (Test) arbeitet. Der Anschluß 37 entspricht der internen Digitalmasse.
- 2. mit einem 32 kHz-Uhrenquarz zwischen den Anschlüssen 38 und 40 und einem Widerstand von etwa 300 kOhm.

RC-Beschaltung:
 Die Taktfrequenz ergibt sich

$$f_{OSZ}(kHz) \approx \frac{0.35}{R.C}$$

Mit R = 150 k0hm und C = 47 pF wird $f_{OSZ} \approx 50$ kHz. Mit der RC-Beschaltung ist das Bauelement voll funktions-fähig.

- Bei Messungen ohne Gleichtaktspannungen sind die Anschlüsse
 und 32 zu verbinden.
- 14. Die Referenzspannungseingänge REF HI und REF LO sind wie die Meßeingänge echte Differenzeingänge. Wird eine Referenzspannung ohne Gleichtaktspannung verwendet, sind die Anschlüsse 32 und 35 zu verbinden.
- 15. Die Referenzspannungseingänge können als Meßeingänge zur Kehrwertbildung oder bei ratiometrischen Messungen verwendet werden.
- 16. Werden nur unipolare Eingangsspannungen an IN HI und IN LO verarbeitet, so kann eine gleichtaktfreie Referenzspannung polaritätsrichtig direkt an die Anschlüsse des Referenzkondensators (33 und 34) angeschlossen werden.
- 17. Für den Referenzkondensator und speziell für den Integrationskondensator sind verlustarme Folienkondensatoren (KP, MKPI, MKT, Polystyrol-C's) einzusetzen.
- 18. Die Aussteuerung des Integrators ($U_{\rm INT}$) einschließlich der Gleichtaktspannung sollte so ausgelegt werden, daß sie maximal bis $U_{\rm SS}$ -0,5 V bzw. $U_{\rm DD}$ +0,5 V erfolgt. Als Dimensionierungsrichtlinien gelten:

$$R_{INT}$$
 (M0hm) $\approx U_{Imax}$ (V) bei $U_{CM} = 0$ V

$$c_{INT}$$
 (nF) $\approx \frac{5 \cdot 10^{-3}}{v_{INT}}$ (V) · c_{OSZ} (Hz)
wobei I_O (Puffer-OPV) ≤ 1 µA bleiben muß.

- 19. Die Analog- und Digitalmasse werden intern getrennt aus separaten Z-Dioden-Referenzen abgeleitet und liegen nicht auf einem gemeinsamen Potential. Sie dürfen nicht miteinander verbunden werden. Ein Zugriff auf die Digitalmasse besteht am Anschluß 37 (Test) mit einem Reihenwiderstand von etwa 350 ... 500 Ohm, der beim Anschluß externer Logik zu beachten ist.
- 20. Die Anzeigetreiber (Segment- und Rückelektrodenausgänge) sind Gegentaktausgänge. Die Ausgangspegel werden zwischen \mathbb{U}_{SS} und Digitalmasse geschaltet.
- 21. Die Taktfrequenz für die Ansteuerung der Segment- und des Rückelektrodenausganges beträgt $f_{\rm OSZ}/800$.
- 22. Für die Ansteuerung der Sonderzeichen und Dezimalpunkte der LC-Anzeige kann eine externe CMOS-Logik verwendet werden, deren Masseanschluß mit dem Testanschluß (37) zu verbinden ist. Die Betriebsspannungsversorgung erfolgt von USS. Die Stromaufnahme der externen CMOS-Logik sollte maximal 1 mA betragen.

23. Die Lampentestfunktion kann durch den Kurzschluß von U_{SS} und Test ausgelöst werden. Dann werden alle Segmente des Displays angesteuert. Dieser Zustand sollte nur sehr kurz erzwungen werden, da die Ansteuerung der FAR 09 A mit DC-Pegeln erfolgt, was laut Standard (maximaler Gleichspannungsanteil ≤ 0,5 V) nicht gestattet ist und auf Dauer zur Zerstörung der Anzeige führt. In diesem Zustand erhöht sich die Stromaufnahme des C 7136 D auf 6 ... 10 mA.

4.4.4. Einsatzschaltung

Bild 20 zeigt eine entsprechende Schaltung für den Batteriebetrieb mit $U_B=9$ V und unter Verwendung der internen Referenzspannung zwischen $U_{\rm SS}$ und Common (32). Die Dimensionierung ist für $/U_{\rm INmax}/=\pm0.2$ V mit $U_{\rm IREF}=+100.0$ mV ausgelegt. Mit $R_{\rm INT}=200$ kOhm beträgt der maximale Puffer-OPV-Ausgangsstrom, da $U_{\rm CM}=0$ V ist, 1.0 pA.

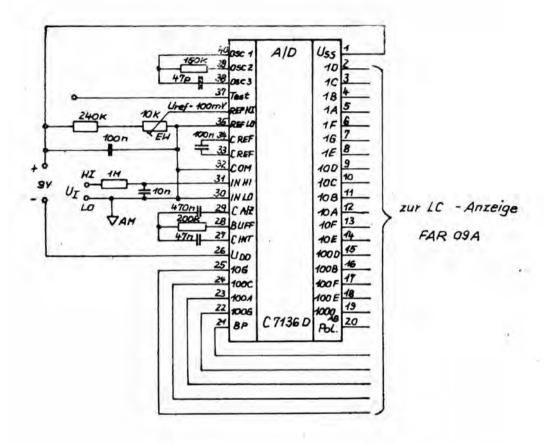


Bild 20: Versorgung des C 7136 D aus einer Batterie (9 V) und Nutzung der internen Referenz (V_{Imax} = ± 0,2 V)

Die unsymmetrische Analogmassestabilisierung legt das Potential von (32) auf etwa $U_{\rm SS}$ -3 V fest, so daß zwischen (32) und $U_{\rm DD}$ etwa 6 V zur Verfügung stehen. Daraus ergibt sich, daß die maximale Integratoraussteuerung \pm 2,5 V betragen darf. Sie liegt etwa bei \pm 2,0 V.

Est Entladung for Batterie bis etwa 7,0 ... 7,2 V wird die Stabilisierung aufrechterhalten. Es sinkt nur die Spannung zwischen der Analogmasse (32) und UDD (26). Wird die Batterie weiter entladen, arbeitet die Referenzspahnungsstabilisierung nicht mehr.

Als typischer TK ergibt sich für die Referenzspannung -150 ppm/K, der sich am Bereichsende um den Faktor 2 verstärkt als Endwert-drift niederschlägt. Daraus ergibt sich, daß die interne Referenz nur für geringere Ansprüche bei kleineren Umgebungstemperaturschwankungen für den Wandler eingesetzt werden sollte.

Aufgrund der extremen Hochohmigkeit der Meßeingänge ist es möglich, mit sehr großen Vorwiderständen das Eingangsfilter (1M0hm,
10 nF) aufzubauen. Dabei muß das RC-Einschwingverhalten dieses
Gliedes auf sprungartige Eingangssignaländerungen berücksichtigt
werden, wenn die erforderliche Meßgenauigkeit erreicht werden
soll.

Bei der Versorgung mit \pm 5 V wird die interne Analogmassestabilisierung durch die externe Netzteilmasse überschrieben und um etwa 2 V abgesenkt. Aus dem Anschluß 32 wird ein Strom von 1 µA herausgezogen.

Die Referenzspannungsbereitstellung erfolgt mit einer B 589 N und dem nachgeschalteten Teiler mit + 1,000 V. Damit ergibt sich der Eingangsspannungsbereich zu + 2 V und R_{INT} = 2 MOhm. Da in diesem Fall ohne Gleichtaktspannung gearbeitet wird (IN LO ist mit COM verbunden), kann der Integratorhub für eine stabilere Meßwertanzeige vergrößert werden. C_{INT} wird auf 33 nF verkleinert. Es wäre ebenfalls möglich, die Oszillatorfrequenz auf 33,3 kHz herabzusetzen. Damit ergäben sich 2,1 Messungen/sec. Das RC-Glied müßte dann auf 250 kOhm und 47 pF geändert werden.

Die hier dargestellte Form der gleichtaktfreien Referenzspannung muß nicht unbedingt verwendet werden, da diese Eingänge über ein ausgezeichnetes Gleichtaktverhalten verfügen.

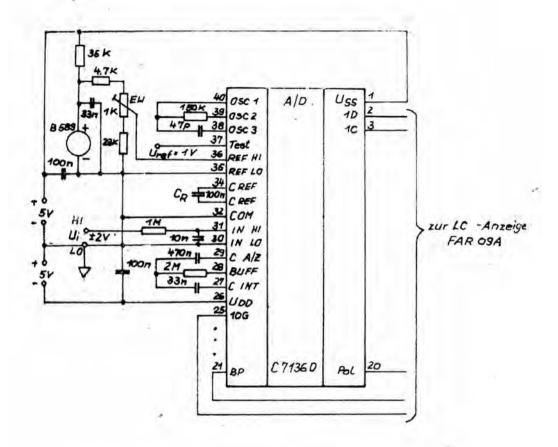


Bild 21: Versorgung des C 7136 D mit \pm 5 V und externer Referenzspannungserzeugung ($\overline{U}_{Imax} = \pm$ 2 V)

Im Bild 22 ist die Versorgung aus einer 4,5 V-Batterie dargestellt. Die Aufbereitung der Batteriespannung für den C 7136 D
erfolgt mit dem in der Entwicklung befindlichen DC/DC-Wandler
U 7660 D. Dieses Bauelement kann zur Spannungsverdopplung und
Erzeugung einer negativen Betriebsspannung mit realtiv hohem
Wirkungsgrad eingesetzt werden, wobei der Ausgangsstrom auf wenige mA begrenzt ist. Für die Versorgung des C 7136 D ist der
U 7660 D eine sehr sinnvolle Ergänzung.

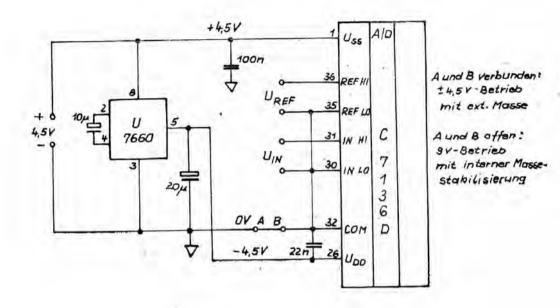


Bild 22: Zusammenschaltung C 7136 D und U 7660 D

Bei der auf den C 7136 D zugeschnittenen Widerstandsmessung wird ein ratiometrisches Meßverfahren angewendet. Es stellt eine einfache und genaue Möglichkeit dar, technische Meßgrößen zu erfassen, die auf einer Widerstandsänderung oder Messung beruhen.

Da der Wandler stets das Verhältnis von $\rm U_{IN}/\rm U_{IREF}$ anzeigt, wird bei der Schaltung nach Bild 23 die Anzeige

Anzeige =
$$\frac{Rx}{R_{REF}}$$
 . 1000

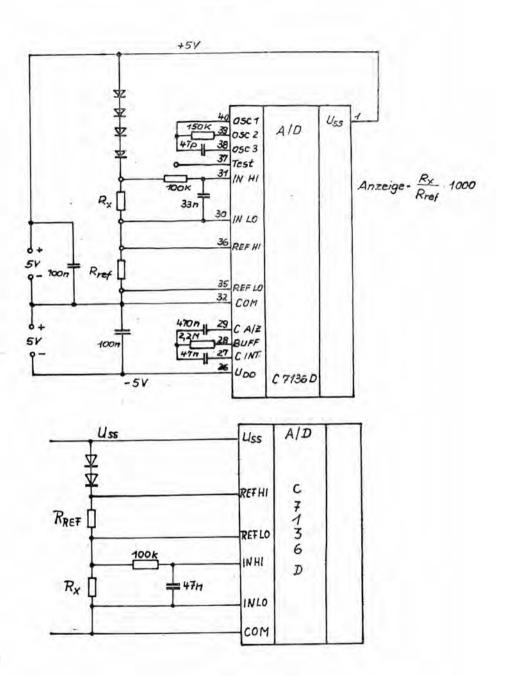


Bild 23: Ratiometrische Widerstandsmessung

Das sehr gute Gleichtaktverhalten der Meß- und Referenzeingänge läßt beide Schaltungsmöglichkeiten zu. Die Dioden schränken die Spannung zwischen $U_{\rm SS}$ und COM ein und verhindern in der oberen Schaltung, daß der H-Meßeingang (IN HI) zu dicht an $U_{\rm SS}$ liegt. Gleichzeitig wird der Strom durch die Widerstände verringert. Da bei $R_{\rm REF}=100$ Ohm und $R_{\rm X}=0$ Ohm immerhin ein Strom von 26 mA fließt, muß mit einer \pm 5 V-Versorgung gearbeitet werden. Diese Ströme kann die Analogmasse bei interner Stabilisierung natürlich nicht aufnehmen.

RRE	7	Rxmax		Auflö	sung	- gi
100	Ohm	199,9	Ohm	. 0,1	Ohm	13 26 mA 1
1	kOhm	1,999	kOhm	1,0	Ohm	1,3 2,6 mA
10	kOhm	19,99	kOhm	10,0	Ohm	0,13 0,26 mA
100	kOhm	199,9	kOhm	100,0	Ohm	13 26 µА
1	MÓhm	1,999	MOhm	1,0	kOhm	1,3 2,6 µA
10	MOhm	19,99	MOhm	10,0	kOhm	0,13 0,26 рА

Tabelle 20: Meßbereichsaufteilung

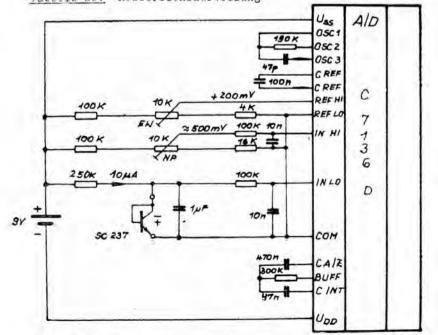


Bild 23 a: Temperaturmessung mit UBE-Strecke als Fühler und 0.1 K-Auflösung

5. Schnelle AD-Wandler

5.1. Verfahren der sukzessiven Approximation

Das Verfahren der sukzessiven Approximation stellt einen Kompromiß zwischen dem langsamen, genauen und einfachen Verfahren der Zwei- oder Mehrflankenintegration und dem sehr schnellen und aufwendigen Parallelumsetzungsverfahren dar. International wird mit den monolithischen Bauelementen etwa ein Bereich von 8 ... 16 bit Auflösung und Umsetzraten von etwa 20 kHz bis 2 MHz abgedeckt. Dabei weisen die höherauflösenden Wandler normalerweise die geringen Umsetzraten und umgekehrt auf.

Im Bild 24 ist der prinzipielle Aufbau eines AD-Wandlers, der nach dem Verfahren der sukzessiven Approximation arbeitet, mit einer Reihe von Steuersignalen dargestellt.

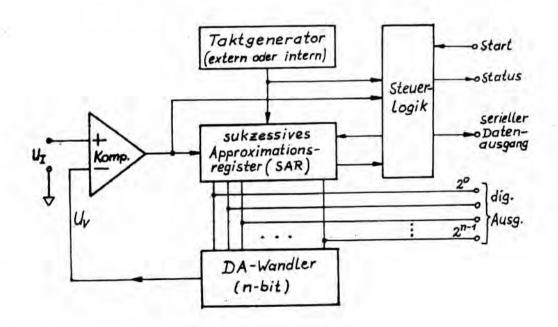


Bild 24: Blockschaltbild eines sukzessiv-Approximations-

Die wesentlichen Baugruppen dieses Wandlers sind:

- Komparator
- interner DA-Wandler
- sukzessives Approximationsregister (SAR)
- Steuersignalblock

Für eine vollständige Meßwertumsetzung sind bei n Quantisierungsstufen Idn Schritte erforderlich. D. h., ein Binärwandler
mit 1024 Quantisierungsstufen, das entspricht einem 10 bit-ADWandler, benötigt der Umsetzer auch 10 Taktzyklen für die Bereitstellung des digitalisierten Meßwertes. Die genauigkeitsbestimmenden Baugruppen sind der DA-Wandler und der Komparator,
an den bei höherauflösenden Systemen sehr hohe Anforderungen
hinsichtlich seiner Umschaltzeiten bei minimaler Übersteuerung
gestellt werden.

Im Bild 25 ist das dazugehörige Taktdiagramm für eine komplette Meßwertumsetzung mit den wichtigsten Steuersignalen abgebildet.

Mit dem Startimpuls wird die gesamte Approximationslogik zurückgesetzt und gleichzeitig das Statussignal, das die eigentliche Umsetzzeit kennzeichnet, auf H gesetzt. Bei einigen Wandlern wird das MSB (most significant bit) mit dem Startimpuls bereits gesetzt (C570/571 C) und bei anderen, wie im Bild 25 dargestellt, zurückgesetzt. Mit der ersten H/L-Flanke des Taktes wird das MSB, das als Vergleichswert $\rm U_V$ (MSB) = 0,5 . $\rm U_{Imax}$ entspricht, gesetzt. Der DA-Wandler schwingt auf diesen Wert am Ausgang ein und der Komparator vergleicht $\rm U_V$ mit $\rm U_I$.

Je nachdem, ob $U_V > U_I$ oder $U_V < U_I$ ist, schaltet dessen Ausgang auf L oder H. Mit der folgenden L/H-Flanke des Taktes wird im SAR bei

 $U_V > U_T$: Rucksetzen des MSB bzw.

UV CUI: Verriegeln des MSB, es bleibt gesetzt.

Der Zustand des MSB wird im SAR abgespeichert.

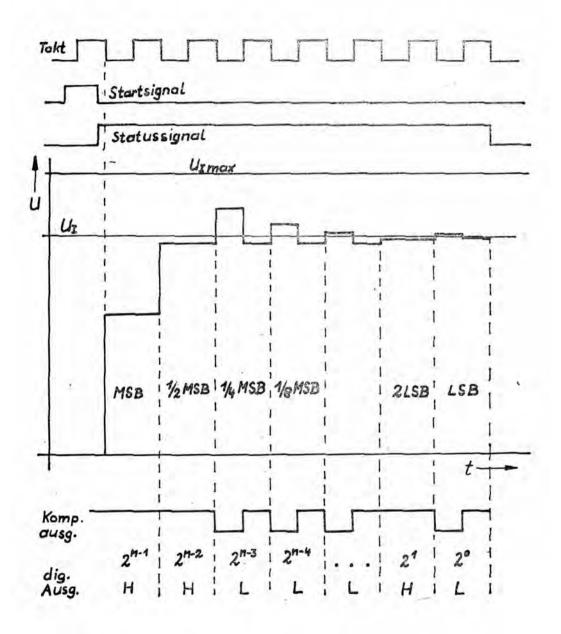


Bild 25: Taktdiagramm einer Meßwertumsetzung

Mit der zweiten H/L-Flanke wird zum MSB der Zweig MSB/2 dazugeschaltet. Nach dem Einschwingen des DAU und Komparators erfolgt die Abspeicherung des Komparatorausgangssignals im SAR. Im dargestellten Fall ist MSB + 0,5 . MSB < $U_{\rm I}$, d. h. MSB/2 bleibt ebenfalls gesetzt. Mit jeder Taktperiode wird eine Bitebene, beginnend beim MSB bis zum LSB abgearbeitet. Dabei nähert sich das Vergleichssignal schrittweise dem umzusetzenden Eingangsspannungswert $U_{\rm I}$.

Für die Umsetzung eines 10 bit-Wortes sind damit auch 10 Takte erforderlich. Innerhalb eines Täktes wird der DA-Wandler also zu- und gegebenenfalls abgeschaltet. Die minimale Taktperiodendauer te ergibt sich damit zu

ts - Einschwingzeit

Normalerweise ist die Einschwingzeit des DAV deutlich größer als die Schaltzeit des Komparators.

5.2. C 570/571 C

5.2.1. Aufbau und Funktionsweise

Im Bild 26 ist der prinzipielle innere Aufbau des C 570/571 C dargestellt. Der Wandler enthält alle notwendigen Baugruppen wie Taktgenerator, Referenzquelle, Komparator, DA-Wandler, Approximationslogik und 3-state-Ausgangsstufen auf dem Chip. Dadurch reduziert sich der Aufwand an externen Bauelementen, die für den Betrieb erforderlich sind, auf die Abgleichkomponenten.

Im Extremfall sind keinerlei Bauelemente erforderlich, wenn der Kennlinienabgleich von einem Rechner gesteuert automatisch an mindestens zwei Punkten der Kennlinie erfolgt.

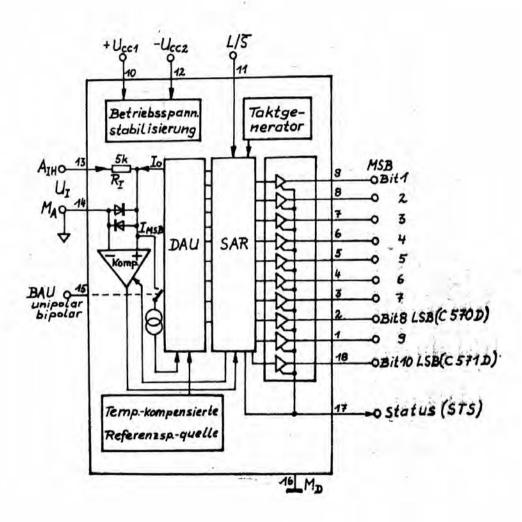
Die Herstellung der Wandler erfolgt in einer Bipolar-Technologie, wobei die Teilschaltungen Komparator, Referenzspannungserzeugung, 10 bit-DA-Wandler und die Ausgangsstufen in normaler Bipolartechnik, die Takterzeugung und das SAR in I²L-Technik realisiert werden. Der DA-Wandler, der Komparator und die Referenzquelle enthalten abgeglichene Dünnschichtwiderstände. Der Trimmvorgang findet während der Scheibenmessung vor der entgültigen Montage statt.

Eine Meßwertumsetzung wird in typisch 20 ... 25 µs ausgeführt. D. h. es sind Umsetzraten von etwa 40 ... 50 kHz erreichbar, so daß diese Bauelemente für die Digitalisierung
von NF-Signalen mit Bandbreiten bis 15 kHz und natürlich eingeschränktem Signal-Rausch-Verhältnis eingesetzt werden können, wenn entsprechende Abtast- und Halteschaltungen vorgeschaltet werden.

Die Referenzspannungsquelle wird durch eine vergrabene Zenerdiode gebildet. Aus der abgeleiteten Referenzspannung wird unmittelbar der DA-Wandler bzw. dessen Stromquellen gesteuert. Dabei kommt es darauf an, daß die Referenzquelle und die Stromquellen des DAU vom Temperaturkoeffizenten (TK) so aufeinander angepaßt werden, daß die Ausgangströme des DAU möglichst temperaturunabhängig sind. Die Referenzspannungserzeugung in Verbindung mit dem DAU sind damit die stabilitätsbestimmenden Baugruppen des Wandlers. Der DA-Wandler arbeitet mit gewichtedten Strömen unter Verwendung eines R-2R-Netzwerkes.

Diese Ströme werden über Schalter, die von dem SAR gesteuert werden, in den Ausgangsstromknoten des DAU eingespeist. Im Komparator wird der Ausgangsstrom I_0 (DAU) mit dem Eingangsstrom, der durch die anliegende Meßspannung an $R_{\rm I}$ (5 k0hm \pm 2 k0hm) erzeugt wird, verglichen. Der Ausgang des Komparators arbeitet direkt auf das Approximationsregister.

Da der Wandler unipolare (0... + 10 V) und bipolare Eingangsspannungen (+ 5 V) umsetzen kann, muß aus dem Stromknoten am
Komparator mit der Betriebsartenumschaltung im Bipolarbetrieb
ein Strom der Größe des MSB entzogen werden. Dieser MSB-Strom
wird im DA-Wandler mit erzeugt. Das wird im Blockschaltbild
durch die Stromquelle und den vom Anschluß 15 betätigten
Schalter im Bild 26 verdeutlicht.



Vom Anschluß 15 besteht nicht die Möglichkeit, den BipolarOffsetstrom zu beeinflussen. Er wird über eine Reihe von
Schaltstufen angesteuert. Aufgrund des relativ geringen Eingangswiderstandes R_I von 5 k0hm ± 2 k0hm stellt der Wandler
eine vergleichsweise hohe Belastung der Meßstelle dar, was
üblicherweise durch einen vorgeschalteten OPV vermieden wird.

Die Digitalausgänge verfügen über eine interne Tristate-Steuerung, die von außen nur über den Starteingang (L/\overline{S}) beeinflußt werden kann. Die Taktdiagramme der sich daraus ergebenden Steuermöglichkeiten zeigt Bild 27 für

- 1. separate Steuerung eines ADU
- 2. Multiplexbetrieb mehrerer C 570/571 C auf einen Datenbus.

Mit der L/H-Flanke des Startimpulses am Eingang L/S werden um t_d verzögert, die Datenausgänge hochohmig geschaltet und gleich-zeitig wird das Statussignal (STS) auf H gesetzt. Mit diesem H-Pegel wird die interne Steuerung in den Ausgangszustand versetzt. Dieser Zustand bleibt erhalten bis mit der H/L-Flanke die eigentliche Meßwertumsetzung gestartet wird. Nach der Umsetzzeit t wird das STS-Signal auf L geschaltet. D. h. an die Ausgänge werden die Daten des SAR gelegt. Nach einer Beruhigungszeit t_v liegen die aktuellen Daten stabil an den Ausgängen an.

Um Zeit zu sparen wird mit der L/H-Flanke des Startsignals mit dem Rücksetzen der gesamten Logik das MSB bereits eingeschaltet. Daraus ergibt sich, daß das MSB im 3-state-Zustand und bei unbelasteten Ausgängen ein etwas anderes Schaltverhalten zeigt als die restlichen Ausgänge. Das hat aber keinen Einfluß auf die Meßwertausgabe nach der Umsetzung.

Aufgrund der relativ geringen Belastbarkeit der Digitalausgänge sind diese Bauelemente nicht geeignet, umfangreiche Bussysteme zu treiben. Dafür sind entsprechende Bustreiber nachzuschalten,

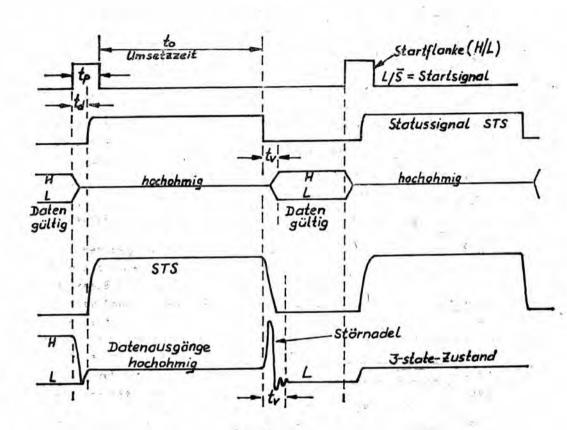


Bild 27: Taktdiagramm der Meßwertumsetzung

Die im Bild 27 angegebenen Zeiten betragen:

minimale Startin	ipuisbreite:	p ≤ .2 μs
Verzögerungszeit		t _d ≤ 1,5 μs
Umsetzzeit:	C 570 C	15 μs ≤ t _o ≤ 40 μs 15 μs ≤ t _o ≤ 30 μs
, ,	C 571 C	15 µs ≤ t _o ≤ 30 µs
Beruhigungszeit:	in the second	t _v ≤ 500 ns

5.2.2. Kennwerte

Die Grenzwerte der Bauelemente dürfen in keinem Betriebszustand überschritten werden.

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
positive Betriebsspannun	g Ucc1	0 V	7 Y
negative Betriebsspannun	u _{CC2}	0 V	16,5 V
Differenzeingangsspannun	g U ₁₃₋₁₄	-15 V	+15 V
Eingangssteuerspannung	U ₁₁₁	0 Λ	7 V
zulässige Spannung an de Ausgängen im 3-state-Zu- stand	n U ₀₂	O Å	u _{cc1}
Gesamtverlustleistung	P _{tot}		350 mV

Tabelle 21: Grenzwerte bei C 570 C, C 571 C, C 571 C1

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
positive Betriebsspannung	s U _{CC1}	4,5 V	5,5 V
negative Betriebsspannung	s Jucce	-13,5 Y	-16,5 V
L-Eingangsspannung	UIL11	o v	0,8 1
H-Eingangsspannung	UIH11	2,0 Y	5,5 V
Analogeingangsspannung			9
unipolar	u113u	OV	10 V
bipolar	U _{I13B}	-5 V	+5 T
Umgebungstemperatur	T	0 . 0	70 °C

Tabelle 22: Betriebsbedingungen C 570 C, C 571 C, C 571 C1

Tabelle 23: Hauptkenngrößen 0 570/571 C und 0 571 C1

Haupt- und Nebenkenngrößen

Die in der nachfolgenden Tabelle angege $T_{a_1}=0$ °C \pm 5 K, $T_{a_2}=70$ °C \pm 5 K und anders angegeben, Die Fehlergrenzen sin Es werden Standard-TTL-Pegel verwendet,	Die in der nachfolgenden Tabelle angegebenen Kenngrößen gelten bei einer Umgebungstemperatur $T_{a_1}=0$ °C \pm 5 K, $T_{a_2}=70$ °C \pm 5 K und bei $U_{CC_1}=5$ V \pm 5 %, $U_{CC_2}=-15$ V \pm 5 % falls nicht anders angegeben, Die Pehlergrenzen sind auf die Auflösung des jeweiligen Wandlers bezogen. Es werden Standard-TTL-Pegel verwendet,	gelten bei ein ± 5 %, U _{CC2} = - ing des jeweili	ier Umgebung -15 V ± 5 % gen Wandler	stemperatur falls nicht s bezogen.
Kenngröße	Einstellbedingungen	Kleinstwert lt. Standard	typ.	Größtwert 1t. Standard
Stromaufnahme Inca	U ₁₁ = H		2,4 mA	5 mA
	U ₁₁ = t		4,9 mA	10 mA
Stromaufnahme Icc2	U11 = t		11 mA	15 mA
Ausgangsspannung Vol	$U_{13} = -1 \text{ V}, \ U_{14} = U_{15} = 0 \text{ V}, $ $I_{0L} = 3,2 \text{ mA}$	D.	0,15 V	ν 4,0
Ausgangsspannung V _{OH}	$U_{13} = 11 \text{ V}, U_{14} = U_{15} = 0 \text{ V},$ $I_{0H} = -0, \text{ 5.mA}$	2,4 V	3,0 V	
Ausgangsleckstrom Ioo	U11 = H, U00 = 0 and U00 = 5 V		0,2 µA	40 µA
C 570 C C 574 C4			0.33 LSR	0,5 LSB
000000000000000000000000000000000000000			100 100	1

± 5 % und UGG2 = -15 V ± 5 % Nebenkenngrößen: gelten für $T_{\rm a}=0$ bis 70 °C, $U_{\rm CC1}=5$ V wenn nicht anders angegeben.

Kenngrößen	Einstellbedingungen	Kleinstwert 1t. Standard	typ.	Größtwert 1t. Standard
Umsetzzeit t C 570 C,		15 µs	21 µs	sn 04
0 571 0, 0 571 01	571 01	15 µs	21 µs	30 µs
Steverstrom /II11/	0 5 U11 5 Ucd1		0,5 µA	40 µA
Linearitätsfehler /FL/			0,33 LSB	1 LSB
Endwert FS C 570 C	bel T. = 25 °C, U,s = 0, V.	9,83 V		10,03 V
0 571 0,0 571 01	1 01	9,87 V	9,954 V	10,03 V
Offsetfehler /Fuo/				1,5 LSB
6 571 6	V 6 # 0 V		0,1 LSB	S LSB
0 571 01				. 4 LSB
Nullpunktfehler /Fyp/	Ansohlus 15 offen			
C 570 G				1,5 LSB
0 571 0			0,4 LSB	3 LSB
G 571 G1		-		4 LSB
	Nebenkenngroßen und Informationswerte			
Informationswerte: - Gle	InformationsWerte: - Gleichtakteingangsspannung: Ucm max = ± 1 V (Differenz der Spannung zwischen Analog- und Digitalmasse)	U_CM max = ± 1 V Analog und Digita	V gitalmasse)	
- Ain	- Fingangswiderstand (Anschluß 13): MI = (5 ± 2) kohm	RI = (5 ± 2)	кОЪш	

Dynamische Eigenschaften

Für die im Taktdiagramm der Meßwertumsetzungen dargestellten Zeiten gilt folgende Tabelle:

Kenngröße	min	typ.	max.
Umsetzzeit t	W. L.		. "
C 570 C	15 ps	21 µs	40 µs
C 571 C, C 571 C1	15 με	21 µs	30 µ s
Startimpulsbreite t pmin	2 μs	0,51 µs	-
Verzögerungszeit ta	1 -	1,1 με	1,5 με.,
Verzögerungszeit t _v		210 ns	500 ns.

Tabelle 25: Dynamische Kenngrößen

Bei gemessenen Umsetzzeiten von 17 ... 24 µs und unter Berücksichtigung von t_{pmin} = 2 µs und t_{v} = 500 ns ergeben sich Umsetzraten von 38 kHz bis 51 kHz für 8- und 10-Bit-Wandler.

5.2.3. Applikationshinweise

reich ergibt sich zu:

- Die Betriebsspannungen sind nahe am Schaltkreis mit 47 µF parallel 47 nF (Scheiben-C) gegen die Digitalmasse M_D abzublocken.
- Bei der Masseführung ist darauf zu achten, daß keine Ströme des Digitalteils über die Analogmasse fließen.
- Der Nullpunktabgleich kann aus ± U_{CC} erfolgen, wenn der Abgleichbereich klein und die Betriebsspannungen stabil sind. Der Nullpunktabgleich kann in der Regel entfallen, inbesondere beim C 570 C, da diese Bauelemente einen sehr kleinen Nullpunktfehler aufweisen.
- Endwertabgleich: Der Verstärkungsabgleich erfolgt mit einem zum internen $R_{\rm I} \approx 5$ kOhm in Reihe liegenden Widerstand. Der Abgleichbe-

C 570 C = 20 Ohm/LSB C 571 C = 5 Ohm/LSB

so daß mit einem 100 - (50) Ohm Dickschicht-Regeler (möglichst mit Spindelantrieb) sehr große Bereichsänderungen möglich sind.

- Das Bauelement stellt mit einem Eingangswiderstand von $R_{\rm I}$ = 5 kOhm ± 2 kOhm eine verhältnismäßig hohe Belastung der Signalquelle dar ($\widehat{\bf I}_{\rm max}$ = 3,3 mA bei ${\bf U}_{\rm I}$ = 10 V). Deshalb sind Quellen mit niederohmigen Ausgang zu verwenden bzw. Puffer-OPV's vor denEingang zur Entkopplung zu schalten.
- Die Betriebsartenumschaltung (unipolar/bipolar) am Anschluß
 15 ist auf die Analogmasse bzw. direkt auf Anschluß 14 zu
 schalten, wenn Nullpunktabgleichbauelemente enthalten sind.
 Wird der Anschluß Betriebsartenumschaltung auf die Digitalmasse geschaltet, dann ist der mögliche Gleichtakteingangsspannungsbereich von ± 1 V nicht realisierbar.
- Der Eingang Betriebsartenumschaltung ist nicht TTL-kompatibel.
- Betriebsartenwahl:

U_I = 0 ... 10 V: Kurzschluß zwischen den Anschlüssen 14 und 15

 $U_T = \pm 5$ V: Anschluß 15 bleibt unbeschaltet

- Der Gleichtaktbereich zwischen Analog- und Digitalmasse von UCMmax = ± 1 V ist unbedingt zu beachten. Bei UCM ≥ 1,1 V setzt die Funktion der Bauelemente aus.
- Wird ohne Gleichtakteingangsspannung gearbeitet, ist die Analog- mit der Digitalmasse zu verbinden.
- '- Nach dem Einschalten der Betriebsspanungen weisen die Bauelemente ein thermisches Einlaufen auf. Beim C 571 C ändert sich
 der Endwert typisch um 1 LSB, während der Nullpunkt stabil
 bleibt. Dieser Effekt ist beim C 570 C aufgrund seiner um den
 Faktor 4 geringeren Auflösung nicht nachweisbar. Die thermische
 Einlaufzeit liegt bei etwa 15 ... 30 sec.

- Bei der Meßwertübernahme ist die notwendige Verzögerungszeit von 500 ns zwischen der H/L-Flanke des STS-Signals, bis die Daten stabil an den Ausgängen stehen, zu beachten.
- Wird während einer laufenden Umsetzung ein weiterer positiver Impuls an den Starteingang gelegt, wird die Umsetzung angebrochen und eine neue Umsetzung gestartet. Der STS-Ausgang bleibt auf H.

5.2.4. Einsatzschaltungen

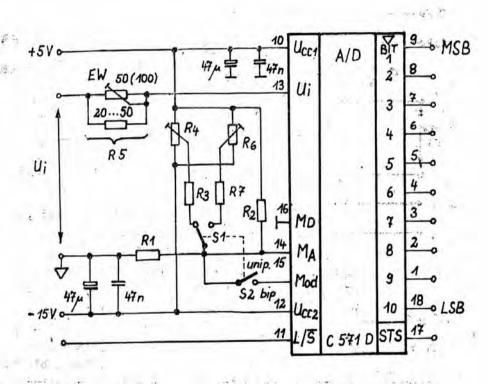
Die komplette Analogbeschaltung für einen separaten Abgleich für beide Eingangsspannungsbereiche zeigt Bild 28 Für die Dimensionierung gilt folgende Tabelle:

	R1	R2	R3=R7	R4=R6	R5
C 570 C	20 Ohm	2,4 k	1,8 k	10 k	20 Ohm/LSB
C 571 C	10 Ohm	2,4 k	4,7 k	10 k	5 Ohm/LSB

Sinnvoll ist stets das Abgleichen auf bestimmte Kodewechsel, z. B. für den Nullpunkt 0/1 und für den Endwert 1020/1021. Es wird für den 10 V-Bereich stets erst der Nullpunkt und dann der Endwert abgeglichen. Beim ± 5 V-Bereich wird erst mit dem Offsetregler bei U_I = -5 V der negative Endwert und bei U_I = +5 V mit dem Endwertregler die Kennlinie abgegleichen. Normalerweise kann bei den Bauelementen, wie auch aus den Kenndaten hervorgeht, der Nullpunktabgleich entfallen, da dessen Fehler ohne R1, R2, R3, R4, R6, R7 sehr klein ist. Damit bleibt R5 für die Endwertkorrektur übrig. Mit R4 erfolgt der Nullpunktabgleich im 10 V-Bereich und mit R6 der Bipolar-Offset-Abgleich im ± 5 V-Bereich.

Die Meßbereichswahl über den Eingang 15 ist nicht TTL-kompatibel.

Eine Möglichkeit der TTL-gerechten Ansteuerung zeigt Bild 30.



separater Nullpunkt-bzw. EW-Abgleich für U;=0...10V und U;=±5V (R6,R7: Korrektur des Bipolar-Offsets)

Bild 28: Kennlinienabgleich für unipolare und bipolare Eingangsspannungen

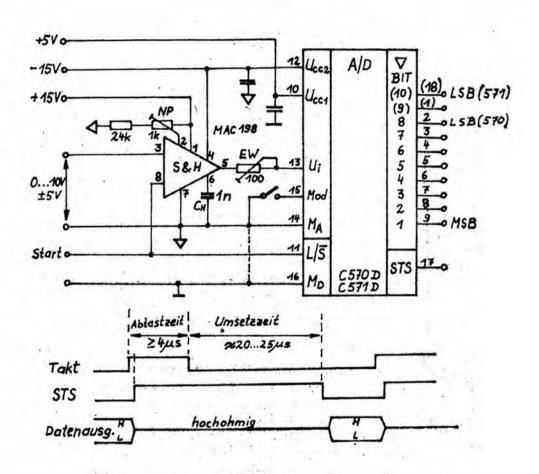


Bild 29: Signalabtastung und Digitalisierung

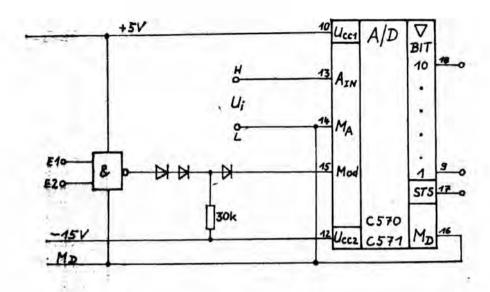


Bild 30: TTL-gerechte Meßbereichsumschaltung

Bild 31 zeigt die zyklische Meßstellenabfrage mittels Analog-multiplexer MAB 08 bzw. MAC 08 aus der CSSR.

Mit dem Takt wird der Zähler DL 193 weitergestellt. Die drei Adressleitungen \mathbf{Q}_{A} , \mathbf{Q}_{B} und \mathbf{Q}_{C} schalten jeweils einen der 8 Eingangskanäle S1 bis S8 an den Ausgang D des MAC 08. Da der Durchgangswiderstand des Multiplexers zu hoch ist, muß ein OPV vor den Wandlereingang geschaltet werden, der im Bild 31 mit \mathbf{V}_{u} = 10 betrieben wird. Dadurch beträgt die Eingangsempfindlichkeit 0 .,. 1 V bzw. \pm 0,5 V. An diesem OPV werden der Nullpunkt- und Endwertabgleich des Systems vorgenommen.

Für die Bausteine Multiplexer und OPV ist nach jedem Umschalten auf einen neuen Kanal eine Beruhigungs- oder Einschwingzeit von etwa 20 µs, die durch den Monoflop MF1 erzeugt wird, vorgesehen. Anteilmäßig benötigt davon der OPV die meiste Zeit. Nach diesen 20 μs wird von MF1 der zweite Monoflop MF2 mit 2 μs Pulsdauer gestartet, der an L/\overline{S} die Meßwertumsetzung für diesen Kanal auslöst. Nach etwa 25 μs liegen dann die aktuellen Daten an den Ausgängen des AD-Wandlers. Als minimale Gesamtzeit ergibt sich:

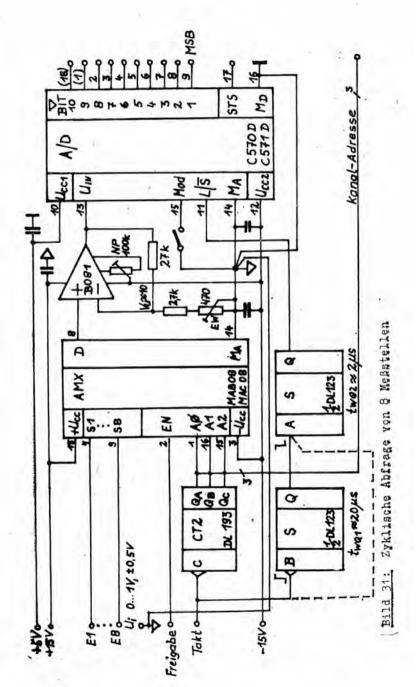
$$t_g = 20 \mu s + (15...25...40 \mu s) + 2 \mu s$$

 $t_g = 37...47...62 \mu s$

Die Wiederholrate bei 8 Kanälen beträgt dann:

 $f_w = max. 3,3 \text{ kHz}$, typ. 2,5 kHz, min. 2 kHz D. h. jeder Kanal wird mindestens all 0,5 ms abgefragt.

In der Schaltung kann MF1 eingespart werden, wenn MF2 direkt vom Takt mit der H/L-Flanke angesteuert wird. Dann wird die H-Zeit vom Takt als Beruhigungszeit verwendet und die Meßwert-umsetzung erfolgt in der L-Zeit.



this material copyrighted by its respective manufacturer

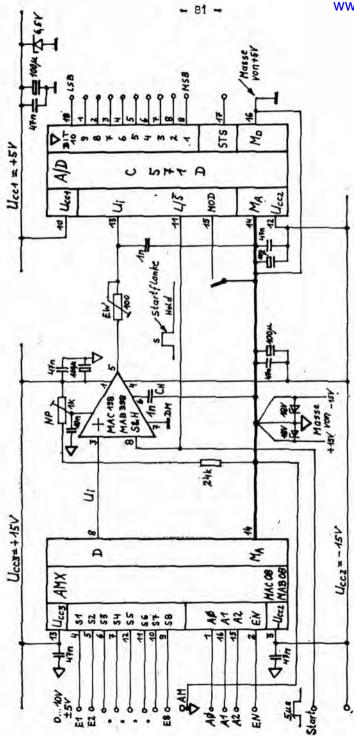
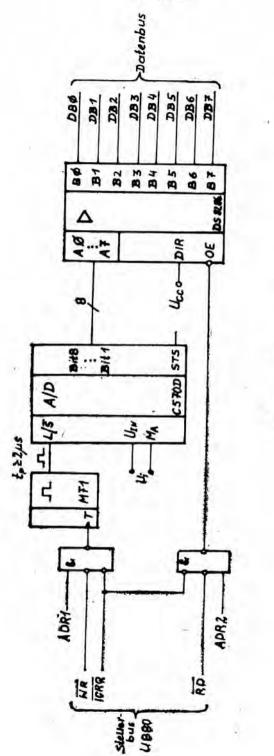
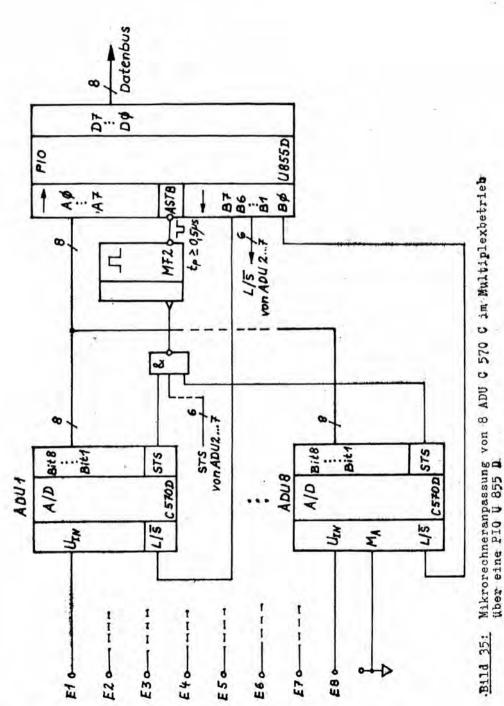


Bild 32: MeRatellenumschaltung mit Abtast- und Halteschaltung



ADR2 - Datenausgabe ADR1 - START

Bild 33: Mikrorethmeranpassung (8 bit-Datenbus)



5.3. C 574 C

5.3.1. Aufbau und Funktionsweise

Für den Bereich der schnelleren 12 bit-Meßwerterfassung wurde der C 574 C entwickelt. Er besteht aus 2 Chips:

- dem 12 bit-DA-Wandler C 565 mit Modifikationen und
- einer digitalen Steuerschaltung, auf der die Approximationslogik mit einem komfortablen Mikrorechner-Interface und der Komparator integriert sind.

Der Wandler verarbeitet vier Eingangsspannungsbereiche:

- unipolar: 0 ... + 10 V und 0 ... + 20 V
- bipolar: + 5 V und + 10 V

Das MR-Interface ist so umfangreich und vielseitig ausgelegt, daß praktisch alle 8- und 16 bit-Mikroprozessoren ohne zusätz-liche Treiber- und Peripheriebausteine problemlos mit dem C 574 C zusammengeschaltet werden können. Das Blockschaltbild zeigt Bild 37

Die Datenausgabe kann entweder mit 12 bit parallel oder für einen 8 bit-Datenbus in diesem Format erfolgen. Die Wirkung der Steuersignale zeigt Tabelle 26.

CS5.	তঙ্গ	R/C	12/8	AØ	Wirkung
L	-x)1	x	X.	x	inaktiv
X.	H	x	X	x	inaktiv
H	T.	T I	X	L.	12 bit-Umsetzung
H	L	T	X	H.	8 bit-Umsetzung
H	L	н	verbunden mit Pin 1	x	Freigabe der Daten- ausgänge 12 bit parallel
H .	L	H	verbunden mit Pin 15	T.	Freigabe der 8 höchst- wertigen Bis
H	T.	H	verbunden mit Pin 15	H	Freigabe der 4 nieder- wertigen Bits und Er- zeugung von 4 folgenden
-		- D		t-	Bits, mit L-Signal

Tabelle 26: Steuersignale des C 574 C

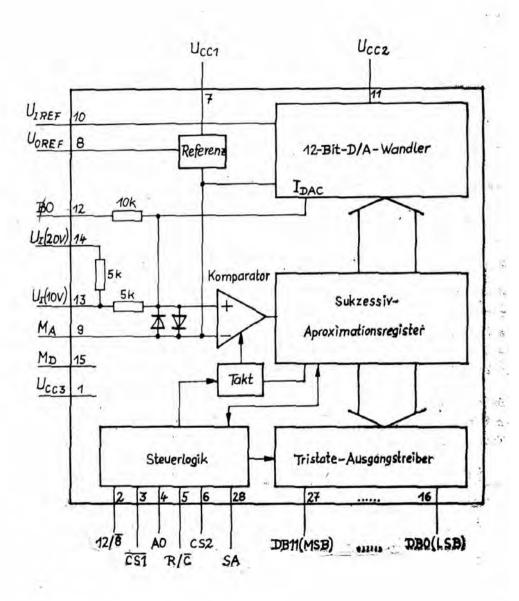


Bild 37: Blockschaltbild des C 574 C

Bei der Nutzung der byteseriellen Ausgabe (12/8 mit Digitalmasse verbunden) sind die Ausgangsstufen der 4 LSB (Pin 16 bis Pin 19) mit denen der 4 MSB (Pin 24 bis Pin 27) zu verbinden. Es wird dabei folgendes Format ausgegeben:

AØ	Pin 27	26	25	24	23	22	21	20	
L	B11	B1Ø	В9	В8	В7	В6	B5	B4	
H	В3	B2	B1	ВØ	L	L	T,	T	

Die Auslösung einer Funktion, die in der Tabelle dargestellt ist, erfolgt mit einer Flanke eines der Steuersignale $\overline{CS1}$, CS2 oder R/ \overline{C} , wenn die verbleibenden Signale die anderen Bedingungen erfüllen.

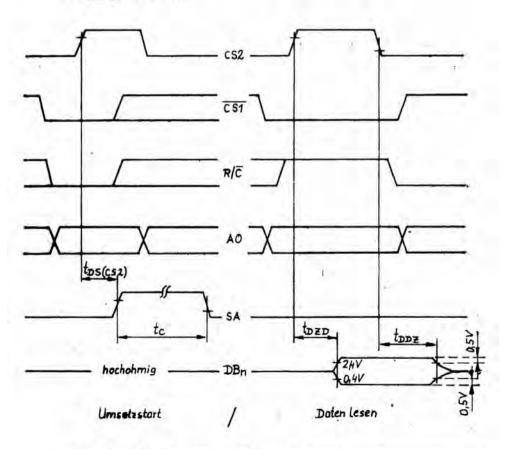


Bild 38: Taktdiagramm für Umsetzstart- und Leseoperationen

Die Datenausgänge sind im inaktiven Zustand des Wandlers und während einer Meßwertumsetzung hochohmig. Eine ausgelöste Umsetzung kann nicht abgebrochen werden, wie es beim C 570/571 C der Fall ist. In diesem Zustand werden alle Signale, die an den Eingängen anliegen, nicht bewertet.

Der Statusausgang SA zeigt mit H-Pegel an, daß gerade eine Umsetzung ausgeführt wird.

Die in den Taktdiagrammen angegebenen dynamischen Parameter weist Tabelle 27 aus.

Statusverzögerung (von CS2)	taD (CS2)	typ. 190 ns
Statusverzögerung (von R/\overline{C})	$t_{DS}(R/\overline{C})$	typ. 360 ns
Datenzugriffszeit	tDZD	typ. 290 ns
Tristate-Verzögerung	tDDZ	typ. 330 ns
min. $L-R/\overline{C}-Impulsbreite$	tWL(R/C)	typ. 200 ns
min. $H-R/\overline{C}-Impulsbreite$	$t_{WH}(R/\overline{C})$	typ. 110 ns

Die Lastbedingungen sind der TGL 43 299 bzw. dem Informationsblatt des C 574 C zu entnehmen.

Tabelle 27: Dynamische Parameter

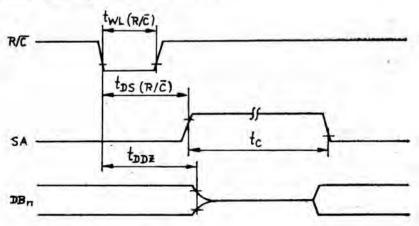
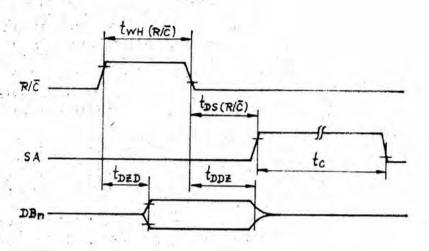




Bild 39: L-Impuls an R/C-Freigabe der Datenausgänge nach Umsetzung this material copyrighted by its respective manufacturer



<u>Bild 40:</u> H-Impuls an R/\overline{C} -Freigabe der Datenausgänge während R/\overline{C} =

5.3.2. Kennwerte

- me - 47.4		min.	max.	
Betriebsspannung für Refereng	UGC11)	0	16,5	V
Betriebsspannung für Logikteil	U _{CC3} 1)	0 -	7	y
neg. Betriebsspannung	-U _{CC2} 1)	0	16,5	v
Eingangsspannung an Steuereingängen (CS1, CS2, R/C, AØ, 12/8	υ ₁₂₋₆ 1)	-0,5	υ _{CC3} +0	,5 V
Spannung am Referenz- eingang	UIREF2)	-12,0	12,0	Y
Spannung am 20-V-Eingang	U ₁₂₀ 2)	-24	24	v
Spannung am 10-V-Bingang	U1102)	-1.6,5	16,5	V
Spannung am Bipolar- offseteingang	U _{IBO} 2)	-16,5	16,5	A

¹⁾ bezogen auf Digitalmasse

²⁾ bezogen auf Analogmasse

Tabelle 28: Grenzwerte (gültig im Betriebstemperaturbereich)

		min.	max.	
Betriebsspannung für Referenz	U _{CC1}	11,4	16,5	v ,
Betriebsspannung für Logikteil	n ^{cc3}	4,5	5,5	. V .
neg. Betriebsspannung	-U _{CC2}	11,4	16,5	٧
H-Eingangsspannung	UTH .	2,0	5,5	Α.
L-Eingangsspannung	nTr	.0	0,8	٧
Umgebungstemperatur	$T_{\rm a}$	0	+ 70	•.0

Tabelle 29: Betriebsbedingungen

Elektrische Kenndaten, gültig bei $U_{CC1} = -U_{CC2} = 15 \text{ V} \pm 0,45 \text{ V}$, $U_{CC3} = 5 \text{ V}, \pm 0,25 \text{ V}, (<math>T_a = 0, \dots, 70 \text{ °C})$

				-
x.	· *	min.	max.	7 7 200
Stromaufnahme $U_{CC3} = 5,5 \text{ V} - 1 \text{ %}$ $U_5 = 0 \text{ V}$	I _{CC3}	x •	38,6	m A
Stromaufnahme U _{CC1} = 16,5 V - 1 %	I _{CC1}		5,5	m A
Stromaufnahme -U _{CC2} = 16,5 V - 1 %	-I _{CC2}	3	30	m A.
Eingangs-High-Strom UIH36 = 5,5 V ± 2 %	IH) <u>-</u> , , , , , ,	50	
Eingangs-Low-Strom U _{IL36} =0,8 V ± 2 %	I	-50	50	μλ
Referenzspannung mit Last IOREF = 1,5 mA ± 2,5 %.	UOREF	9,875	10,125	Ψ.
Linearitätsfehler UCC1 =-UCC2=11,4 V±1%	EL	-1	1	LSB
minimale Auflösung ohne Fehlcodes		11	-	Bir
Unipolaroffset	EOU	-4	4	LSB

		n.	max.	
Nullpunktfehler im Bipolarbetrieb	EZP	-12	12	LSB
Fullscale-Fehler	EFS	-21,	21	LSB
High-Ausgangsspannung 10H1627 =-0,5 mA+2%	пон	2,4		V
Low-Ausgangsspannung 10L1627=1,6mA ± 2%	nor	-	0,4	V.
Tristate-Reststrom UOH1627 = 5 V ± 2% UOL1627 = 0,8V ± 2%	I _{OZH}	- -100	100	μ Α _ μ Α
Umsetzzeit	tc	=	40	μs
Betriebsspannungs- unterdrückung 13,5 V ≤ U _{CC1} ≤ 16,5 V	SVR	-2	2	LSB
$-13,5 \text{ V} \ge \text{U}_{CC2} \ge -16,5$	V			

Tabelle 30: Elektrische Kenndaten

5.3.3. Applikationshinweise

- Die Betriebsspannungen sind nahe am Schaltkreis mit 47 µF und 100 nF (keramischer Scheibenkondensator) abzublocken.
- Die Betriebsspannung U_{CC3}(+5 V) ist nach Digitalmasse (Pin 15), die Betriebsspannungen U_{CC1}, U_{CC2} (+15 V, -15 V) sind nach Analogmasse abzublocken. Die Betriebsspannungen sollten gut stabilisiert und müssen frei von hochfrequenten Störungen sein.
- Pin 9 (Analogmasse) muß direkt mit der Signalquellenmasse verbunden werden. Die Masse der 5 V-Betriebsspannungen (Digitalmasse) und die Masse der 15-V-Betriebsspannungen (Analogmasse) sollten getrennt geführt und erst nahe am Schaltkreis verbunden werden.

- Der Analogeingangsstrom des A/D-Wandlers ist, bedingt durch das Umsetzverfahren, während des Umsetzens hochfrequent (Taktrate ca. 500 kHz) moduliert. Die Analogeingangsspannung muß unter diesen dynamischen Lastbedingungen konstant gehalten werden. Es ist eine Signalquelle mit geringer dynamischer Ausgangsimpedanz (bei 500 kHz) erforderlich.
- Der Steuereingang $12/\overline{8}$ ist nicht kompatibel und muß daher mit U_{CC3} bzw. Digitalmasse fest verbunden werden. Für Offset- und Endwertabgleich sind Spindeleinstellregler mit niedrigem Temperaturkoeffizienten zu verwenden.

5.3.4. Einsatzschaltungen

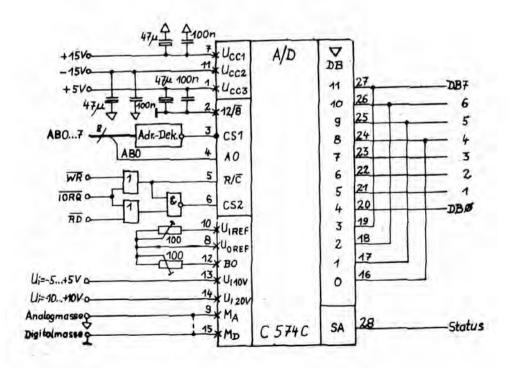


Bild 41: Zusammenschaltung des C 574 C mit dem U 880 D und für bipolare Eingangsspannungen

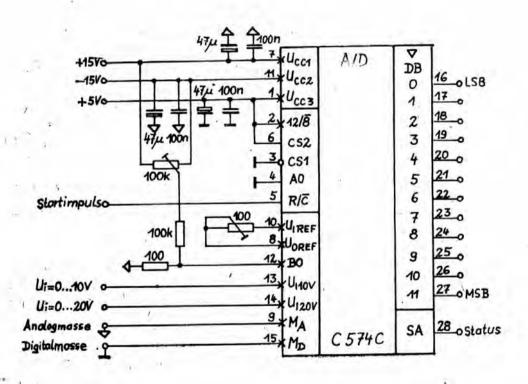


Bild 42: C 574 C mit vereinfachter Steuerung, 12 bit Datenausgabe und unipolaren Eingangsspannungen

-	
6.	Literaturverzeichnis

111 Zinke, H.:

Elektronische AD-Umsetzer Seitzer, D.: Springer Verlag, Heidelberg, New York, 1977. . CMOS-Analog-Digital-Wandler C 7136 D 121 Gittner, G., 12. Mikroelektronik-Bauelemente-Kahl, B.: Symposium, Frankfurt (0), 1987 Band 4, S. 293 ff. 3-Digit-Analog-Digital-Wandler C 520 D 3 Kahl, B.: Schriftenreihe Information Applikation Mikroelektronik KdT Frankfurt (0), Band 14 Analog-Wandlersystem C 500 D-Reihe 141 Kahl, B.: Schriftenreihe Information Applikation, Mikroelektronik KdT Frankfurt (0), Band 32 Schnelle 8- und 10-bit-Analog-Digital-[5] Kahl, B.: Wandler C 570 C und C 571 C Schriftenreihe Information Applikation Mikroelektronik KdT Frankfurt (0), Band 38 Application Handbook [6] Intersil: B 511 N/B 589 N - Integrierte Schaltun-Zinke, H.: gen für eine kostengünstige Temperatur-11. Mikroelektronik-Bauelemente-Symposium 1985, Frankfurt (0) Band .1 B 511 N und B 589 N - Integrierte Schal-8 Zinke, H.: tungen für Temperatursonsor und Bandgap-Referenz Schriftenreihe Information Applikation Mikroelektronik KdT Frankfurt (0), Band 32 Ein schneller 8 bit-Analog-Digital-Um-|9| Bobe, W.: setzer radio fernsehen elektronik 28 (1979) H. 1, S. 22 - 23 Schneller Analog-Digital-Wandler für 10 Dieben, A. u. a.: Testzwecke radio fernsehen elektronik 28 (1979) H. 10, S 621 - 623

D/A-Wandler-Familie C. 565 D.

Mikroelektronik, Heft 31

KdT Frankfurt (0)

Schriftenreihe Information Applikation

- [12] Sheingold, D. H.: Analog-Digital Conversion Notes
 Analog Devices Inc., Norwood, Mass.
 USA, 1977
- [13] Informationsblatt: Monolithischer integrierter bipolarer 3 Digit-A/D-Wandlerschaltkreis C 520 D Ausgabe 8/81, VEB Halbleiterwerk Frankfurt (Oder)
- | TGL 38 014 | Standard: | Bipolarer Analog-Digital-Wandlerschalt- | kreis C 520 D.
- [15] Kahl, B.: 3-Digit-Analog/Digital-Wandler C 520 D Schriftenreihe Information Applikation Mikroelektronik, Heft 14 KdT Frankfurt (0), 1982
- [16] Fachbereichsstandard:
 Analogprozessorschaltkreis für integrierende Analog-Digital-Wandler C 500 D und
 C 501 D, TGL 43 084, Gruppe 137 87
 März 1984
- | 17 | Informationsblatt: Integrierende Analog-Digital-Umsetzer für Digitalvoltmeter mit max. 4 1/2-Digit-Auflösung C 500 D, C 501 D, C 502 D, C 504 D, Ausgage 2/85

 VEB Halbleiterwerk Frankfurt (0)
- | 19 | Fachbereichs- | Digitalprozessorschaltkreis für integrie- | rende Analog-Digital-Wandler C 504 D | TGL 43 268, Gruppe 13 787, August 1984
- [21] Gittner, G., 3 1/2-Digit-CMOS-AD-Wandler C 7136 D radio fernsehen elektronik, 1988
- | 22 | Fachbereichs- CMOS-AD-Wandler-Schaltkreis C 7136 D standard: TGL 43 408, 1986
- |23| Informationsblatt: Monolithisch integrierter CMOS-Schaltkreis 3 1/2 Digit-Analog/Digital-Wandler für LCD-Ansteuerung C 7136 D

 VEB Halbleiterwerk Frankfurt (0),
 Dez. 1986

24 Fachbereichsstandard:

10-Bit-Analog-Digital-Wandlerschaltkreise C 571 D. C 571 D1 und 8-Bit-

Analog-Digital-Wandlerschaltkreis C 570 D

TGL 43 269 vom Sept. 1985

Gruppe 137-87

25 Informationsblatt: 10-Bit-Analog-Digital-Wandlerschaltkreis

C 571 D. Ausgabe 10/85

VEB Halbleiterwerk Frankfurt (0)

[26] Jungnickel, H.:

Integrierte Sample and Hold-Schaltung

KP 1100 CK 2

radio fernsehen elektronik 35 (1986)

H. 4, S 239 - 240

27 Informationsblatt: Digital-Analog-Wandler DAC 32

(Ausgabe 1983)

VEB Keramische Werke Hermsdorf

28 Informationsblatt: Analog-Digital-Zusatzschaltkreis

ADZ 12 (Ausgabe 1984)

VEB Keramische Werke Hermsdorf

29 Kahl, B.:

Schnelle 8- und 10-bit-Analog-Digital-

Wandler C 570 C und C 571 C

Schriftenreihe Information Applikation

Mikroelektronik

KdT Frankfurt (0), Band 38

30 Christen, K.:

C 574 C - leistungsfähiger 12 bit-A/D-

Wandler

12. Mikroelektronik-Bauelemente-Symposium 1987, Frankfurt (0),

Band 3, S. 268 - 277

Fachbereichsstandard:

12-Bit-A/D-Wandler-Schaltkreis C 574 C

TGL 43 299, Gruppe 137 87

[32] Informationsblatt: C 574 C

VEB Halbleiterwerk Frankfurt (0)

Informations- und Applikationsheftew.tvsat.com.pl "MIKROELEKTRONIK"

Heft 38: C570 + C571 (A/D-Wandler)

A4100 + A4510 + Empfängerkonzeption Heft 39:

Heft 40: LS-TTL-Reihe (Teil 1)

MOS-Speicher-IS (Teil 3) EPROM Heft 41:

Heft 42: Leist.-Elektronik 5: Bipolarer Leist. Transistor/1

Heft 43: LS-TTL-Reihe (Teil 2 - Typenvorstellung) B511 + B589N (IS für Temperatursensor + Bandgab.) Heft 44:

Leist, Elektronik 6 - Bipol, Leist, Schalt-Trans./1 Heft 45:

Leist, Elektronik 7 - Bipol, Leist, Schalt-Trans./2 Heft 46:

CMOS A/D-Wandler C7136 Heft 47: Interface-Schaltungen RGW Heft 48:

RGW-Typenübersicht + Vergleich, Teil 1: UdSSR Heft 49: RGW-Typenübersicht + Vergleich, Teil 2: RGW Heft 50:

D/A-Wandler-Familie (HFO 1988) Heft 51:

A/D-Wandler-Familie (Gesamtübersicht) Heft 52:

IN VORBEREITUNG

Neue Treiberschaltkreise Heft 53: Heft 54: HFO ISA-Schaltkreise

Heft 55: Neue Farbfernsehempfänger IC (HFO - Teil 1) Heft 56: Neue Farbfernsehempfänger IC (HFO - Teil 2)

ACHTUNG!

Mit dem Erreichen des 10 000sten Abo's sind zur Zeit unsere Versandmöglichkeiten erschöpft!

Wir sind deshalb nicht mehr in der Lage neue Abo's anzunehmen.

Im Direktverkauf sind diese Hefte weiterhin zu erhalten!

Die Restbestände der Materialien zu den Symposien 1985 und 1987 sind bereits restlos vergriffen!

Uraltbestände (Nr. 1 − 28) sind nicht mehr vorhanden. Evtl. sind einige dieser Nummern noch im Direktverkauf zu haben!

Wir bitten Sie dringend, Adressenveränderungen, Bestellungsveränderungen und Abänderungen jedlicher Art, nur schriftlich unter Angabe Ihrer Kundennummer an uns zu geben. Telefonische Informationen können nicht bearbeitet werden!

HÜBNER-ELEKTRONIK

"hobby-electronic"

Reinhard Sullus

Direktverkauf:

Informations-

Firma J. D. Baer Zentrum HFO

Ernst-Thälmann-Str. 47 Löberstraße 10 Karl-Marx-Straße 32 Erfurt

Frankfurt (Oder) Frankfurt (Oder) 1200 1200 5020

"Bastler-Quelle" "Elektronische Bauelemente" Fa. M. Lorenz Fa. Dabruk

Dimitroffstraße 12 H.-Liebmann-Straße 93

Schweriner Straße 36 Dresden Berlin Leipzig 1055 7050 8010

this material copyrighted by its respective manufacturer





veb halbleiterwerk frankfurt/oder



KAMMER DER TECHNIK Ebertusstraße 2, Frankfurt (Oder) Vorstand des Bezirksverbandes