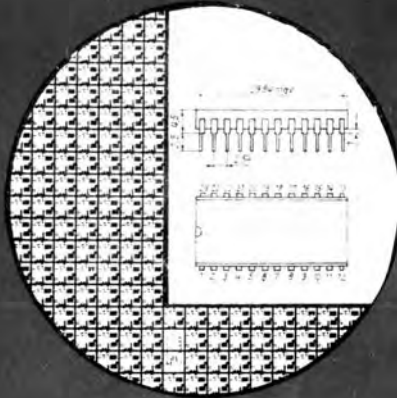




Information Applikation



**D/A
Wandler
Familie**



**HFO
1988**

51



mikroelektronik

Information Applikation

H E F T 5 1 :

D/A - Wandler-Familie.
H F O 1988



veb halbleiterwerk frankfurt/oder
im veb kombinat mikroelektronik



KAMMER DER TECHNIK
Ebertusstraße 2, Frankfurt (Oder)
Vorstand des Bezirksverbandes

Autor: Dipl.-Ing. Henning Zinke

Layout und
Redaktion: Heinz Schulz

Umschlag: Peter Hoffmann

Kommission: Heinz Schulz, Vorsitzender, KDT-BV
Dipl.-Ing. Fritz Georgi, Sekr. BV-KDT
Dipl.-Ing. Dieter Buttgerit, HFO
Ingenieur Lothar Friedrich, HFO
Dipl.-Ing. Hermann Dornfeld, HFO
Ingenieur Gerd Hillebrand, HFO
Dipl.-Wirtsch. Wolfgang Mattko, MLS

Redaktionsschluß: 5. 12. 1988

Nachdruck, auch auszugsweise, nur mit Genehmigung des
Bezirksvorstandes der KDT, Frankfurt (Oder).

Die vorliegende technische Information dient dem Informationsbedürfnis des Schaltungsentwicklers sowie interessierten Technikers im In- und Ausland zu speziellen ausgewählten Erzeugnissen der Halbleiterbauelemente-Industrie der Deutschen Demokratischen Republik. Sie gibt keine Auskunft über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion.

Gültige Unterlagen für den Bezug von in den Schaltungen beschriebenen Bauelementen sind allein die Typstandards, die gültigen Kenndatenblätter oder die im Liefervertrag selbst fixierten Vereinbarungen. Änderungen der Bauelementeigenschaften, die dem technischen Fortschritt dienen, behält sich der Halbleiterbauelemente-Hersteller vor.

Für die Patentfreiheit der angegebenen Schaltungsvorschläge wird keine Gewähr übernommen. Anfragen und Hinweise, die sich auf Inhalt und Bezug dieser Schrift beziehen, bitten wir an nachstehende Anschriften zu richten:

DDR-Interessenten: Kammer der Technik
 Bezirksvorstand Frankfurt (Oder)
 Ebertusstraße 2
 Frankfurt (Oder)
 1 2 0 0

Interessenten im
Ausland: VEB Halbleiterwerk Frankfurt (Oder)
 im VEB Kombinat Mikroelektronik
 Außenstelle Leipzig
 Werbung und Messen
 Massegelände, Halle 17, II. Etage,
 Kopfbau
 Leipzig
 7 0 1 0 - DDR

	<u>Seite</u>	
1.	Einleitung	6
2.	Prinzipien der D/A-Wandlung	7
2.1.	Serielle Umwandlungsverfahren	7
2.2.	Parallele Umsetzverfahren	7
2.2.1.	D/A-Wandler mit gestuften Widerständen	8
2.2.2.	D/A-Wandler mit R-2R-Netzwerken	11
2.2.3.	BCD-D/A-Wandler	12
2.2.4.	D/A-Wandler mit bipolarer Ausgangsspannung	14
2.2.5.	Multiplizierende D/A-Wandler	15
2.3.	Indirekte D/A-Umsetzverfahren	16
3.	Kenngrößen und Fehler bei D/A-Wandlern	17
3.1.	Genauigkeit	17
3.2.	Stabilität	20
3.3.	Geschwindigkeit	20
4.	D/A-Wandlerfamilie C 565 C, C 565 C1, C 5650 C und C 5658 C	23
4.1.	Funktion und Aufbau der D/A-Wandler	23
4.2.	Applikative Hinweise zum Einsatz der D/A-Wandler	25
4.3.	Applikationsbeispiele	26
4.3.1.	C 565 C - 12 Bit - DAC - mit interner Referenz und unipolarer Ausgangsspannung	26
4.3.2.	C 5650 C - 10 Bit - DAC - mit externer Referenz und bipolarer Ausgangsspannung	28
4.3.3.	C 5658 C - 8 Bit - DAC - mit ungepuffertem Analogausgang	30
4.3.4.	Digital steuerbare Stromquelle	31
4.3.5.	µP - Kopplung für D/A-Wandler	31
4.3.6.	Maximalwertspeicher	33
4.3.7.	Programmierbarer Grenzwertmelder	35
4.3.8.	14 - Bit - D/A-Wandler mit C 565 C	37
4.3.9.	Digitaler Signalabschwächer	39
4.3.10.	Digitaler Multiplizierer mit Analogausgang	40
4.3.11.	Digitaler Funktionsgenerator	43
4.4.	Daten und Abhängigkeiten der D/A-Wandler	45

	<u>Seite</u>
5. Universeller D/A-Wandler C 560 C	53
5.1. Funktion und Aufbau des D/A-Wandlerschaltkreises	53
5.2. Applikative Hinweise zum Einsatz des C 560 C	56
5.3. Applikationsbeispiele	59
5.3.1. C 560 C mit unipolarer Ausgangsspannung	59
5.3.2. C 560 C mit bipolarer Ausgangsspannung	59
5.3.3. Grundschialtung C 560 C mit erhöhtem Ausgangsstrom	62
5.3.4. C 560 C mit Stromquellenausgang	62
5.3.5. Stromquelle für eine +5-V-Betriebespannung	65
5.3.6. Digitales Netzteil mit einem Ausgangsspannungsbereich von $U_o = 0 \dots 25,5 \text{ V}$ und einem maximalen Strom von 1,5 A	65
5.3.7. Funktionsgenerator	68
5.3.8. Einfaches Mikroprozessorinterface U 880 D - C 560 C	70
5.3.9. Daten des D/A-Wandlers C 560 C	71
6. Literaturverzeichnis	80

1. Einleitung

Die rasche Entwicklung der Industrie ist durch den zunehmenden Einfluß der Mikroelektronik gekennzeichnet. Vor allem wird die Signalverarbeitung in analogen Systemen in zunehmenden Maße durch die Digitaltechnik beeinflusst. Das ergibt sich besonders durch die schnelle Entwicklung und Verbreitung der Mikroprozessor- und Sensortechnik.

Das Zusammenwirken von analogen und digitalen Signalen innerhalb eines Systems bedarf daher geeigneter Schnittstellen. Diese Schnittstellen, sowohl von der Analog- zur Digitalperipherie, als auch umgekehrt, können zum jetzigen Stand der Technik in den meisten Fällen mit integrierten Bausteinen realisiert werden. Mit der Entwicklung und Bereitstellung der Digital-Analogwandler-Familie C 565 C wurde der erste Schritt zum monolithischen Bauelement getan. Durch den DAC C 560 C ist ein weiterer Schritt zur optimalen Schnittstellengestaltung (Digital-Analog) vollzogen worden.

Der vorliegende Beitrag befaßt sich im ersten Teil mit einigen allgemeinen Grundfragen von D/A-Wandlern.

Im zweiten Teil werden die D/A-Wandlerfamilie C 565 C, C 565 1, C 5650 C, C 5658 C sowie der C 560 C in ihrem Aufbau, Funktion und Eigenschaften vorgestellt.

Auf die verschiedensten Applikationen dieser Bauelemente wird detailliert eingegangen.

2. Prinzipien der D/A-Wandlung

D/A-Wandler setzen ein digitales Steuerwort in eine analoge Ausgangsgröße (Spannung oder Strom) um. Dafür gilt folgende Übertragungsfunktion:

$$U_A = U_R \cdot X$$

U_A = Ausgangsspannung
 U_R = Referenzspannung
 X = anliegender digitaler Eingangskode

Der digitale Eingangskode besteht aus einer Anzahl n Bits, die binär gewichtet sind $/1/$.

Das höchstwertige Bit der zusammengesetzten Dualzahl wird als MSB (most significant bit) und das niederwertigste Bit als LSB (least significant bit) bezeichnet.

Für die Umsetzung von digitalen Signalen in analoge Signale gibt es verschiedene Verfahren. Abhängig von der Art, in der das digitale Signal an den Eingang eines D/A-Wandlers angelegt wird, unterscheidet man in parallele und serielle D/A-Wandler.

2.1. Serielles Umsetzverfahren

Das serielle Verfahren ist sehr einfach. Der D/A-Wandler besitzt nur einen Daten- und einen Takteingang. An den Dateneingang werden die Datenbits nacheinander angelegt, welche durch den Takt synchronisiert sind. Dadurch ergeben sich durch die sequentielle Abarbeitung des anliegenden Datenwortes große Verarbeitungszeiten. Trotz des einfachen Aufbaus kommen serielle D/A-Wandler, infolge der großen Verarbeitungszeiten sowie durch den Einsatz von Mikroprozessoren mit ihren datenbusorientierten Systemen, kaum zur Anwendung.

2.2. Parallele Umsetzverfahren

Beim Parallel-D/A-Wandler werden alle Bits des umzusetzenden Kodewortes parallel angelegt. Der Wandler muß also genauso viele Umsetzgruppen besitzen wie das angelegte Kodewort Bits hat. Der Vorteil eines parallelen Umsetzers ist die Möglichkeit, in sehr kurzer Zeit die Umwandlung des Digitalwortes in

eine entsprechende Analoggröße vorzunehmen.

Die Umsetzungsgeschwindigkeit wird bestimmt durch die elektronischen Schalter, parasitäre Reaktanzen sowie die maximale Geschwindigkeit des Summations-OPV's.

Die Wandlungszeit ist stark abhängig von der Verarbeitungsbreite des D/A-Wandlers. International sind bei 8 Bit-Genauigkeit Arbeitsfrequenzen bis 250 MHz möglich.

2.2.1. D/A-Wandler mit gestuften Widerständen

Das Funktionsprinzip eines D/A-Wandlers mit gestuften Widerständen ist im Bild 1 verdeutlicht.

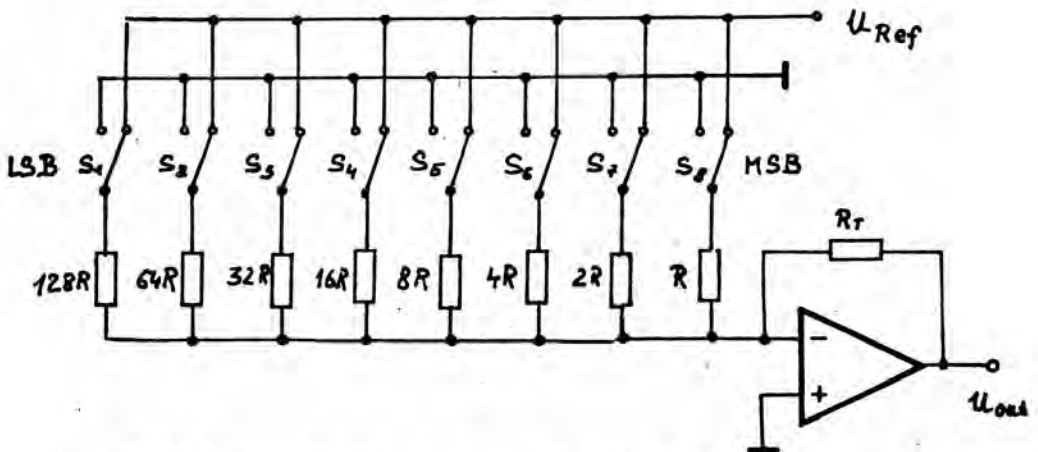


Bild 1: D/A-Wandler mit gewichteten Widerständen

Das Verfahren mit gestuften Widerständen erfordert für jedes Bit einen Präzisionswiderstand von unterschiedlicher Größe. Der Widerstandsbereich ist äquivalent der Anzahl von Bits des Kodewortes. Das bedeutet, daß der Widerstandsbereich um so größer wird, je breiter das Datenwort wird.

Für einen 12 Bit D/A-Wandler ändern sich die Widerstandswerte im Verhältnis 1 : 4096, d.h. bei einem Widerstand des MSB von 5 kOhm ergibt sich ein Wert von 20,48 M Ohm für das LSB. Der Vorteil dieses Verfahrens ist der einfache Aufbau und die große Umwandlungsgeschwindigkeit.

Dem gegenüber steht der große Bereich der Präzisionswiderstände. Dieser Nachteil kann verringert werden, wenn die gestuften Widerstände (bzw. Ströme) in Gruppen zusammengefaßt werden.

Die Gruppenströme werden danach entsprechend ihrer Wertigkeit zusammengefaßt. Im Bild 2 ist ein 8 Bit D/A-Wandler dargestellt. Die Dimensionierung des Stromteilers ist sehr einfach zu bestimmen. Der Strom der niederwertigen Vierergruppe beim reinen Binärwandler muß 16 : 1 geteilt werden. Daraus ergibt sich dann die Stufung aller Bits von 1 : 2 : 4 : 8 : 16 : 32 : 64 : 128 : 256.

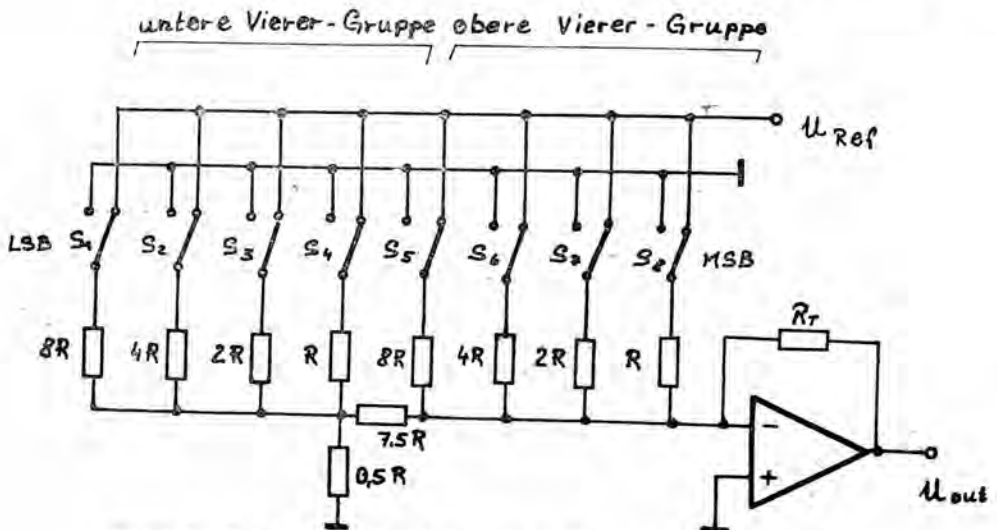


Bild 2: 8 Bit D/A-Wandler mit 2 Gruppen von gewichteten Widerständen

So wird jeder der Schalter des D/A-Wandlers durch ein Bit des anliegenden Datenwortes betätigt. Ist das Signal "H", so wird der Schalter geschlossen, bei "L" entsprechend geöffnet. Die von einer Referenzspannung aus geschalteten Ströme werden in dem Stromknoten eines Summations-OPV addiert. Der OPV transformiert entsprechend den Strom mit dem Widerstand R_T in eine Spannung.

Für die Realisierung des elektronischen Schalters gibt es zwei Ausführungsmöglichkeiten.

Zum einen erfolgt die Umschaltung nach dem Prinzip der Stromverteilung und zum anderen durch zwei in Reihe geschaltete Transistoren (Bild 3a und b) /9/.

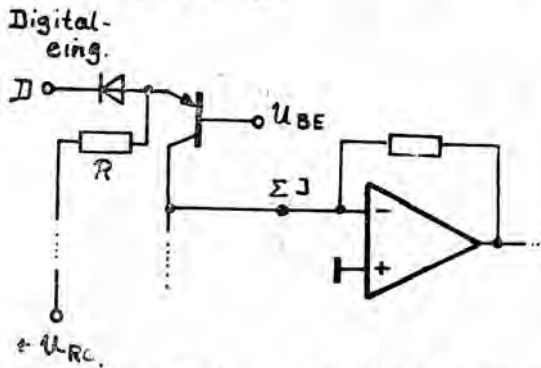


Bild 3a: Elektronischer Schalter mit einem Transistor

Im Bild 3a wird der Strom einmal über den Transistor zur Sammelleitung geführt. Dabei muß am Dateneingang ein "H"-Signal sein, sodaß die Diode gesperrt ist. Bei "L" ist die Diode leitend und der Transistor ist stromlos. Man spricht somit von einer Stromverteilung.

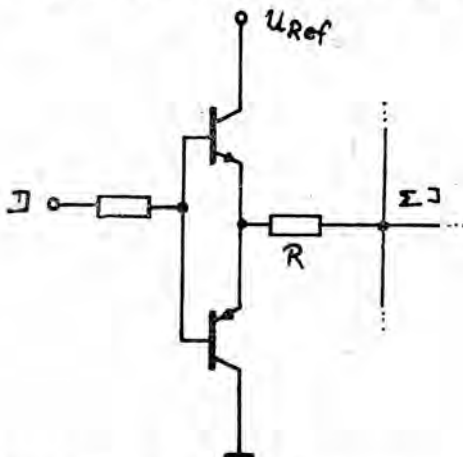


Bild 3b: Elektronischer Schalter mit zwei in Reihe geschalteter Transistoren

Die zweite Ausführungsvariante des elektronischen Schalters wird im Bild 3 b verdeutlicht. Sie ist unter dem Ausdruck "Verstärker mit aktiver Last" bekannt.

2.2.2. D/A-Wandler mit R - 2R Netzwerken

Die Arbeitsweise von D/A-Wandlern mit einem R-2R-Netzwerk basiert auf der binären Stromteilung über Parallelwiderständen. Die Summierung der Ströme erfolgt mit einem Addierverstärker. Der Vorteil dieses Schaltungsprinzips ist, daß nur zwei Widerstandswerte erforderlich sind. Sie stehen im Verhältnis 1 : 2. Dabei kommt es nicht auf den Absolutwert der Widerstände, sondern nur auf die relativen Toleranzen der Widerstände untereinander an. Diese Tatsache erweist sich vor allem für die integrierte Schaltungstechnik als sehr vorteilhaft. Im Bild 4a und b sind die beiden Ausführungsvarianten eines R-2R-D/A-Wandlers dargestellt.

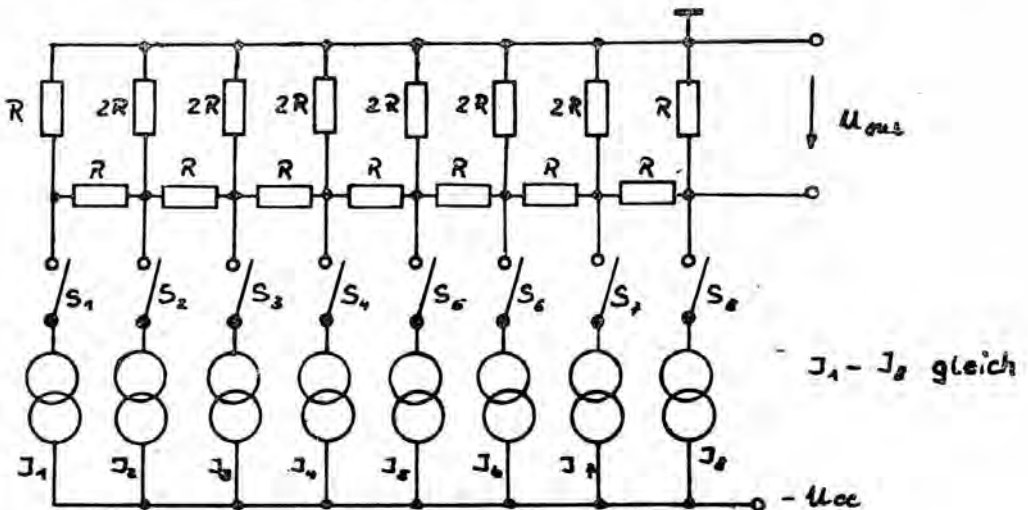


Bild 4a: 8 Bit DAC mit R-2R-Netzwerk und geschalteten Strömen

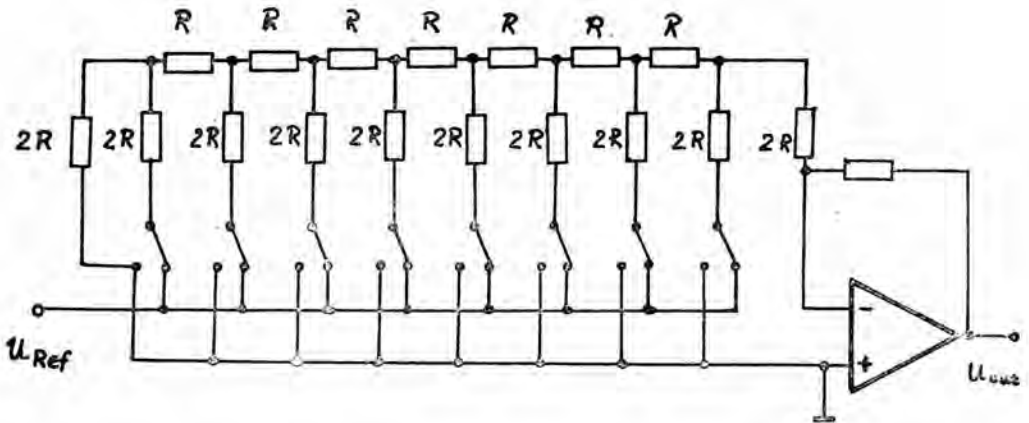


Bild 4b: 8 Bit DAC mit R-2R-Netzwerk und geschalteten Spannungen

Die D/A-Wandler mit geschalteten Stromquellen (Bild 4a) findet ihre Anwendung vor allem in der Bipolartechnologie, während die geschaltete Referenzspannung (Bild 4b) vorrangig in der CMOS-Technik Verwendung findet.

2.2.3. BCD-D/A-Wandler

Bisher wurden die D/A-Wandler mit binärer Wichtung gesprochen. Die Anwendung von BCD-D/A-Wandlern in einigen Bereichen der Meß- sowie BMSR-Technik sollte jedoch nicht übersehen werden. Bei diesen Code werden die Ziffern eines Zahlenwortes (= einer Vierergruppe) binär kodiert. Die Stufung zwischen zwei Vierergruppen ist jedoch beim BCD-Code 10 : 1.

Die Realisierung eines BCD-D/A-Wandlers könnte prinzipiell wie im Bild 2 dargestellt, erfolgen. Dabei muß die Wichtung der Vierergruppen statt 16 : 1 dann 10 : 1 betragen.

Eine andere Variante eines 3 Dekaden-BCD-DAU zeigt Bild 5 /9/.

Das Netzwerk ist so dimensioniert, daß sich zwischen jedem Knotenpunkt K 1 ... K 6 und Masse ein Ersatzwiderstand von R (z.B. im angegebenen Beispiel für die Präzisionswiderstände) ergibt. Der Vorteil dieser Schaltungsanordnung ist, daß nur ein kleiner Bereich für die Präzisionswiderstände benötigt wird. Weiterhin werden jedoch Konstantstromquellen mit einem Stromverhältnis von

2 : 1 benötigt. Für die Konstantstromquellen sind nur die relativen Abweichungen zueinander von Interesse. Der Absolutwert wird in den meisten Fällen mit einem externen Regelverstärker dem "Normwert" angeglichen.

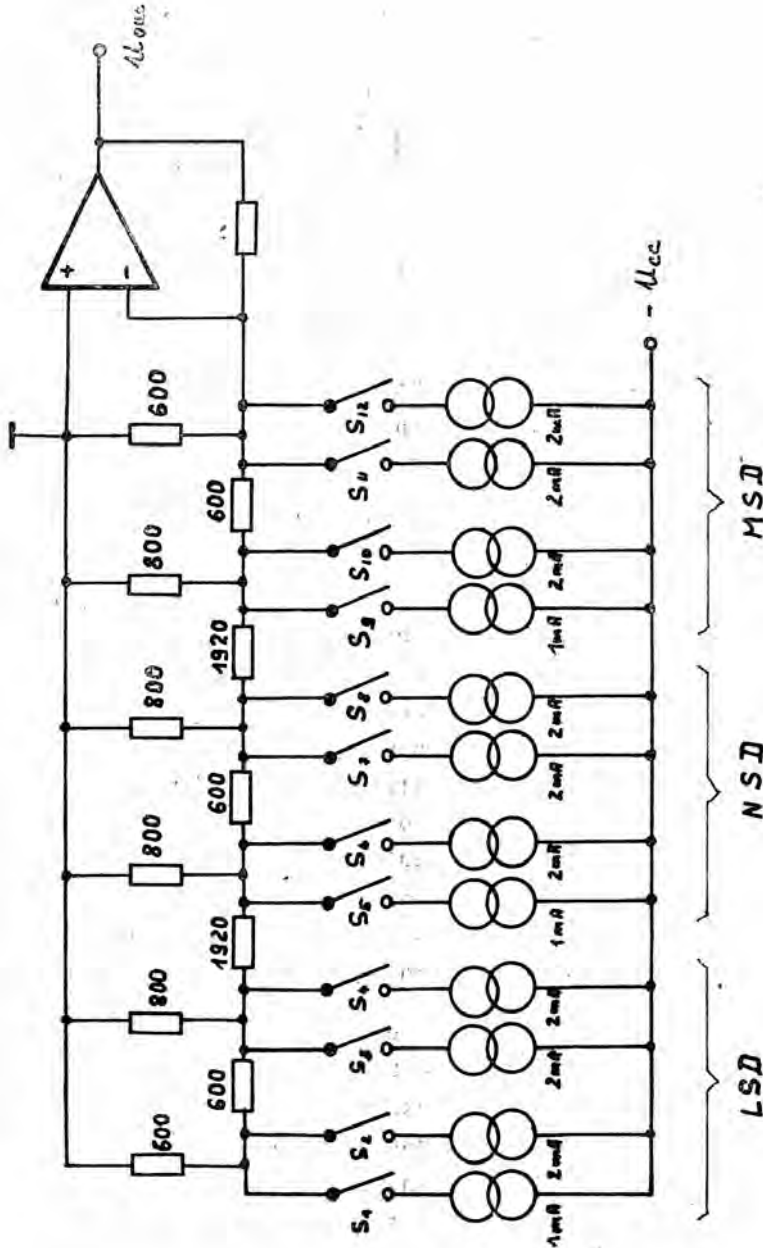


Bild 5: BCD-D/A-Wandler

2.2.4. D/A-Wandler mit bipolarer Ausgangsspannung

Der Einsatz von D/A-Wandlern mit bipolarer Ausgangsspannung ist oft dann erforderlich, wenn er zur A/D-Wandlung benötigt wird.

Die bipolare Ausgangsspannung beträgt dann meistens $U_{out} = 0 \dots \pm 5 \text{ V}$ oder $U_{out} = 0 \dots \pm 10 \text{ V}$.

Zwei Schaltungsvarianten zur Erzeugung eines bipolaren Ausgangssignals zeigen Bild 6a und 6b.

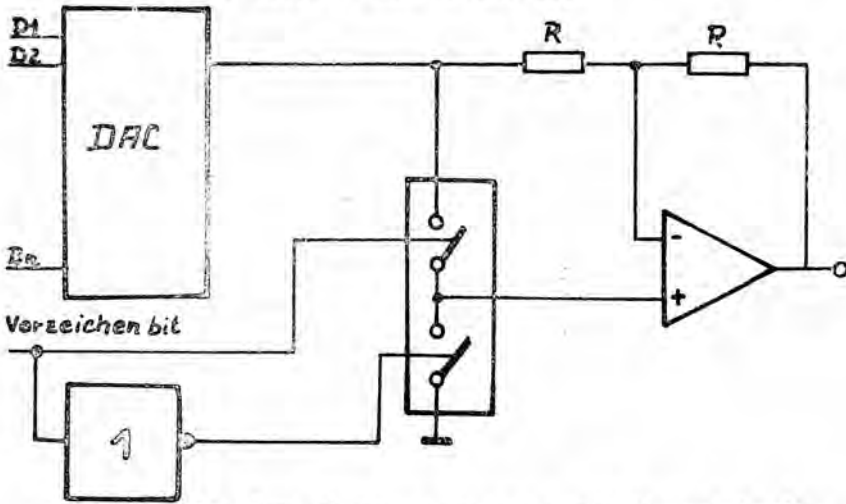


Bild 6a: Bipolare Ausgangsspannung mit Vorzeichenbit

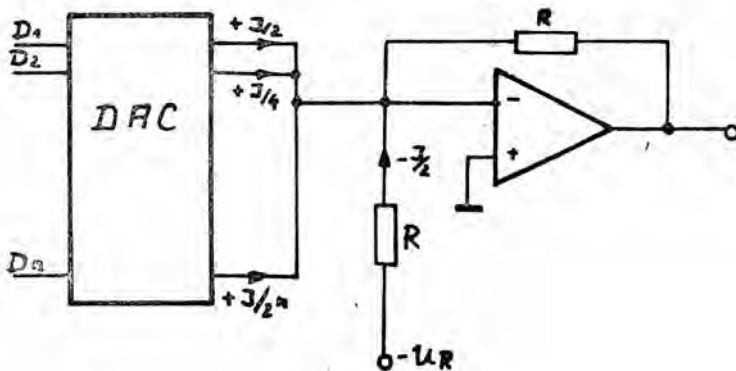


Bild 6b: Bipolare Ausgangsspannung mit versetzten Dualcode

Die Schaltung nach Bild 6a gilt für einen D/A-Wandler, bei dem das Vorzeichenbit direkt zur Umsteuerung der Polarität verwendet wird. Der OPV arbeitet je nach Schalterstellung als invertierender ($V_U = -1$) oder nichtinvertierender Verstärker ($V_U = +1$).

Im Beispiel nach Bild 6b arbeitet der D/A-Wandler im bipolaren Betrieb. Dabei wird mit dem versetzten Dual/Kode gearbeitet. Dem Summationspunkt muß der Strom $-I/2$ zusätzlich zugeführt werden. Der Strom $+I/2$ ist dabei der Strom, der in den Summationspunkt fließt, wenn das höchstwertigste Bit (MSB) eingeschaltet ist. MSB-Bit ein bedeutet, daß die Ausgangsspannung dann 0 V ist. Mit den restlichen Bits wird dann die Auflösung und Genauigkeit in jeweils einer Richtung (Positiv oder negative Spannung) bestimmt.

2.2.5. Multiplizierende D/A-Wandler

Die Übertragungsfunktion eines D/A-Wandlers wird mit

$$U_A = U_R \cdot X$$

bezeichnet. Bisher wurde die Spannung U_R stets als Konstante (Referenz) betrachtet. Wird diese Größe auch variabel gestaltet, so kann man die Ausgangsspannung mit zwei einstellbaren Größen beeinflussen. Diese Wandler werden multiplizierende D/A-Wandler genannt. Sie gestatten die Multiplikation einer analogen Größe (durch U_R) mit einer digitalen Größe (dargestellt durch das Digitalwort X). Das Produkt liegt am Ausgang des D/A-Wandlers in analoger Form (Strom oder Spannung) vor.

Je nach anliegenden Eingangssignalen wird in

- Einquadranten - Multiplizierer (U_R und X sind unipolar)
- Zweiquadranten - Multiplizierer (U_R oder X unipolar, die andere Größe ist bipolar)
- Vierquadranten - Multiplizierer (U_R und X sind bipolar)

unterschieden.

Der multiplizierende D/A-Wandler ist neben der echten D/A-Wandlung ein weit verbreiteter Anwendungsbereich.

Das sind zum Beispiel im NF-Bereich vor allem die digital steuerbaren Dämpfungsteller. Sie gibt es mit binär- oder logarithmisch gewichteter Steuerkennlinie.

Ein weiteres Anwendungsgebiet des multiplizierenden DAU's sind die "Gleitkomma-D/A-Wandler".

Eine ausführliche Darstellung ist in /11/ gegeben.

2,3. Indirekte D/A-Umsetzverfahren

Ein weiteres Grundprinzip der D/A-Umsetzung ist der integrierende D/A-Wandler /13/. Es ist eine D/A-Umwandlung, die Zwischengröße, eine Pulszahl oder Pulsdauer besitzt. Diese Wandler lassen sich unter Verwendung von vorrangig digitaler Schaltungstechnik aufbauen. Die analoge, meist kritische Schaltungstechnik (Drift-, Offset-, TK-Einflüssen) beschränkt sich auf ein Minimum. Das Schaltungsprinzip ermöglicht es, den D/A-Wandler mit BCD - als auch mit Binärwichtung auszulegen. Das Grundprinzip zeigt Bild 7.

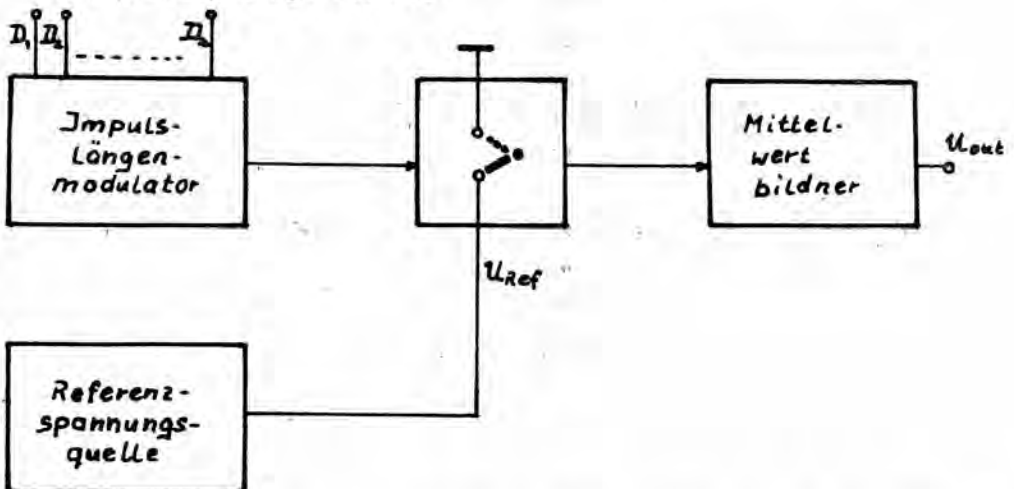


Bild 7: Prinzip eines integrierenden (indirekten) D/A-Wandlers

Das Digitalwort wird in einem Modulator in eine Zwischen größe (Tastverhältnis) umgewandelt. Über einen Anlogschalter wird eine Referenzspannung, abhängig vom modulierten Digitalsignal,

auf eine mittelwertbildende Schaltungsanordnung geschaltet. Die Mittelwertbildung erfolgt über einen Integrator (OPV) oder einen Tiefpaß. Eine entsprechend praktische Realisierung dieses Verfahrens zeigt /14/.

Ergänzend soll das Prinzip des aktiven Stromteilers mit geschalteten Stromquellen /15/ und die transformatorischen D/A-Wandler genannt werden.

3. Kenngrößen und Fehler bei D/A-Wandlern

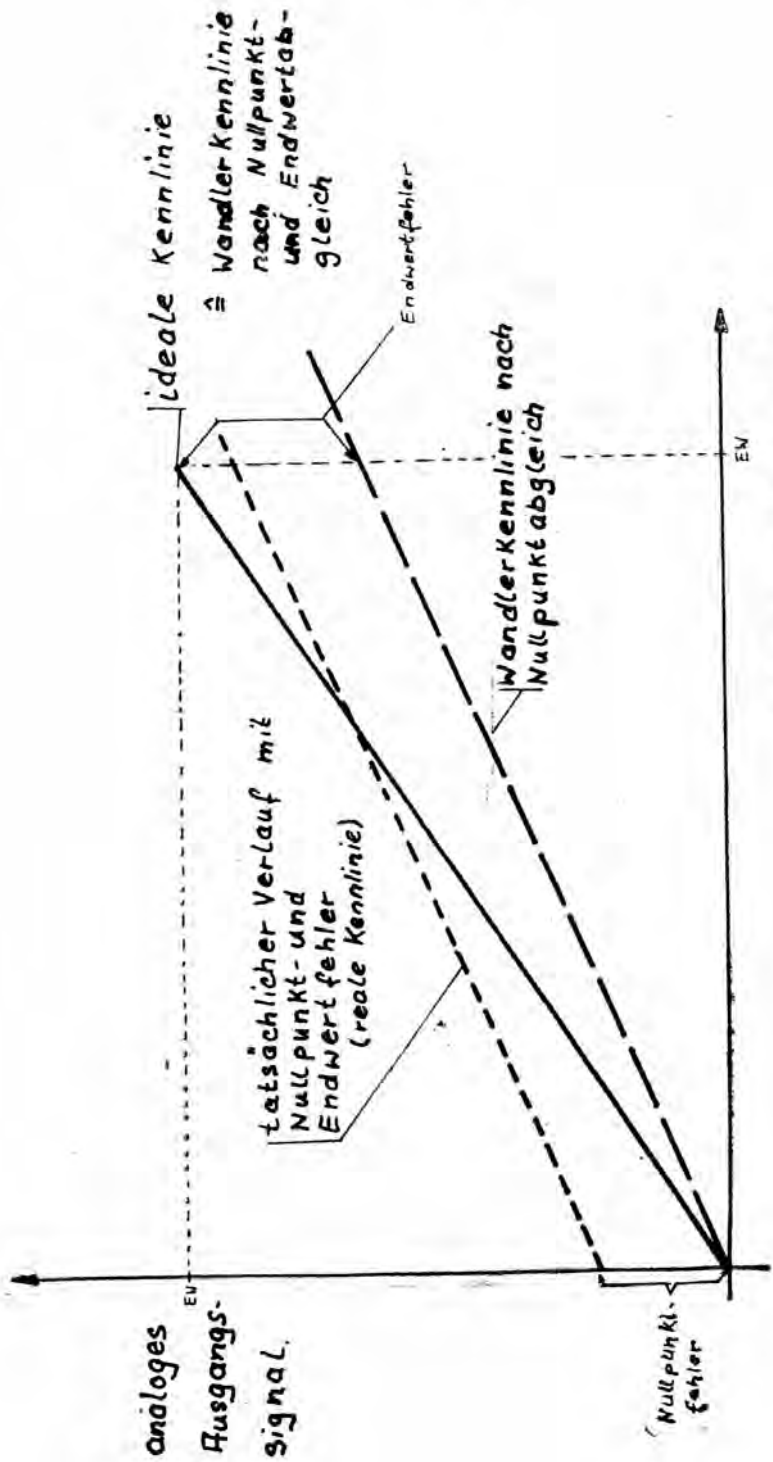
Die wichtigsten Eigenschaften eines D/A-Wandlers werden im wesentlichen durch die drei Faktoren Genauigkeit, Stabilität und Geschwindigkeit gekennzeichnet. Eine ausführliche Darstellung ist in /1/ und /5/ zu finden.

3.1. Genauigkeit

Bisher wurden die D/A-Wandler stets als Umsetzer mit einer idealen Kennlinie betrachtet. Eine ideale Kennlinie kann es jedoch in der Praxis nicht geben, da alle Bauelemente des Wandlers bestimmte Fehler besitzen. Das sind die Toleranzen der Widerstände des R-2R-Netzwerkes, Innenwiderstände der Stromquellen und Referenzspannungsquellen sowie der Einfluß der Sperr- und Durchlaßwiderstände der Strom- bzw. Spannungsquellenschalter.

Somit treten in der Praxis bestimmte Abweichungen von der idealen Übertragungskennlinie eines D/A-Wandlers auf. Im Bild 8 werden die Fehlergrößen Unipolaroffset- und Endwertabweichung, sowie die Beseitigung dieser durch den Abgleich des Wandlers dargestellt.

- Als Unipolaroffsetfehler wird der Fehler bezeichnet, der am Ausgang des DAU's bei angelegtem digitalen Eingangskode "L L L L...L", ungleich von 0 ist (Parallelverschiebung der Ausgangskennlinie).
- Der Endwertfehler (bzw. Verstärkungsfehler) bezeichnet die Abweichung des Ausgangssignales bei angelegtem Eingangskode "H H H H...H" (Drehung der Ausgangskennlinie im Nullpunkt) vom idealen Endwert.



Digitales Eingangssignal

Bild 8: Nullpunkt- und Endwertfehler eines D/A-Wandlers

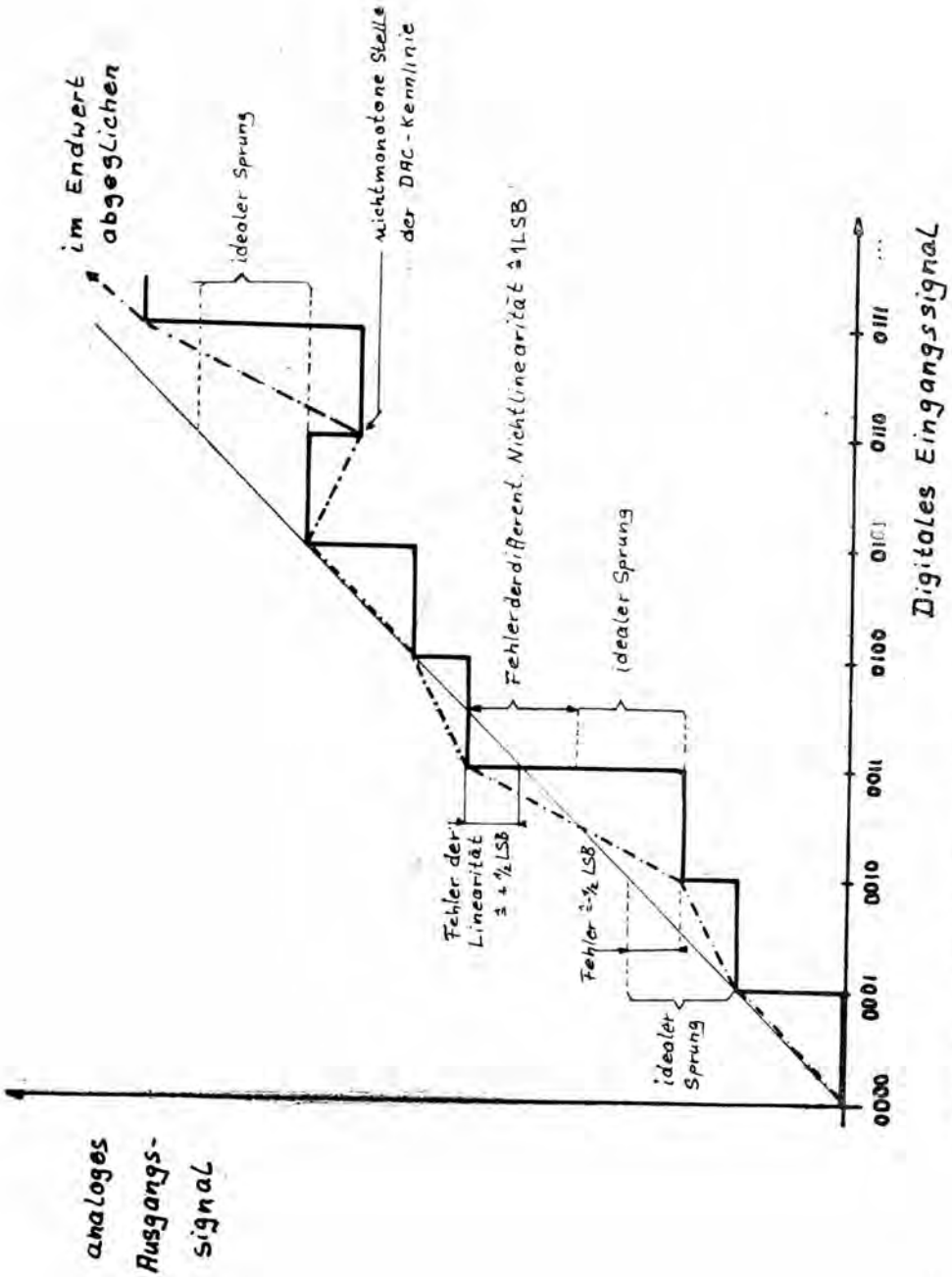


Bild 9: Linearitäts-, differentieller Nichtlinearitäts- und Monotoniefehler eines D/A-Wandlers

- Die entscheidende Größe, die auf die Genauigkeit eines D/A-Wandlers Einfluß hat, ist die Linearität. Sie kann in die integrale und differentielle Nichtlinearität unterteilt werden.
- Die differentielle Nichtlinearität (DNL) beschreibt die Differenz zweier benachbarter diskreter Amplitudenwerte, hervorgerufen durch die Änderung von einem LSB.
- Im Gegensatz zur differentiellen Nichtlinearität beschreibt die integrale Nichtlinearität (F_L) den absoluten Fehler des Ausgangssignals zur idealen Kennlinie (Bild 9).
- Die Monotonie charakterisiert die Übertragungskennlinie eines D/A-Wandlers. Ein monotoner Wandler liegt dann vor, wenn die differentielle Nichtlinearität ≤ 1 LSB ist.

3.2. Stabilität

Zur Beurteilung der Stabilität der Bauelemente werden die Abhängigkeit von der Temperatur, von der Betriebsspannung und das Langzeitverhalten herangezogen. Dabei sind die wesentlichen Parameter eines D/A-Wandlers, wie Linearität (Genauigkeit), Endwert und Offset ausschlaggebend für die Stabilität eines D/A-Wandlers.

- Für das Temperaturverhalten können folgende Kenngrößen angegeben werden:
 - Nullpunktdrift (TK des Nullpunktes) in ppm/K
 - Verstärkungsdift (TK des Endwertes) in ppm/K
- Die Betriebsspannungsabhängigkeit des Ausgangssignals eines D/A-Wandlers wird in der Regel mit mV/V bzw. μ A/V, jeweils auf den Skalenendwert bezogen, angegeben.

3.3. Geschwindigkeit

Die Einschwingzeit (oder auch Setzzeit genannt) ist die wichtigste dynamische Kenngröße eines D/A-Wandlers. Mit der Ein-

schwingzeit wird die Zeit bezeichnet, die vom Anlegen des digitalen Eingangssignals bis zu dem Zeitpunkt, in dem das analoge Ausgangssignal seinen Endwert von $\pm 1/2$ LSB erreicht hat, vergeht.

Für die Einschwingzeit können zwei Einschaltsprungfunktionen genannt werden

- Änderung aller Bits des Datenwortes von "L" nach "H" bzw. umgekehrt.
- Änderung des Ausgangshubes um 1 LSB an der Stelle MSB (MSB - 1 LSB). Dabei wird das Datenwort " H L L L L ... L " nach " L H H H H ... H " bzw. umgekehrt geschaltet.

Die Einschwingzeit wird in den meisten Fällen für eine Fehlergrenze von $\pm 1/2$ LSB der Genauigkeit des Wandlers angegeben. Im Bild 10 wird einmal der Einschwingzeitfehler des D/A-Wandlers in Abhängigkeit der Zeitkonstanten dargestellt.

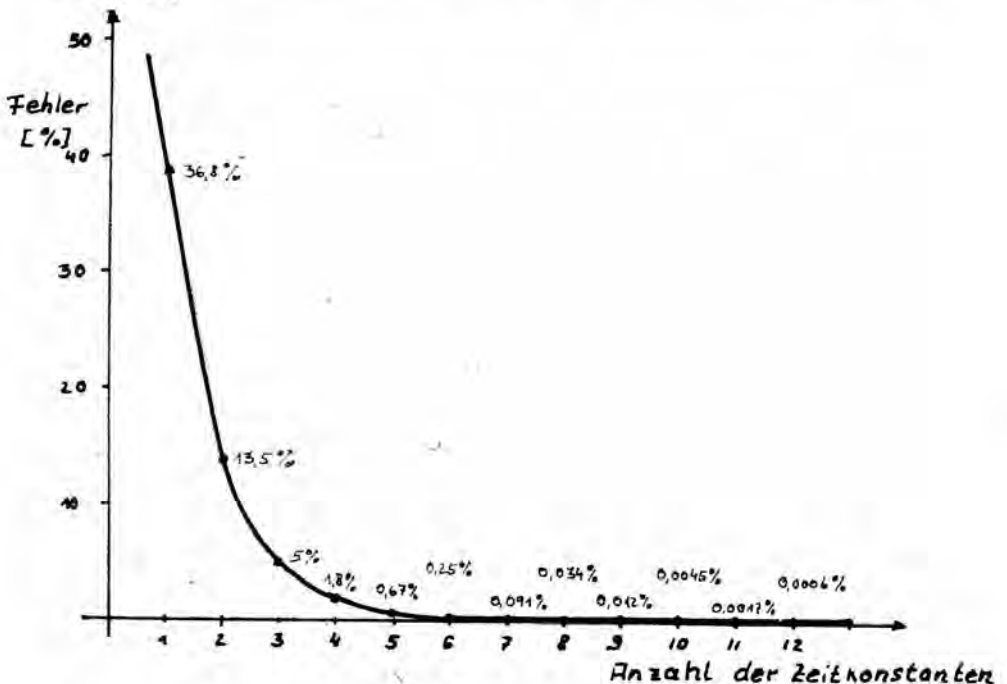


Bild 10: Einschwingzeitfehler eines D/A-Wandlers in Abhängigkeit der Anzahl der Zeitkonstanten

Die Glitch-Freiheit ist keine Kenngröße eines D/A-Wandlers, bezeichnet aber in gewissem Maße die "Güte".
Glitches - sind Störnadeln im Ausgangssignal eines DAC's (Bild 11).

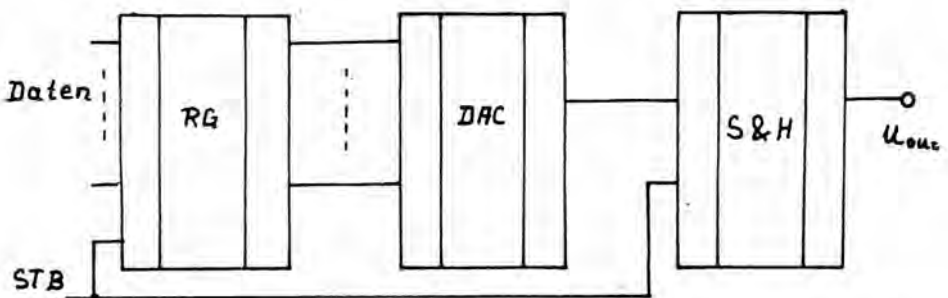
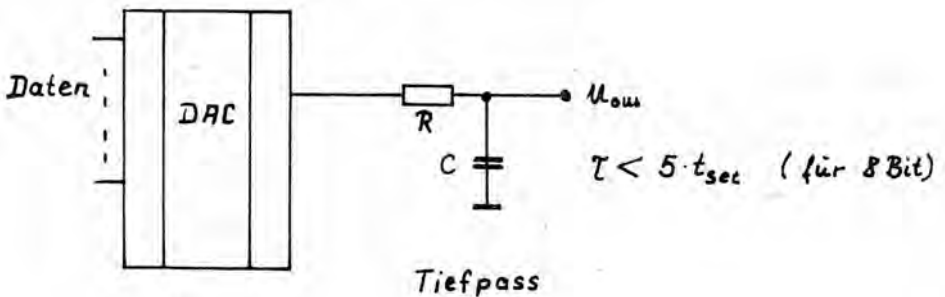
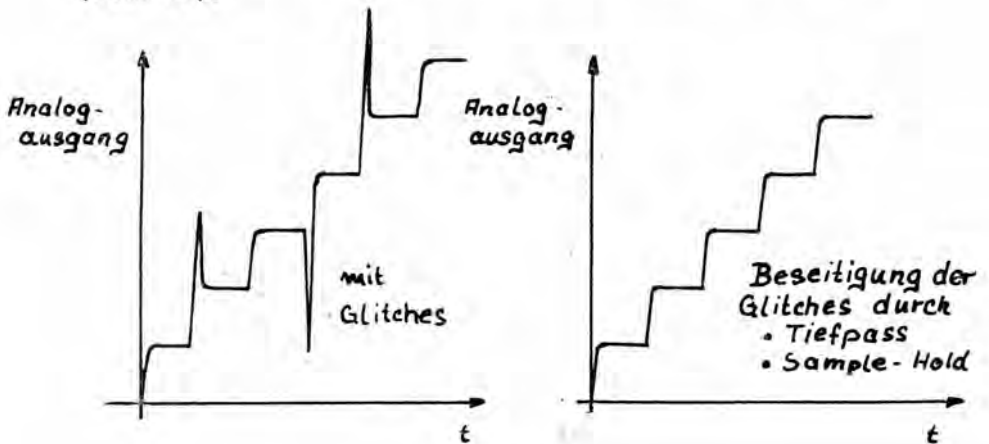


Bild 11: D/A-Wandler - Ausgangssignal mit Glitches und deren Beseitigungsmöglichkeiten

Sie entstehen durch unterschiedliche Ein- und Ausschaltzeiten der einzelnen Strom- oder Spannungsquellenschalter.

Es existieren somit positive und negative Störnadeln. Die Beseitigung solcher Glitches kann mit einem Tiefpass oder mit einem nachgeschalteten S & H - Baustein beseitigt werden.

4. D/A-Wandlerfamilie C 565 C, C 565 C 1, C 5650 C und C 5658 C

4.1. Funktion und Aufbau der D/A-Wandler

Der integrierte D/A-Wandlerschaltkreis C 565 C ist ein schneller DAU mit 12 Bit Genauigkeit.

Die D/A-Wandler C 565 C 1, C 5650 C und C 5658 C besitzen eine Auflösung von 12 Bit mit einer Genauigkeit von 11,10 bzw. 8 Bit.

Sie enthalten alle wesentlichen Baugruppen eines funktionsfähigen D/A-Wandlers. Die DAC's zeichnen sich durch einen hohen Integrationsgrad und geringen Leistungsverbrauch aus. Sie bestehen entsprechend ihrer Genauigkeit aus einem Präzisionswiderstandsnetzwerk, schnellen bipolaren Stromschaltern einer Referenzspannungsquelle und anderen Schaltungseinheiten. Der Linearitätsfehler (integraler) sowie die Offset- und Endwerte des C 565 C, C 565 C 1 und des C 5650 C werden abgeglichen.

Die Linearitätsfehler dieser Bauelemente sind kleiner $\pm 1/2$ LSB bei $T_a = 25^\circ \text{C}$ und im Temperaturbereich von $T_a = 0 \dots +70^\circ \text{C}$ kleiner $\pm 3/4$ LSB vom Endwert.

Die Eingänge der Wandler sind TTL- und + 5 V CMOS - kompatibel und "H" aktiv. Die nicht benutzten Eingänge der C 565 C 1, C 5650 C, C 5658 C sind somit auf Masse zu schalten.

Die D/A-Wandler befinden sich in einem 24 poligen Keramikgehäuse und können im Betriebespannungsbereich von $U_{cc} = \pm 11,4 \text{ V}$ bis 16,5 V eingesetzt werden.

Im Bild 12 sind die Prinzipschaltung und Anschlußbelegung der D/A-Wandlerfamilie C 565 C dargestellt.

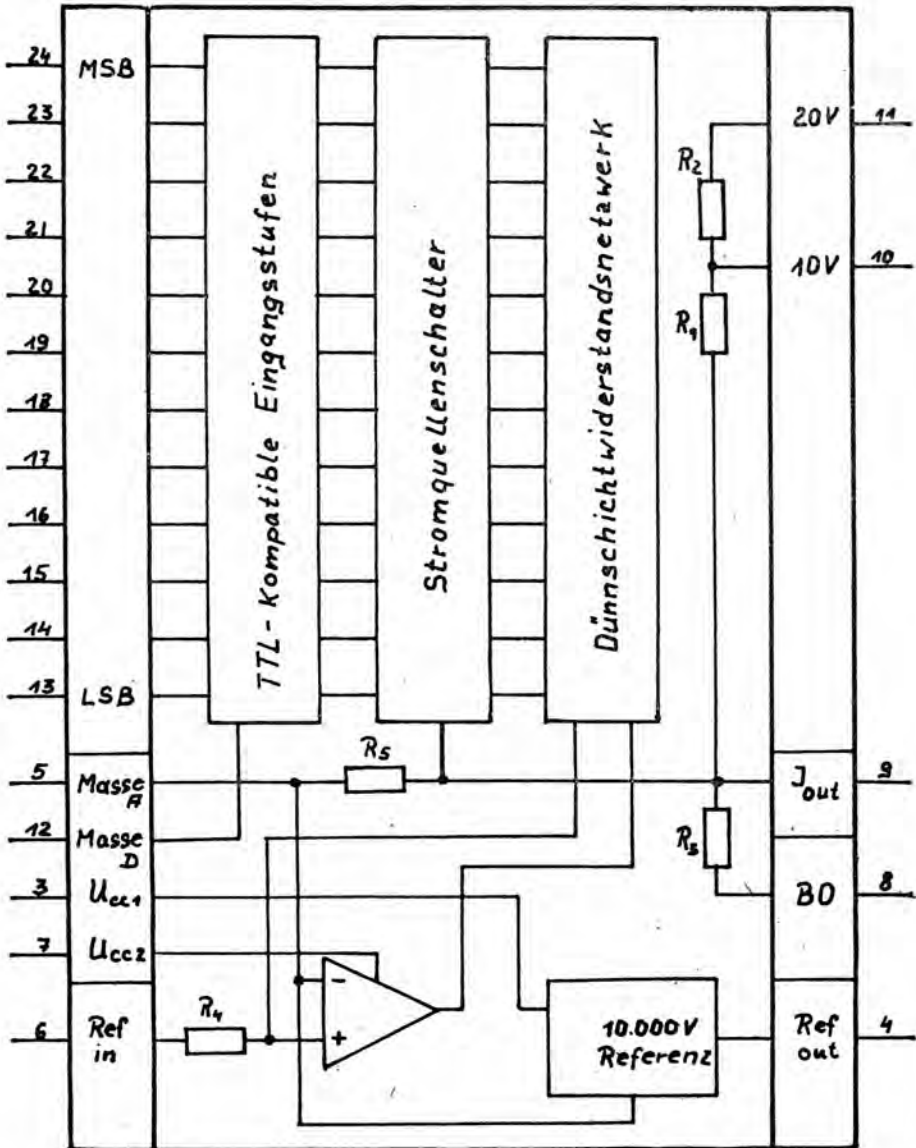


Bild 12: Blockschaltbild und Anschlußbelegung der D/A-Wandlerfamilie C 565 C

4.2. Applikative Hinweise zum Einsatz der D/A-Wandler

- Die Betriebsspannungen U_{CC1} und U_{CC2} sind jeweils mit einem Elektrolytkondensator ($22\mu\text{F} / 25\text{V}$) und einem Scheibenkondensator (22nF) gegen Masse abzublocken.
- Die Referenzmasse ist im Interesse einer hohen Genauigkeit des Wandlers möglichst dicht am Bauelement mit der Bezugsmasse zu verbinden.
Prinzipiell ist bei Wandlern mit geringeren Anforderungen an die Genauigkeit (z.B. C 5658 C) eine andere Führung von Referenzmasse (Analogmasse) und Bezugsmasse (Digitalmasse) möglich.
- Im Unipolarbetrieb des Wandlers kann der Bipolaroffseteingang zum Unipolaroffsetabgleich verwendet werden. Der Offsetabgleich (unipolar oder bipolar) erfolgt immer vor dem Endwertabgleich. Als Einstellregler sollten zugunsten der Einstellsicherheit Regler mit Spindel verwendet werden.
- Die D/A-Wandlerbaureihe C 565 C besitzt als analoges Ausgangssignal einen Strom $I_{\text{out}} = 0 \dots -2\text{ mA}$ im Unipolarbetrieb und $I_{\text{out}} = 0 \dots \pm 1\text{ mA}$ im Bipolarbetrieb.
Für eine ungepufferte Ausgangsspannung (ohne externen OPV) können für den Unipolarbereich $U_O = 0 \dots -1,5\text{ V}$ und den Bipolarbereich $U_O = 0 \dots \pm 1\text{ V}$ bei entsprechender Widerstandsbeschaltung erreicht werden.
- Mit einem externen OPV können unter Verwendung der internen Widerstände im gepufferten Betrieb folgende Ausgangsspannungsbereiche eingestellt werden.
 - 0 + 5 V
 - 0 + 10 V
 - 0 + 20 V
 - 0 $\pm 2,5\text{ V}$
 - 0 $\pm 5\text{ V}$
 - 0 $\pm 10\text{ V}$

Die Umsetzungsgeschwindigkeit (Einschwingzeit) des D/A-Wandlers hängt dann ausschließlich von dynamischen Eigenschaften des externen OPV ab.

- Der multiplizierende Betrieb des D/A-Wandlers ist in einem Referenzspannungsbereich von $U_{Ref} = + 1,5 \dots + 12 \text{ V}$ möglich, wobei jedoch im gesamten Bereich außer beim C 5658 C die angegebene Linearität des jeweiligen Wandlertyps nicht mehr garantiert wird. Bei der Verwendung zeitlich schnell veränderlicher Referenzeingangsspannungssignale, (z.B. bei digitalen Funktionstellern) ist die Anstiegsgeschwindigkeit des internen Regelspannungs-OPV (slew-rate von $S \approx 15 \text{ V}/\mu\text{s}$) zu berücksichtigen.
Die externe Referenzspannung wird mit einem typischen Referenzspannungseingangswiderstand von 20 kOhm belastet.
- Beim Einsatz des D/A-Wandlers in sehr schnellen Systemen (D/A-Wandler mit Stromausgang) ist darauf zu achten, daß die einzelnen Bits jedes Datenwortes möglichst zeitgleich angelegt werden. Dieser Forderung ist durch geeignete Mittel (getaktete Torschaltungen oder Register) nachzukommen, da das Ausgangssignal durch unterschiedliches Schalten der Bits durch Glitches (Störnadeln) gestört ist (siehe Bild 10).
- Die Eingänge und Ausgänge der D/A-Wandler sind vor externen elektrostatischen Aufladungen zu schützen.

4.3. Applikationsbeispiele

Die im folgenden Kapitel enthaltenen Applikationsbeispiele stellen eine Auswahl aus dem großen Einsatzgebiet der D/A-Wandler (DAC) dar. Für alle angegebenen Applikationen lassen sich unter Berücksichtigung der wandlertypabhängigen Dimensionierung für den Nullpunkt und Endwertabgleich beliebige BE der C 565er-Reihe einsetzen.

Es wird in den nachfolgenden Beispielen jedoch immer nur ein Typ eingesetzt.

4.3.1. C 565 C - 12 Bit - DAC mit interner Referenz und unipolarer Ausgangsspannung

Im ersten Beispiel (Bild 13) wird der C 565 C als D/A-Wandler

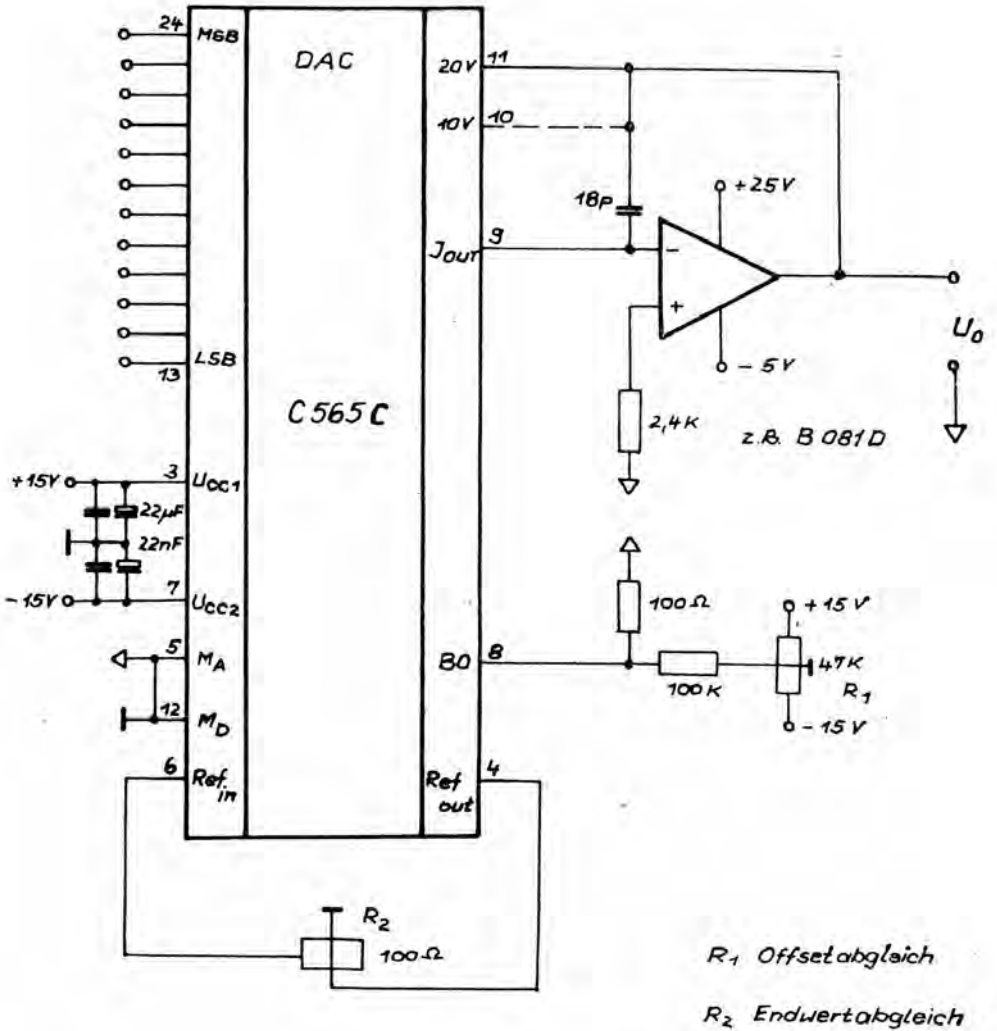


Bild 13:

C 565 C - 2 Bit-DAC mit interner Referenz und unipolarer Ausgangsspannung

mit 12 Bit Genauigkeit und Auflösung eingesetzt. Er liefert je nach Beschaltung des OPV's eine unipolare Ausgangsspannung von:

- 0 ... + 5 V Pin 11 verbunden mit Pin 9, Pin 10 am Ausgang des OPV's
- 0 ... + 10 V Pin 10 am Ausgang des OPV's
- 0 ... + 20 V Pin 11 am Ausgang des OPV's

Der Offsetabgleich wird mit dem Regler R_1 über den Spannungsteiler (100 kOhm/100 Ohm) am Bipolaroffseteingang (Pin 13) vorgenommen. Der sich anschließende Endwertabgleich auf eine der gewählten Ausgangsspannungsvarianten erfolgt mit dem Regler R_2 . Für beide Einstellregler sollten für eine gute Einstellbarkeit Regler mit niedrigem TK und Spindel verwendet werden.

Für die Landzeitstabilität des Endwertes ist die Güte der verwendeten Widerstände und Einstellregler ausschlaggebend.

4.3.2. C 5650 C - 10 Bit - DAC mit externer Referenz und bipolarer Ausgangsspannung

Der C 5650 C arbeitet im Bild 14 in der Standardschaltung für einen D/A-Wandler mit bipolarer Ausgangsspannung.

Die Referenzspannung für den D/A-Wandler wird extern erzeugt. Diese Variante kann dann zum Einsatz kommen, wenn der TK der internen Referenzen nicht ausreicht. Im angegebenen Beispiel wird ein Referenzelement B 589 Nq (TK = 10 ppm) verwendet. Für den notwendigen Ausgangs-OPV und dem OPV zur Referenzspannungserzeugung kann vorteilhaft der Doppel-OPV B 082 D verwendet werden.

Die bipolaren Ausgangsspannungsbereiche werden durch folgende Beschaltung realisiert:

- 0 ... \pm 2,5 V Pin 11 verbunden mit Pin 9, Pin 10 am Ausgang des OPV's
- 0 ... \pm 5 V Pin 10 am Ausgang des OPV's
- 0 ... \pm 10 V Pin 11 am Ausgang des OPV's

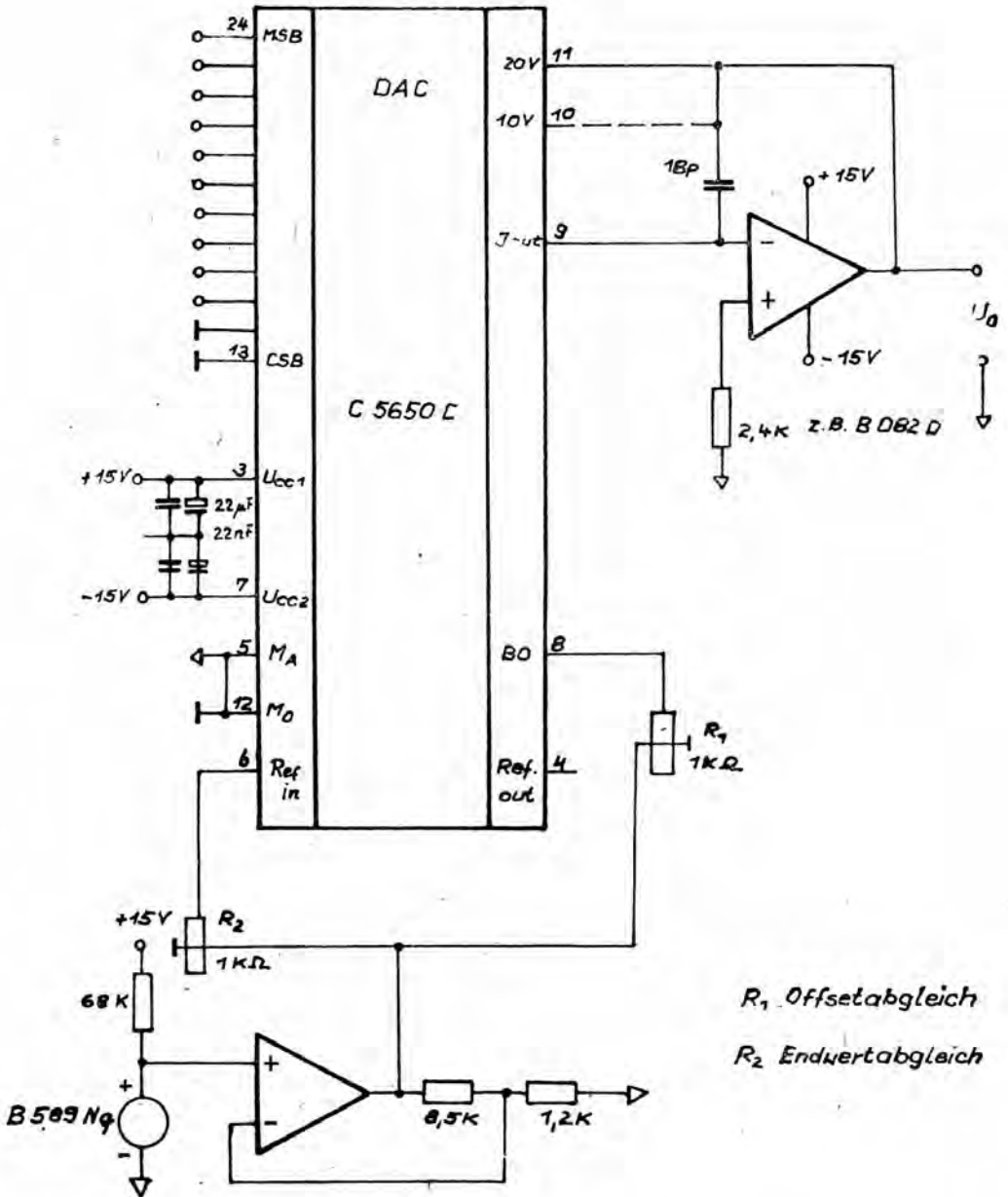


Bild 14: C 5650 C - 10 Bit - DAC mit externer Referenz und bipolarer Ausgangsspannung

4.3.4. Digital steuerbare Stromquelle

Die digitale Steuerung einer Spannung als analoge Ausgangsgröße kommt am häufigsten zur Anwendung.

In einigen Anwendungen ist jedoch gerade der Strom, als steuerbare Größe, von Bedeutung.

In den Bildern 16 (a und b) sind entsprechende Varianten von Spannungs-Stromwandlern dargestellt.

Die Schnittstelle zum D/A-Wandler ist nur prinzipiell gezeigt. Eine entsprechende Dimensionierung kann nach Abschnitt 4.3.1. ... 4.3.3. vorgenommen werden (Nullpunkt- und Endwertabgleich).

4.3.5. μ P-Kopplung für D/A-Wandler

Jeder D/A-Wandler kann mit einem Latch oder einem parallel ladbaren Register an den Systembus eines Mikrocomputers angeschlossen werden. Der typische Systembus eines Mikrocomputers (Bus-Ausgänge) läßt sich in drei Gruppen aufteilen: den Datenbus, den Adreßbus und Steuerbus.

Wenn die Auflösung des D/A-Wandlers kleiner oder gleich der Datenbreite des Mikroprozessors ist, können die Datenleitungen direkt verbunden werden (z.B. C 5658 C am Datenbus des U 880). Ist die Auflösung des DAC's größer (z.B. C 565 C am Datenbus des U 880 oder U 8820), so müssen die Daten in zwei Schritten übertragen werden. Dabei werden in der Regel zuerst die höherwertigen Bits, danach die restlichen, niederwertigen Bits übertragen (Optimierung der Einschwingzeit).

Eine ausführliche Abhandlung dieser Problematik ist in /2/ enthalten.

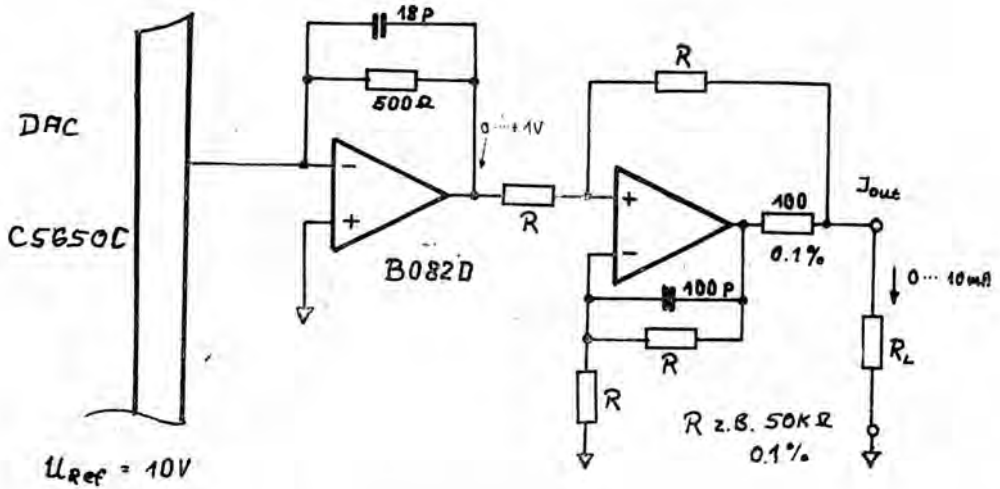


Bild 16a: Digital - programmierbare Stromquelle $I_{out} = 0 \dots 10 \text{ mA}$

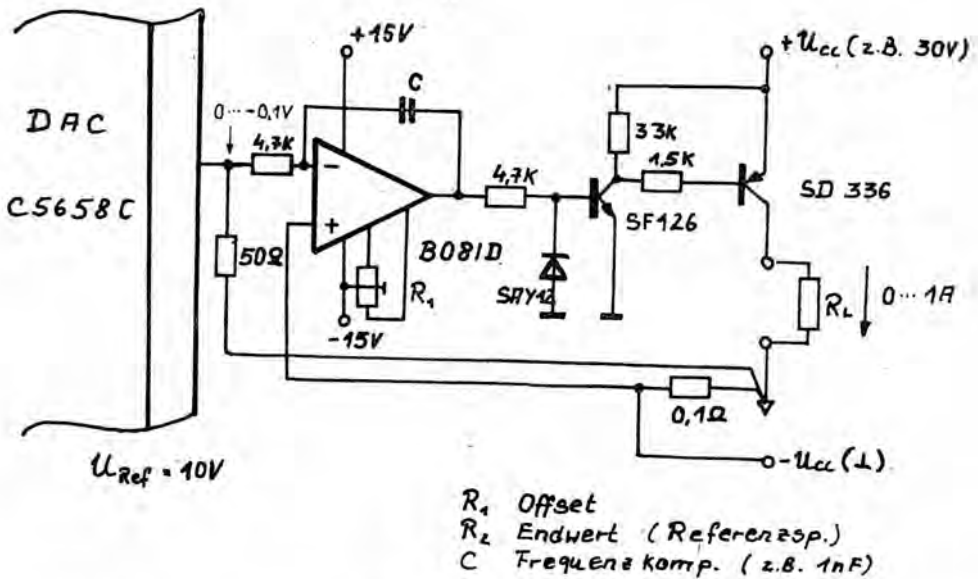


Bild 16 b: Digital - programmierbare Stromquelle $I_{out} = 0 \dots 1 \text{ A}$

4.3.6. Maximalwertspeicher

Die Extremwertspeicherung eines analogen Spannungsverlaufes ist für viele technische Anwendungen ein großes Problem. Das gilt vor allem für die elektrische Messung von mechanischen Größen (Kraft und Dehnung) oder der Temperatur. Die allgemein bekannten analogen Spitzenspannungsspeicher (Sample-and-hold-Schaltungen) besitzen Nachteile, die bei einigen Anwendungen diese Verfahren ausschließen.

- geringe Linearität in einem großen Spannungsbereich
- geringe Speicherzeitkonstante

Der digitale Extremwertspeicher beseitigt in den meisten Fällen diese Nachteile.

Das Prinzip (Bild 17) ist sehr einfach und gleicht dem eines A/D-Wandlers nach dem Kompensationsprinzip.

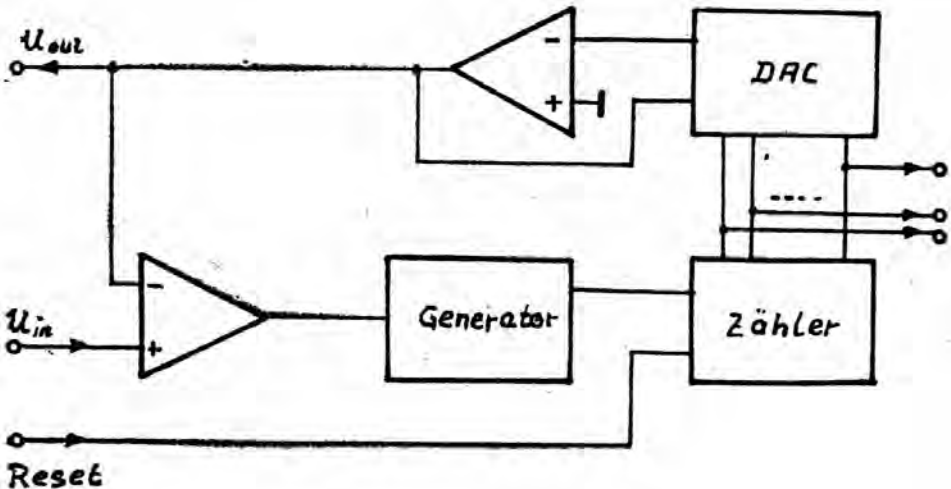


Bild 17: Blockschalbild eines digitalen Maximalwertspeichers

Das dimensionierte Beispiel nach Bild 18 verarbeitet eine Eingangsspannung von $U_E = 0 \dots + 10 \text{ V}$.

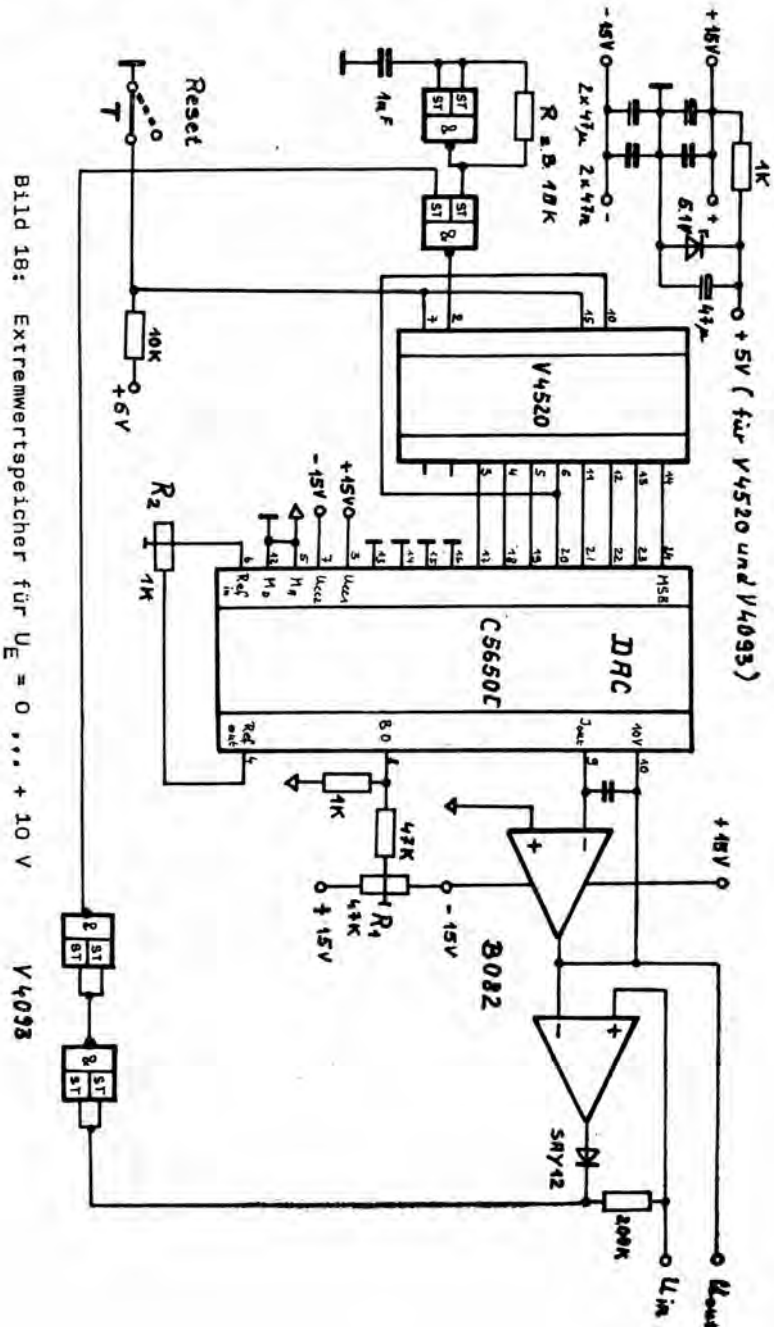


Bild 18: Extremwertspeicher für $U_E = 0 \dots + 10 \text{ V}$

Die digitale Baugruppe besteht aus einem freischwingendem Oszillator (Schmitt-Trigger-Gatter V 4093), der einen 8-Bit-Binärzähler V 4520 D über ein Tor ansteuert. Die Taste T aktiviert die gesamte Schaltung (Taste geschlossen) nach einem Rücksetzen (Taste offen). Ist die Eingangsspannung (U_{in}) kleiner als die Ausgangsspannung (U_{out} $\hat{=}$ der Spannung, die vom Zählerzustand und dem DAC (C5650 C) erzeugt wird), so gibt der Komparator ein "H"-Signal ab.

Dieser schaltet über die beiden Gatter des V 4093 D das Tor am Binärzähler auf.

Der Zähler erhöht seinen Zählerzustand solange, bis über dem D/A-Wandler mit dem Ausgangsspannungs-OPV die $U_{in} < U_{out}$ wird. Dann schaltet der Komparator auf "L" und sperrt das Tor am Binärzähler. Der maximale Wert bleibt solange stehen, bis $U_{in} > U_{out}$ wird. Danach schaltet der Komparator wieder auf "H" und die Ausgangsspannung erhöht sich wieder.

Wird für den Binärzähler (zählt vorwärts) ein Rückwärts-Zähler verwendet (z.B. 2 x V 4029) und die Komparatoreingänge vertauscht, so arbeitet die Schaltung als Minimalwertspeicher. Die Einstellregler R 1 und R 2 gleichen die Schaltung im Nullpunkt und Endwert ab.

4.3.7. Programmierbarer Grenzwertmelder

Grenzwertüberschreitungen in verschiedenen, größeren Überwachungssystemen (z.B. Temperatur) lassen sich effektiv mit Mikroprozessoren verarbeiten. Um die Anlagen optimal zu nutzen, müssen sich die Grenzwerte auch digital programmieren lassen. Eine diesen Anwendungsfällen genügende D/A-Wandler-Schnittstelle zeigt Bild 19.

Der Eingangsspannungsbereich ist im angegebenen Beispiel $U_{in} = 0 \dots + 10/20 \text{ V}$. Als Ausgangssignal steht ein TTL- oder + 5 V - CMOS-Pegel zur weiteren Verarbeitung zur Verfügung. Der Offset- und Endwertabgleich wird durch R_1 und R_2 gewährleistet.

4.3.8. 14-Bit-D/A-Wandler mit C 565 C

Die Grundgenauigkeit (Linearität) des C 565 C beträgt bei $\vartheta_a = 25^\circ \text{C}$, $F_L = \pm 1/2 \text{ LSB}$. Im eingegengten Temperaturbereich und ausgemessenen Bauelementen kann jedoch mit dem C 565 C ein 14-Bit-D/A-Wandler realisiert werden. Dabei muß natürlich zuerst nur von 14-Bit-Monotonie gesprochen werden.

Die dazu optimale Schaltungsanordnung zeigt Bild 20.

Der höchstwertige (ausgemessene) C 565 C arbeitet nur mit den beiden höchstwertigen Bits, und liefert somit das MSB-Bit und das MSB/2-Bit des 14-Bit-D/A-Wandlers. Die Referenzspannung wird von einer Präzisionsquelle geliefert und beträgt 10 V.

Der "niederwertige" C 565 C liefert die restlichen 12 Bit zum 14-Bit-DAC. Der Ausgangsstrom beträgt $1/4$ von dem des ersten DAC's und wird über die entsprechend niedrigere Referenzspannung eingestellt.

Der Abgleich des Gesamtwandlers vollzieht sich in drei Stufen:

1. Nullpunktabgleich mit R_1 , alle Bits "L" $U_{\text{out}} = 0 \text{ V}$

2. Endwertabgleich des höchstwertigen DAC's mit R_2 , Bits des 1. DAC's "H" Bits des 2. DAC's = "L" $U_{\text{out}} = 7,5005 \text{ V}$

3. Gesamtabgleich mit R_3 , alle Bits "H" $U_{\text{out}} = 10,000 \text{ V}$

Als Ausgangsspannungs-OPV zur Strom-Spannungswandlung sollte ein der 14-Bit-Genauigkeit entsprechender Typ verwendet werden (z.B. MAA 725).

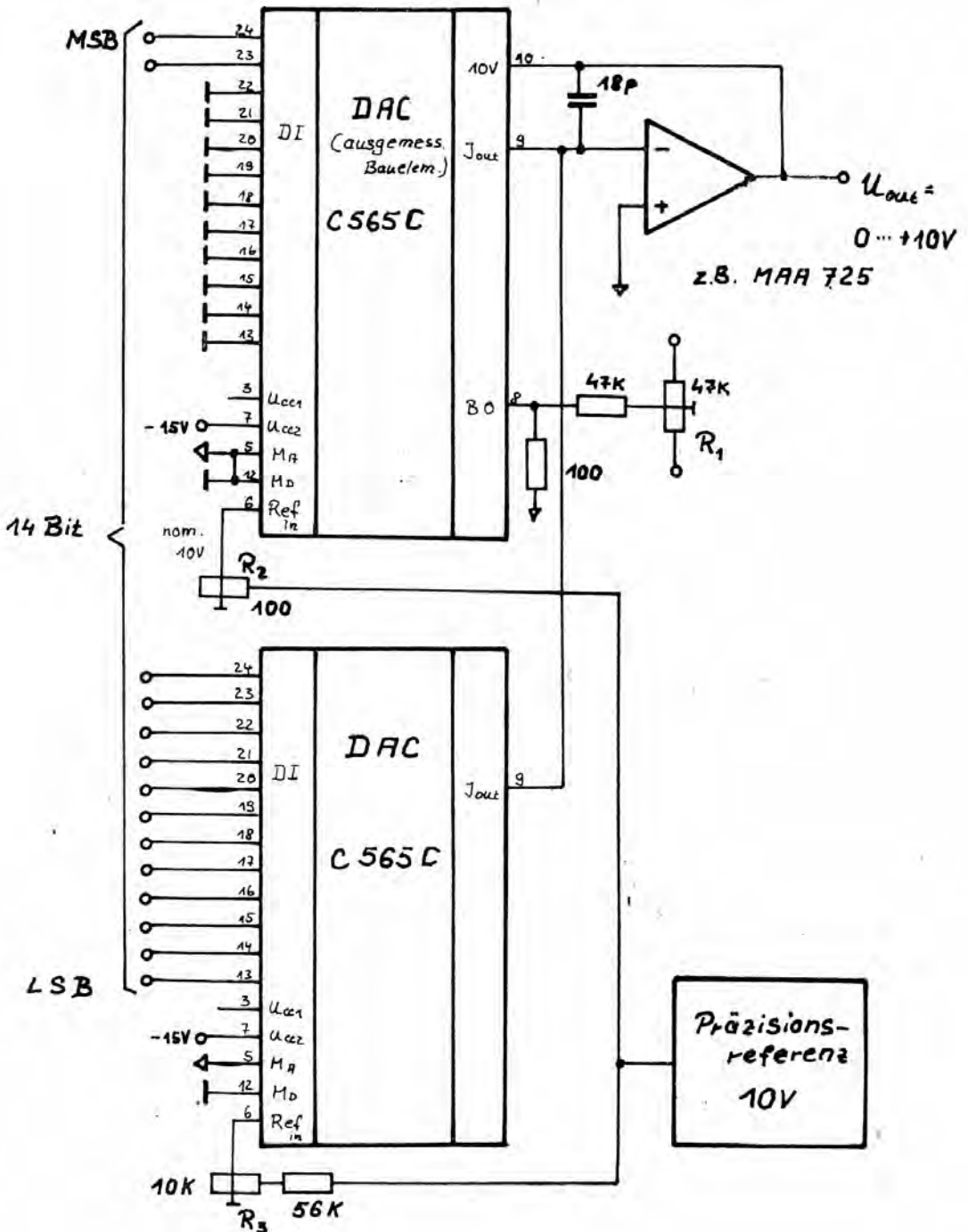


Bild 20: 14-Bit-D/A-Wandler

4.3.9. Digitaler Signalabschwächer

Der vorhandene externe Referenzspannungsanschluß des C 565 D erlaubt den multiplizierenden Betrieb des D/A-Wandlers. Bild 21 zeigt ein dimensioniertes Beispiel für den Einsatz des C 565 C in einer Zweiquadrantenmultiplizierschaltung. Da der nutzbare Referenzeingangsspannungsbereich des C 565 D nur 1,5 ... 12 V beträgt, muß das bipolare Eingangssignal von $U_{in} = 0 \dots \pm 10 \text{ V}$ in eine unipolare Spannung von + 2 ... + 12 V umgesetzt werden. Der OPV - I invertiert das Eingangssignal mit $V_u = 0,5$ ($\rightarrow U_{in} = 0 \dots \pm 5 \text{ V}$). Gleichzeitig wird dem invertierenden Eingang von OPV-I ein Offsetsignal vom OPV-II aufgeprägt.

Daraus ergibt sich das umgesetzte Signal zu + 2 ... + 12 V. Das digital abgeschwächte Eingangssignal vom DAC (1) wird dem OPV III zugeführt. Dieser wandelt den Strom in eine Spannung um. Gleichzeitig bildet er die Differenz mit dem Ausgangssignal von DAC (2). Dieser D/A-Wandler schwächt das Offsetsignal, welches am OPV I zugeführt wurde, gleichzeitig ab.

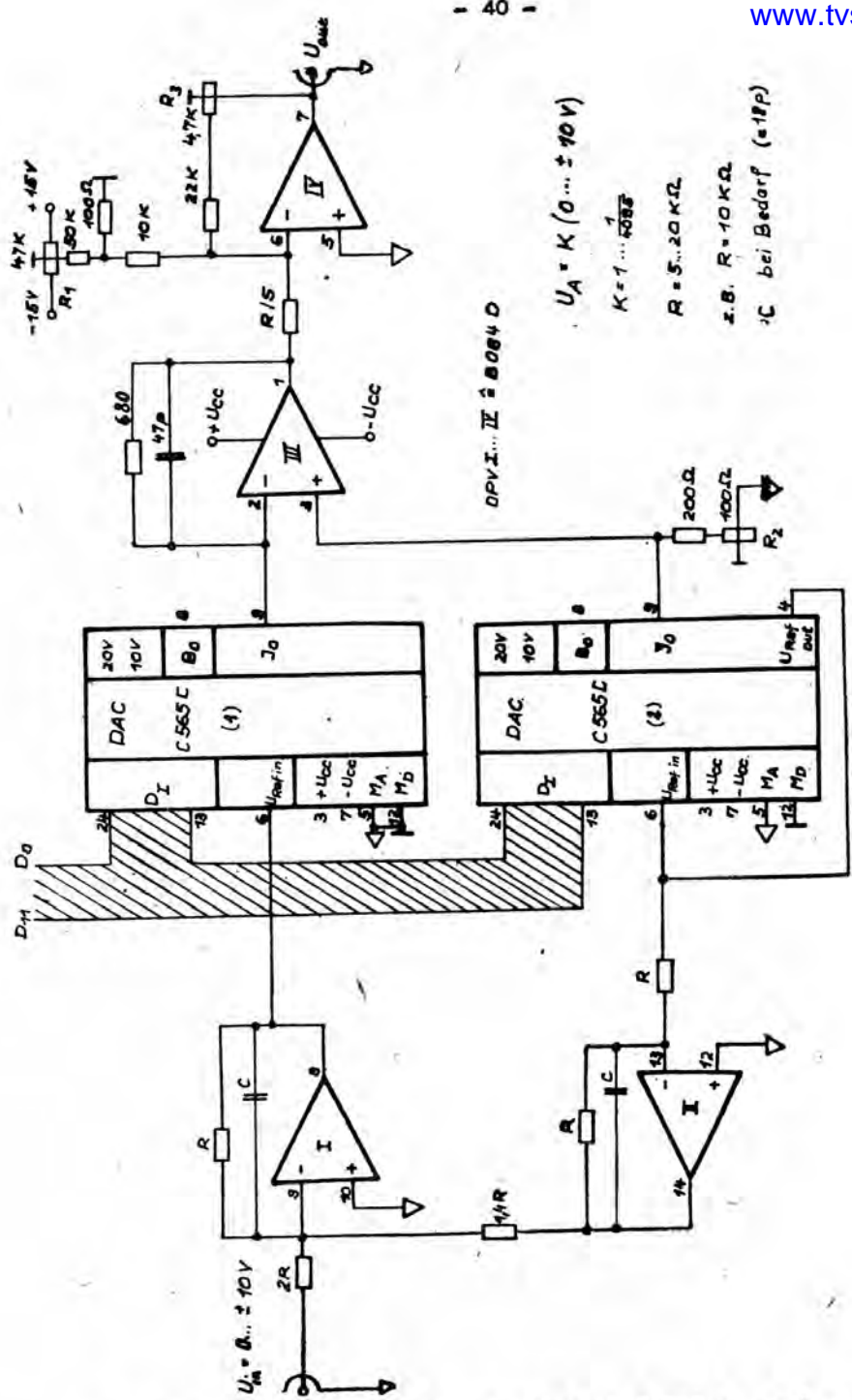
Mit dem OPV IV wird das Signal nochmals invertiert um die richtige Polarität wieder zu erhalten.

Der Abgleich dieses "Dämpfungsstellers" vollzieht sich folgendermaßen:

1. $U_{in} = 0 \text{ V}$, $D_I = LL \dots L$, mit R_1 $U_{out} = 0 \text{ V}$
2. $U_{in} = 0 \text{ V}$, $D_I = HH \dots H$, mit R_2 $U_{out} = 0 \text{ V}$
3. $U_{in} = + 10 \text{ V}$, $D_I = HH \dots H$, mit R_3 $U_{out} = + 10 \text{ V}$

Danach können die Abgleichpunkte gegebenenfalls nochmals kontrolliert werden (bei 12 Bit-Genauigkeit notwendig). Untersuchungen zeigten, daß NF-Signale (Sinus) bis 20 kHz bei einem Klirrfaktor von $K < 0,1 \%$ problemlos gedämpft werden können.

Der Stellumfang ist bei 12 Bit-Genauigkeit mit - 72 dB für die meisten Anwendungen ausreichend.



OPV I... II = 8084 D

$$U_A = K (0 \dots \pm 10V)$$

$$K = 1 \dots \frac{1}{1023}$$

$$R = 5 \dots 20 K\Omega$$

z.B. R = 10 KΩ

!C bei Bedarf (=10p)

Bild 21: Programmierbarer Signalabschwächer $U_{in} = 0 \dots \pm 10 V$, $U_{out} = K \cdot U_{in}$

4.3.10. Digitaler Multiplizierer mit Analogausgang

Bild 22 zeigt eine Schaltung, in der zwei digitale Werte X_1 und X_2 miteinander multipliziert werden können.

Der zweite, symbolisch dargestellte Wandler beinhaltet die Schaltung von Bild 21, da der notwendige Referenzeingangsspannungsbereich des C 565 C nicht ausreicht.

Er liefert mit dem Ausgangs-OPV eine Spannung, die dem Produkt der Eingangsspannung und des digitalen Wertes X_2 entspricht.

$$U_{\text{out}} = U_{\text{in}} \cdot X_2$$

Die Eingangsspannung ist jedoch die Ausgangsspannung des ersten D/A-Wandlers

$$U_{\text{in}} = X_1 \cdot U_{\text{Ref}}$$

Die gesamte Übertragungsfunktion ergibt sich somit zu

$$U_{\text{out}} = X_1 \cdot X_2 \cdot U_{\text{Ref}}$$

Die Schaltung bildet somit das Produkt von zwei Binärzahlen und stellt das Ergebnis in analoger Form dar.

Der Abgleich erfolgt zuerst beim 1. D/A-Wandler (Offset und Endwert mit R_1 und R_2). Danach der 2. D/A-Wandler entsprechend Abschnitt 4.3.9.

Die Genauigkeit des Ausgangssignals (Produkt aus X_1 und X_2) entspricht selbstverständlich nur der Genauigkeit der D/A-Wandler selbst (8 Bit). Die Auflösung (Stufung) beträgt hingegen 16 Bit (8 Bit + 8 Bit).

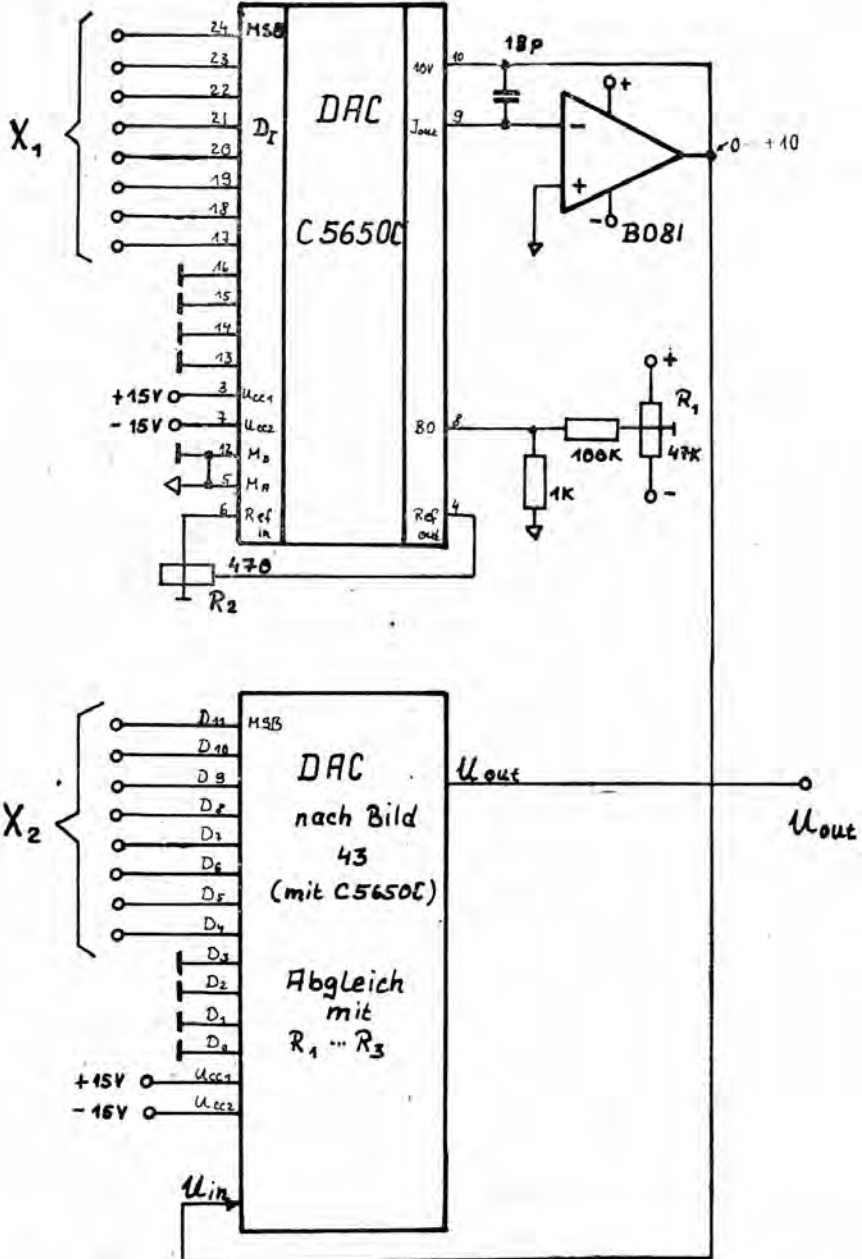


Bild 22; Digitaler Multiplizierer mit analoger Ausgangsspannung

4.3.11. Digitaler Funktionsgenerator

Die kleinen Einschwingzeiten der D/A-Wandler erlauben es mit schnellen OPV's, einen digital steuerbaren Funktionsgenerator aufzubauen.

Die eigentliche Funktion wird auf digitale Weise von der Ansteuereinheit an den D/A-Wandler gelegt.

Beinhaltet die Ansteuereinheit einen binären Zähler, so ergibt sich am Ausgang eine Rampenfunktion. Mit einem Vorwärts-Rückwärts-Zähler und entsprechender Steuerung, kann eine Dreiecksspannung erzeugt werden. Diese Spannung muß beim Erreichen des maximalen Zählerstandes auf Rückwärtszählen und beim minimalen Zählerstand wieder auf Vorwärtszählen umschalten.

Sollen beliebige Funktionen realisiert werden, so sind die Funktionen in einem ROM, PROM oder EPROM zu speichern. Die Ansteuerung kann im einfachsten Fall durch einen Zähler erfolgen. Im Bild 23 ist das Blockschaltbild eines Sinusgenerators mit ROM dargestellt /18/.

Die Kurvenform der Ausgangsspannung ist im ROM enthalten. Die Ausgangsfrequenz des Signals ist von der Taktfrequenz am Zähler und von Breite des digitalen Wertes für den D/A-Wandler abhängig.

Ist die Kurvenform wie beim Sinus symmetrisch, so kann die Größe des Speichers reduziert werden, indem nur ein Quadrant kodiert wird. Die restlichen Quadranten werden durch arithmetische Umformungen erzeugt.

Soll eine Sinus-Schwingung durch ein 10-Bit-Wort beschrieben werden, so bestimmen die ersten beiden Bits des Zählers (MSB - Bit und MSB/2-Bit) den Quadranten und die damit anzuwendende Umformung. Mit einer EXOR-Verknüpfung und einer Additionsschaltung lassen sich die entsprechenden Umwandlungen durchführen.

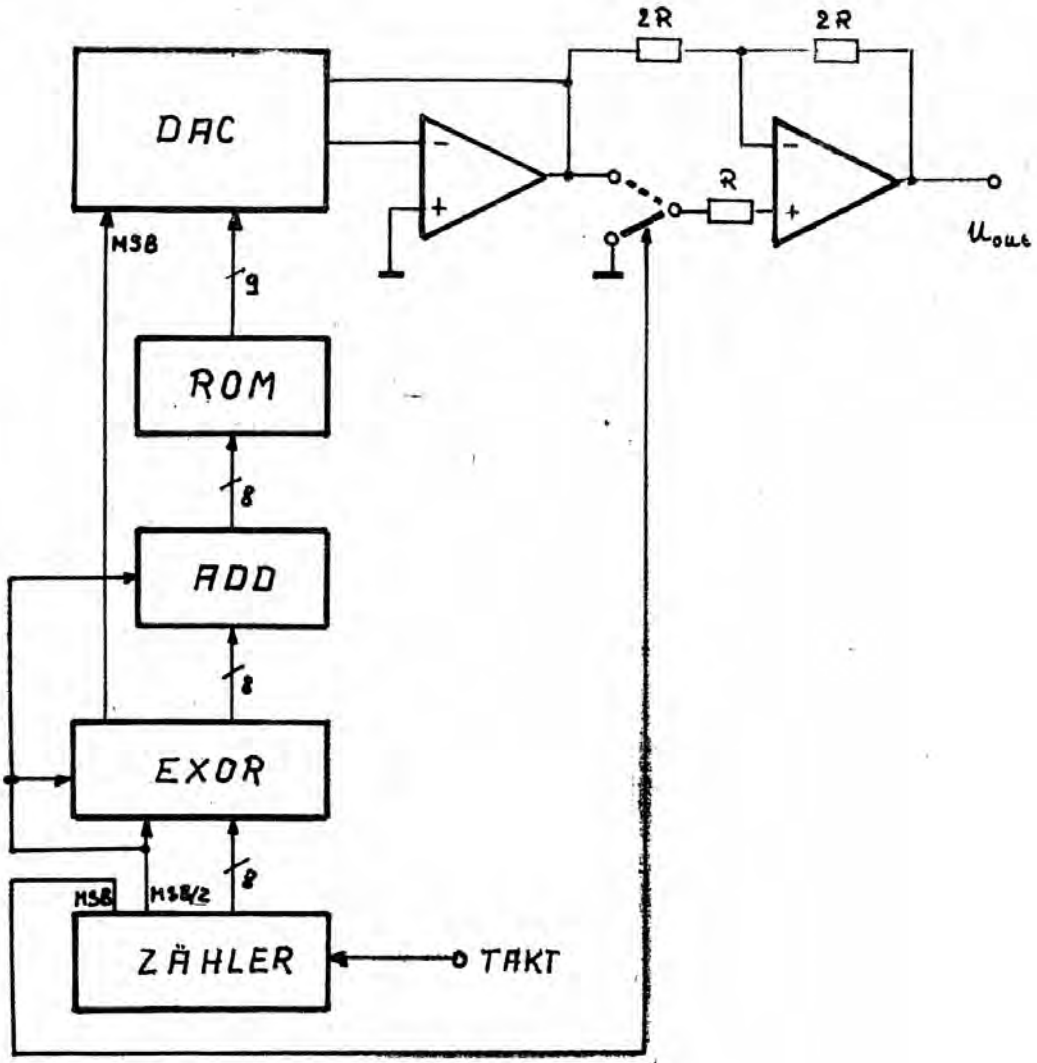


Bild 23: Blockschaltbild eines ROM-Sinusgenerators

4.4. Daten und Abhängigkeiten der D/A-Wandler

Die zusammengestellten Parameter sind Auszüge aus der TGL 43 159 sowie aus den Informationsblättern C 565 C, C 565 C1, C 5650 C und C 5658 C.

Die in der Tabelle 1 dargestellten Grenzwerte sind maximal zulässige Höchstwerte. Eine Überschreitung dieser Grenzwerte kann zur Zerstörung der Bauelemente führen.

Tabelle 2 enthält die Betriebsbedingungen, die die Funktion und die Kenndaten der Bauelemente sichern.

In den Tabellen 3 und 4 sind die statischen und dynamischen Garantie- und Informationswerte in zusammengefaßter Form dargestellt.

Die Abhängigkeiten, die danach folgen, stellen eine Auswahl aus den Informationsblättern der D/A-Wandlerbauelemente dar. Ausführlichere Informationen sind diesen zu entnehmen.

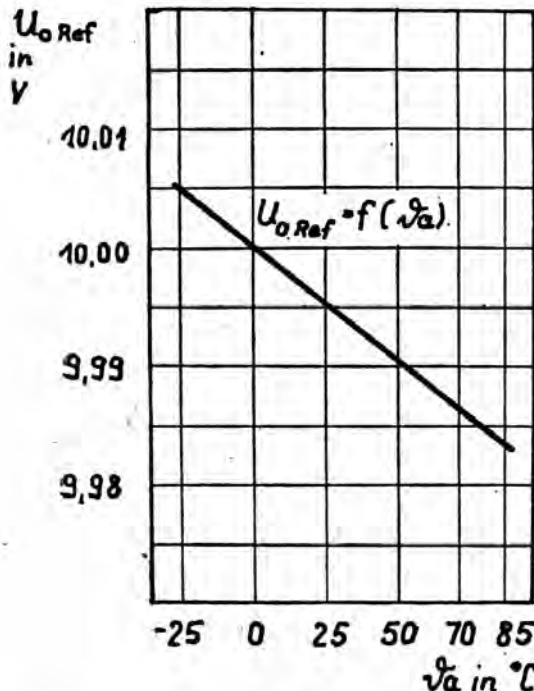


Bild 24: Temperaturdrift der Referenz Ausgangsspannung des C 565 C, 5650 C

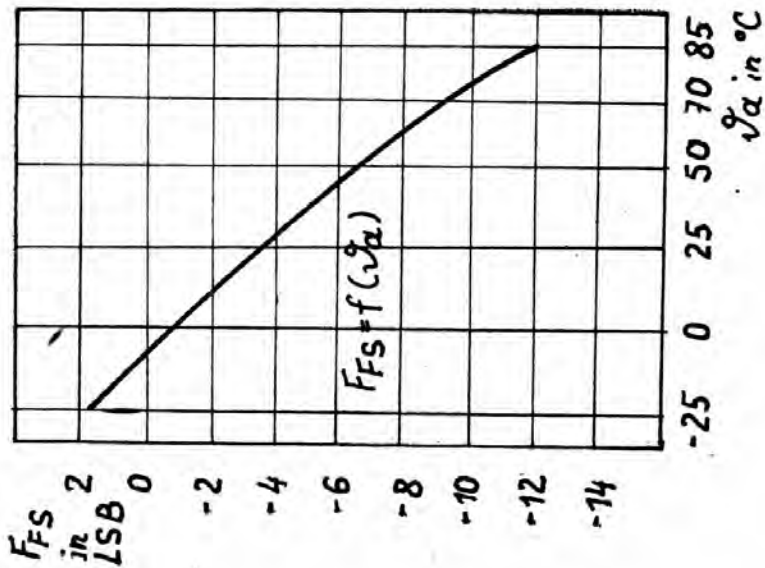
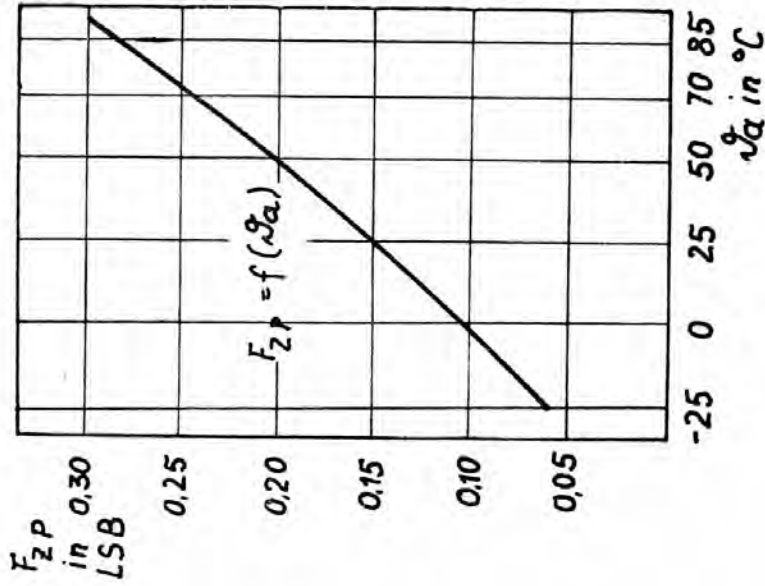


Bild 25: Nullpunkt- und Endwertdrift des C 565 C

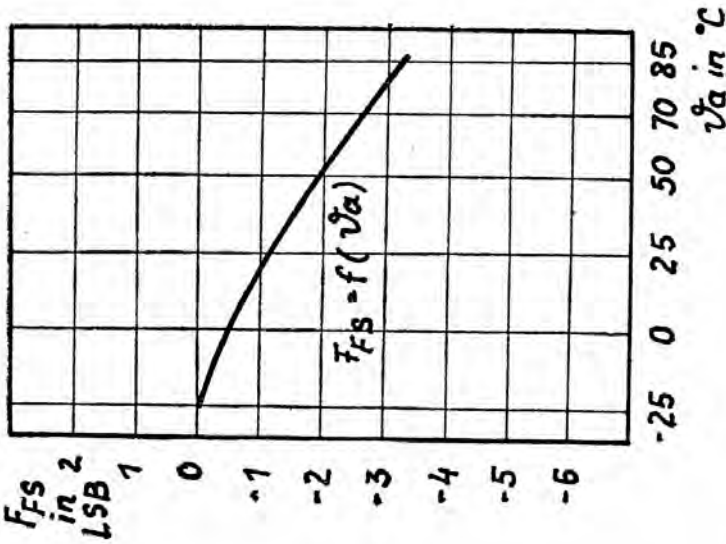
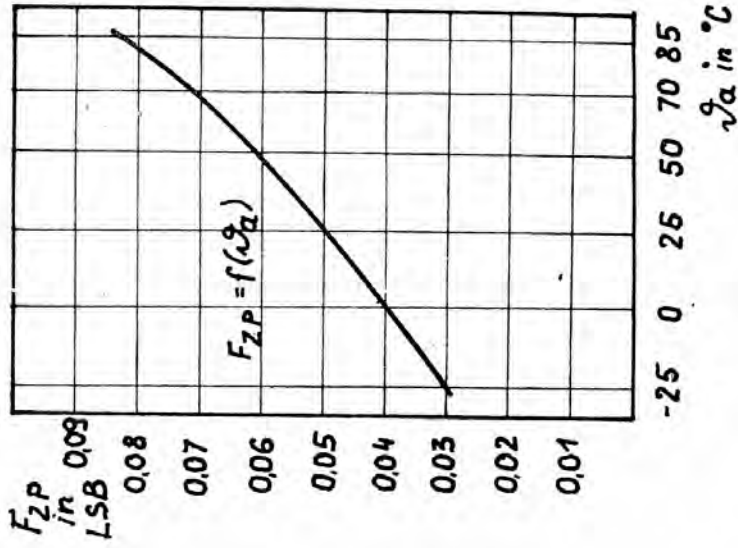


Bild 26: Nullpunkt- und Endwertdrift des C 5650 C

Kenngröße	Kurzzeichen	min.	max.	Einheit
pos. Betriebsspannung	U_{CC1}	0	18	V
neg. Betriebsspannung	U_{CC2}	-18	0	V
Ausgangsspannung	U_g	- 3	12	V
Spannung am Referenz- engang	U_6	-12	12	V
Bipolaroffseteingang u. Rückkopplungswiderstand 10-V-Bereich	U_8 U_{10}			
Spannung am Rückkopp- lungswiderstand 20-V-Bereich	U_{11}	-24	24	V
Spannung an den digi- talen Eingängen	$U_{13...}$	- 1	7	V
Betriebstemperatur	ϑ_a	²⁴ 0	+ 70	°C

Tabelle 1: Grenzwerte der C 565 C, C 565 C1, C 5650 C,
C 5658 C

pos. Betriebsspannung	U_{CC1}	11,4	16,5	V
neg. Betriebsspannung	U_{CC2}	-16,5	-11,4	V
Low-Eingangspegel	U_{IL}	0	0,8	V
High-Eingangspegel	U_{IH}	2	5,5	V
Ausgangsspannung	U_g	-1,5	10	V
Referenzausgangsspan- nung	U_6	0,5	12	V

Tabelle 2: Betriebsbedingungen

Kenngröße	Kurzzeichen	Einheit	typ. Wert	Grenz- Wert	Einstellwerte
pos. Stromaufnahme	I_{CC1}	mA	1,95	5	$U_{CC1} = -U_{CC2} = 18 \text{ V} \pm 0,18 \text{ V}$ $U_{I13 \text{ bis } 24} = 7 \text{ V} \pm 0,35 \text{ V}$
neg. Stromaufnahme	$-I_{CC1}$	mA	14	25	$U_{CC1} = -U_{CC2} = 18 \text{ V} \pm 0,18 \text{ V}$ $U_{I13 \text{ bis } 24} = 7 \text{ V} \pm 0,35 \text{ V}$
Eingangsstrom d. Digitaleingänge	I_{IH}	μA	193	300	$U_{I13 \text{ bis } 24} = 5,5 \text{ V} \pm 0,11 \text{ V}$
	I_{IL}	μA	53	100	$U_{I13 \text{ bis } 24} = 0,8 \text{ V} \pm 0,016 \text{ V}$
Ausgangsstrom	$-I_O$	mA	2	1,6 2,4	$U_{I13 \text{ bis } 24} = 2 \text{ V} \pm 40 \text{ mV}$
Referenzausgangsspannung	U_{ORef}	V	9,995	9,875 10,125	$I_{ORef} = 0 \text{ mA}$ $I_{ORef} = 1,5 \text{ mA} \pm 37,5 \mu\text{A}$
Endwertfehler unipolar (2)	E_{FS}	LSB	-4	± 29	$U_{CC1} = -U_{CC2} = 15 \text{ V} \pm 0,75 \text{ V}$ $U_{I13 \text{ bis } 24} = U_{IH}$
Unipolaroffset (2)	E_{UO}	LSB	0,8	$\pm 2,5$	$U_{CC1} = -U_{CC2} = 15 \text{ V} \pm 0,75 \text{ V}$ $U_{I13 \text{ bis } 24} = U_{IH}$
Bipolaroffset (2)	E_{BO}	LSB	1,25	± 8	$U_{CC1} = -U_{CC2} = 15 \text{ V} \pm 0,75 \text{ V}$ $U_{I13 \text{ bis } 24} = U_{IH}$
Linearitätsfehler mit interner Referenz (C 565 C) (1)	E_L	LSB	0,35	$\pm 0,75$	$U_{CC1} = -U_{CC2} = 11,4 \text{ V} \pm 114 \text{ mV}$

- 50 -

Kenngröße	Kurzzeichen	Einheit	typ. Wert	Grenzwert	Einstellwerte
Linearitätsfehler mit interner Referenz (C 565 C1) (1)	E_L	LSB	$0,70 \pm 1,5$	$U_{CC1} = -U_{CC2} = 11,4 \text{ V}$	$\pm 114 \text{ mV}$
Linearitätsfehler mit interner Referenz (C 5650 C) (1)	E_L	LSB	$0,30 \pm 0,5$	$U_{CC1} = -U_{CC2} = 11,4 \text{ V}$	$\pm 114 \text{ mV}$
Differentieller Linearitätsfehler (C 565 C) (1)	E_D	LSB	$0,45 \pm 1$	$U_{CC1} = -U_{CC2} = 11,4 \text{ V}$	$\pm 114 \text{ mV}$
Differentieller Linearitätsfehler (C 565 C1) (1)	E_D	LSB	$0,80 \pm 2$	$U_{CC1} = -U_{CC2} = 11,4 \text{ V}$	$\pm 114 \text{ mV}$
Differentieller Linearitätsfehler (C 5650 C) (1)	E_D	LSB	$0,40 \pm 0,75$	$U_{CC1} = -U_{CC2} = 11,4 \text{ V}$	$\pm 114 \text{ mV}$

1 Bezogen auf die Auflösung des Wandlers

2 Für C 565 C und C 565 C1

Tabelle 3a: Kennwerte des C 565 C, C 565 C1 und C 5650 C, gültig bei $T = 25^{\circ} \text{C} \pm 5 \text{ K}$ für C 565 C 1 und C 5650 C
 $T = 0 \dots +70^{\circ} \text{C} \pm 5 \text{ K}$ für C 565 C
 $U_{CC1} = U_{CC2} = 15 \text{ V} \pm 0,75 \text{ V}$, TTL-Pegel:
 $U_{IL} = 0 \dots 0,8 \text{ V}$, $U_{IH} = 2,0 \dots 5,5 \text{ V}$
 falls nicht anders angegeben.

Kenngröße	Kurzzeichen	Einheit	typ. Wert	Grenzwert	Einstellwerte
pos. Stromaufnahme	I_{CC1}	mA	2	5	$U_{CC1} = -U_{CC2} = 18 \text{ V} \pm 0,18 \text{ V}$ $U_{I13 \text{ bis } 24} = 7 \text{ V} \pm 0,35 \text{ V}$
neg. Stromaufnahme	$-I_{CC2}$	mA	14	25	$U_{CC1} = -U_{CC2} = 18 \text{ V} \pm 0,18 \text{ V}$ $U_{I13 \text{ bis } 24} = 7 \text{ V} \pm 0,35 \text{ V}$
Eingangstrom der Dateneingänge	I_{IH}	μA	150	300	$U_{I13 \text{ bis } 24} = 5,5 \text{ V} \pm 0,11 \text{ V}$
	I_{IL}	μA	40	100	$U_{I13 \text{ bis } 24} = 0,8 \text{ V} \pm 0,016 \text{ V}$
Ausgangsstrom	$-I_O$	mA	$2,25 < 1,6$ $3,0$		$U_{I13 \text{ bis } 24} = 2 \text{ V} \pm 40 \text{ mV}$
Referenzausgangsspannung	U_{ORef}	V	$10,20 < 9,3$ $10,7$		$I_{ORef} = 0 \text{ mA}$ bzw. $I_{ORef} = 1,5 \text{ mA} \pm 37,5 \mu\text{A}$
Linearitätsfehler mit interner Referenz (1)	E_L	LSB	$0,25 \pm 0,5$		$U_{CC1} = -U_{CC2} = 11,4 \text{ V} \pm 114 \text{ mV}$
Differentieller Linearitätsfehler	E_D	LSB	$0,50 \pm 0,75$		$U_{CC1} = -U_{CC2} = 11,4 \text{ V} \pm 114 \text{ mV}$

1 Bezogen auf die Auflösung des Wandlers

Tabelle 3b: Kennwerte des C 5658 C, gültig bei $T_a = 25^\circ \text{C} -5\text{K}$,
 $U_{CC1} = -U_{CC2} = 15 \text{ V} \pm 0,75 \text{ V}$, TTL-Pegel:
 $U_{IL} = 0 \dots 0,8 \text{ V}$, $U_{IH} = 2,0 \dots 5,5 \text{ V}$
 falls nicht anders angegeben

Kenngröße	Maß- einh.	C565C/C565C1/ C5650C Typ	C5658C typ
Temperaturkoeffizient (TK) d. Linearitätsfehlers	ppm/k	0,2	± 1
TK der differentiellen Nichtlinearität	ppm/k	0,6	± 2
TK des Unipolaroffsets	ppm/k	-0,1	1
TK des Bipolaroffsets	ppm/k	10	± 55
TK des Nullpunktfehlers (Bipolar)	ppm/k	0,5	± 1
TK der Referenzausgangs- spannung	ppm/k	-20	±110
TK des Endwertfehlers	ppm/k	-30	±150
TK des Ausgangsstroms	nA/k	200	-400
Betriebsspannungsunter- drückung des Linearitätsfehlers	ppm/V	0,3	± 2
- der differentiellen Nichtlinearität	ppm/V	2	± 4
- des Nullpunktfehlers	ppm/V	1,5	± 3
- des Unipolaroffsets	ppm/V	1	1
- des Bipolaroffsets	ppm/V	5	±300
- des Endwertfehlers	ppm/V	-60	±250
- der Referenzausgangs- spannung	ppm/V	-15	±500
- des Ausgangsstromes	nA/V	150	±1000

Anmerkung: Alle Angaben beziehen sich auf den Endwert von 10 V (1 ppm = 10 μ V)

Tabelle 4: Informationswerte C 565 C, C 565 C1, C 5650 C, C 5658 C

(TK's und Betriebsspannungsunterdrückung innerhalb der zulässigen Betriebsbedingungen)

5. Universeller D/A-Wandler C 560 C

5.1. Funktion und Aufbau des D/A-Wandlerschaltkreises

Der monolithische D/A-Wandlerschaltkreis C 560 C realisiert eine komplette Digital-Analog-Schnittstelle mit minimaler Außenbeschaltung.

Im Bild 27 ist das Blockschaltbild des Wandlers mit den wichtigsten Baugruppen dargestellt.

Der D/A-Wandler C 560 C setzt ein 8 Bit breites Datenwort in eine analoge, unipolare Ausgangsspannung mit einem Linearitätsfehler von 0,2 % um.

Der Schaltkreis besitzt zur Realisierung einer Mikroprozessorkompatibilität und erweiterten Systemeigenschaften zusätzliche Funktionsgruppen.

Das 8-Bit-Eingangsregister ist TTL und 5-V-VMOS-kompatibel. Es wird durch 2 Steuerleitungen ($\overline{CS1}$ und $\overline{CS2}$) aktiviert und gewährleistet einen Speicher- und Transparentbetrieb (Bild 28). Im Transparentbetrieb ($\overline{CS1}$ und $\overline{CS2}$ liegen auf Low-Pegel) wird die aktuelle Dateneingangsinformation von den Dateneingängen DBO (LSB) bis DB7 (MSB) direkt auf den internen D/A-Wandler geschaltet. Mit Anlegen eines High-Pegels an $\overline{CS1}$ oder $\overline{CS2}$ wird die digitale Eingangsinformation gespeichert. Die interne Referenzspannungsquelle ist die Grundlage für eine temperaturstabile Ausgangsspannung.

Der programmierbare Ausgangs-Operationsverstärker zur Realisierung einer 2,5-V- und 10-V-Ausgangsspannung ist kurzschlußfest.

Die variable Beschaltungsmöglichkeit des Auswahleingangs (U_{0SEL}) ermöglicht einen nominellen Ausgangsspannungsbereich von $U_0 = 0 \dots 2,5 \text{ V}$ oder $U_0 = 0 \dots 9,96 \text{ V}$ sowie die Vergrößerung des Endwertes (z.B. binäre Endwerte 2,55 V bzw. 10,20 V).

Der Sense-Anschluß (U_{0SEN}) gewährleistet die Erhöhung des Ausgangsstromes und die optimale Anpassung der Last an den D/A-Wandler.

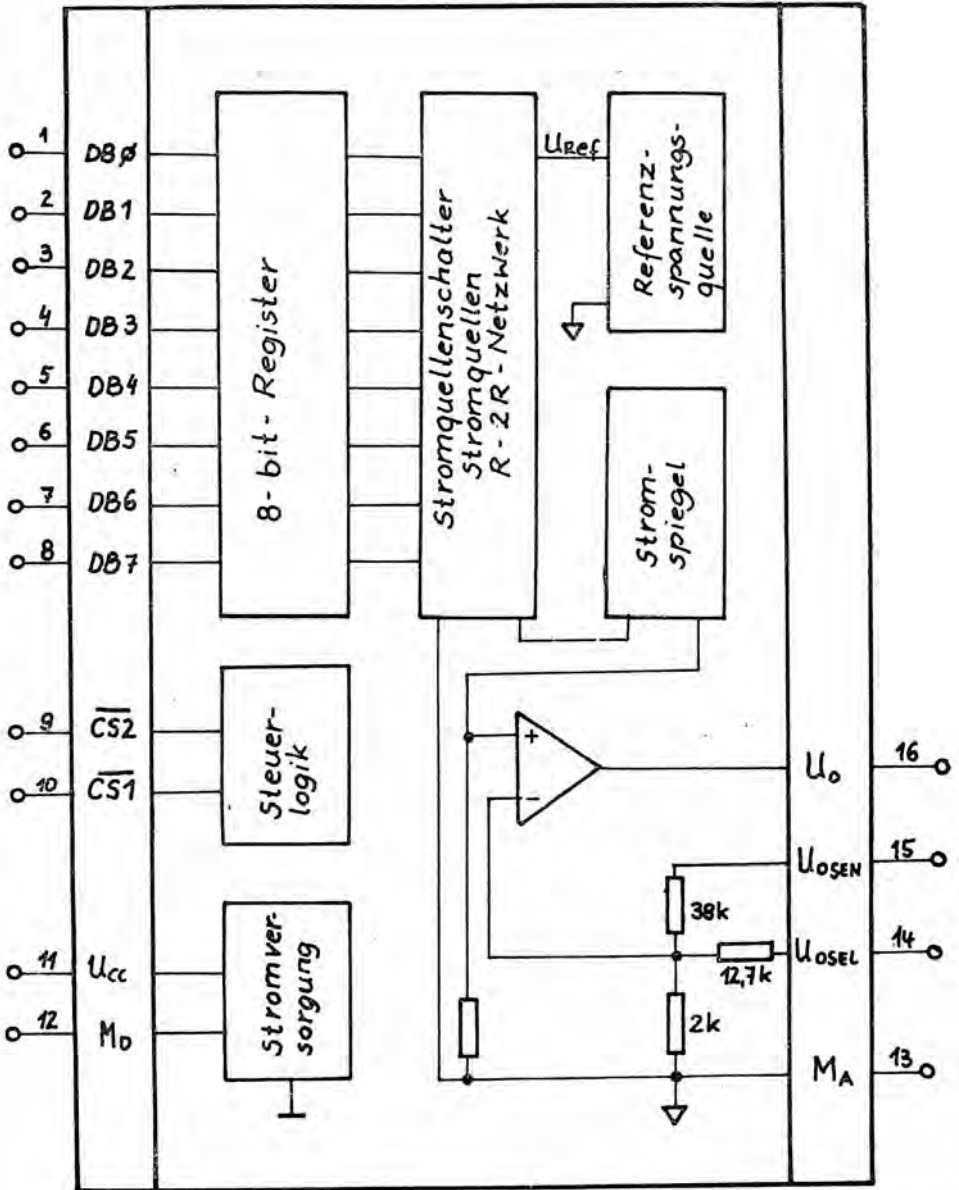


Bild 27: Blockschaltbild und Anschlußbelegung C 560 C

Eingangslogik des C 560 C

Eingangsdaten	\overline{CS}_1	\overline{CS}_2	DAC-Dateneingang	Latch-Bedingung
0	0	0	0	transparent
1	0	0	1	transparent
0	\nearrow	0	0	speichern
1	\nearrow	0	1	speichern
0	0	\nearrow	0	speichern
1	0	\nearrow	1	speichern
x	1	x	Eingangsdaten werden im	
x	x	1	Latch gehalten	

x = beliebig ; \nearrow = positive Flanke

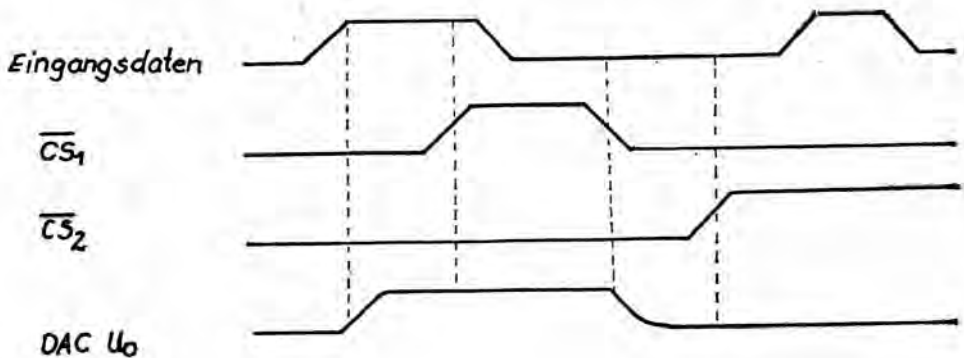
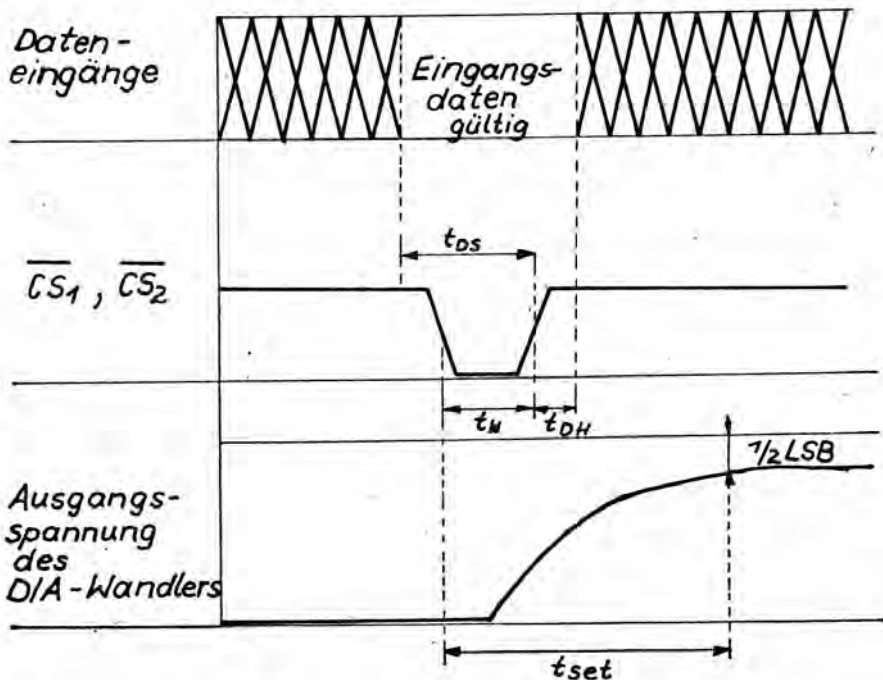


Bild 28: Eingangslogik des C 560 C

5.2. Applikative Hinweise zum Einsatz des C 560 C

- Die Betriebsspannungsabblockung des D/A-Wandlers C 560 C erfolgt mit einem Elektrolytkondensator 47 μF und einem Scheibenkondensator von 47 nF.
- Die Eingangsdaten des D/A-Wandlers werden mit den beiden Digitaleingängen $\overline{\text{CS1}}$ und $\overline{\text{CS2}}$ gesteuert. Bei entsprechender Beschaltung ergeben sich verschiedene Funktionsmöglichkeiten (Bild 29).



t_M = Breite der „Strobe“-Impulse

t_{DH} = Daten-Haltezeit

t_{DS} = Zeit der Datenübernahme

t_{set} = Einschwingzeit des D/A-Wandlers

Bild 29: Zeitverhalten des C 560 C

- Die Masseführung auf der Leiterplatte sollte mit Sorgfalt erfolgen, um die Eigenschaften des Wandlers voll zu nutzen (z.B. Vermeiden von Störnadeln). Dabei wird in größeren Systemen die Analog- und Digitalmasse kurz verbunden. Der gemeinsame Bezugspunkt für alle anderen Massepunkte ist die Analogmasse.
- Die Gleichtaktspannung zwischen Analog- und Digitalmasse darf 200 mV (niederohmig) nicht überschreiten.
- Die Analogausgangsspannung kann durch den Anschluß U_{OSEL} programmiert werden.
Folgende Bedingungen müssen dabei erfüllt sein:
 - $U_O^0 = 0 \dots + 2,50 \text{ V}$ - Brücke: Pin 14-15; $U_{CC} = 4,5 \text{ V} \dots 16,5 \text{ V}$
 - $U_O = 0 \dots + 9,95 \text{ V}$ - Brücke: Pin 13-14; $U_{CC} = 11,4 \dots 16,5 \text{ V}$
- Der Endwertabgleich und der Nullpunktabgleich im Bipolarbetrieb sollten zur optimalen Einstellsicherheit mit Spindelreglern erfolgen.
Zum exakten Einstellen der Ausgangsspannung am "Verbraucher" besitzt der C 560 C einen "Force- und einen Senseausgang".
- Offene Anschlüsse des D/A-Wandlers bedeuten bei den Dateneingängen = High und bei den Steuer-Eingängen = Low. Sie sollten jedoch bei Nichtbenutzung mit der Digitalmasse bzw. mit + 5 V verbunden werden.
- Die internen Pull-down-Widerstände von Selekt (U_{OSEL} V nach Masse sind für den 10-V-Bereich 10 KOhm und für den 2,5-V-Bereich 2 KOhm.

- Die Einschwingzeit des D/A-Wandlers (High \leftrightarrow Low) läßt sich mit einem externen Pull-down-Widerstand gegen eine negative Spannung geringfügig verbessern (je nach Bauelement 100 ... 200 ns). Die Widerstandsbemessung muß jedoch so erfolgen, daß der Strom durch diesen Widerstand 0,5 mA nicht übersteigt.
- Als optimale Strobe-Impulsbreite kann für die beiden Steuereingänge des D/A-Wandlers 200 ns angegeben werden.
- Alle dynamischen Parameter im Digitalteil des Wandlers (t_w , t_{DS} , t_{DH}) verbessern sich um 20 % bei einer Vergrößerung der Betriebsspannung von +5 V auf +15 V.
- Unter Berücksichtigung aller worst-case-Bedingungen (R_{SICR} -Variation 20 %, Toleranz der Einstellregler usw.) muß für den Einstellregler zum Abgleich des Spannungsendwertes in allen angegebenen Applikationsschaltungen der nächst größere Wert oder eine geeignete Widerstands-Einstellregler-Kombination verwendet werden.

	angegebener Regler	neuer Regler	oder Kombination
2,5 V-Bereich	1 kOm	2,2 kOm	R+1 kOm Regler
10 V-Bereich	4,7 kOm	10 kOm	R+4,7 kOm Regler

- Der Widerstand R liegt im Bereich 0 ... 1 kOm (2,5-Bereich) bzw. 0 ... 3,3 kOm (10 V-Bereich).

5.3. Applikationsbeispiele

Die in diesem Kapitel enthaltenen Applikationen stellen eine Auswahl aus dem großen Einsatzgebiet des D/A-Wandlers dar.

5.3.1. C 560 C mit unipolarer Ausgangsspannung

Im Bild 30 wird der D/A-Wandler C 560 C mit unipolarer Ausgangsspannung gezeigt. Die Ausgangsspannung kann einen dekadischen Endwert von 2,5 V oder einen binären Endwert von 2,55 V erreichen. Der Abgleich wird mit dem Regler $R = 1 \text{ k}\Omega$ vorgenommen. Um eine möglichst große Einstellsicherheit zu erreichen, sollte der Einstellregler einen kleinen TK und einen Spindeltrieb besitzen.

5.3.2. C 560 C mit bipolarer Ausgangsspannung

Im Gegensatz zum C 565 C kann beim C 560 C nur mit einem zusätzlichen OPV eine bipolare Ausgangsspannung erzeugt werden (Bild 31).

Die Betriebsspannung der Gesamtschaltung beträgt $\pm 5 \text{ V}$. Der C 560 C verarbeitet das digitale Eingangswort zu einer unipolaren Ausgangsspannung von $U_0 = 0 \dots 2,55 \text{ V}$ (Endwertabgleich mit R_2). Diese Spannung wird mit einem Widerstand ($5 \text{ k}\Omega$) in einen Strom von $0 \dots + 0,51 \text{ mA}$ gewandelt und dem OPV zugeführt. Dem Stromknoten des OPV's wird ein Offsetstrom aufgeprägt und die verbleibende Differenz in die gewünschte Ausgangsspannung umgesetzt. Der Offsetstrom wird aus einer konstanten Referenzspannung (B 589 N) hergeleitet. Mit dem Spindelregler R_1 läßt sich dieser Offsetstrom variieren und der Nullpunkt entsprechend einstellen.

- 60 -

Die maximale Ausgangsspannung $U_o = +1,28\text{ V}$ wird mit dem Digitalwert "L" erreicht. Soll die Kennlinie umgekehrt verlaufen, d.h. beim Digitalwert "H" $\rightarrow U_o = +1,28\text{ V}$, so muß noch eine Invertierung vorgenommen werden.

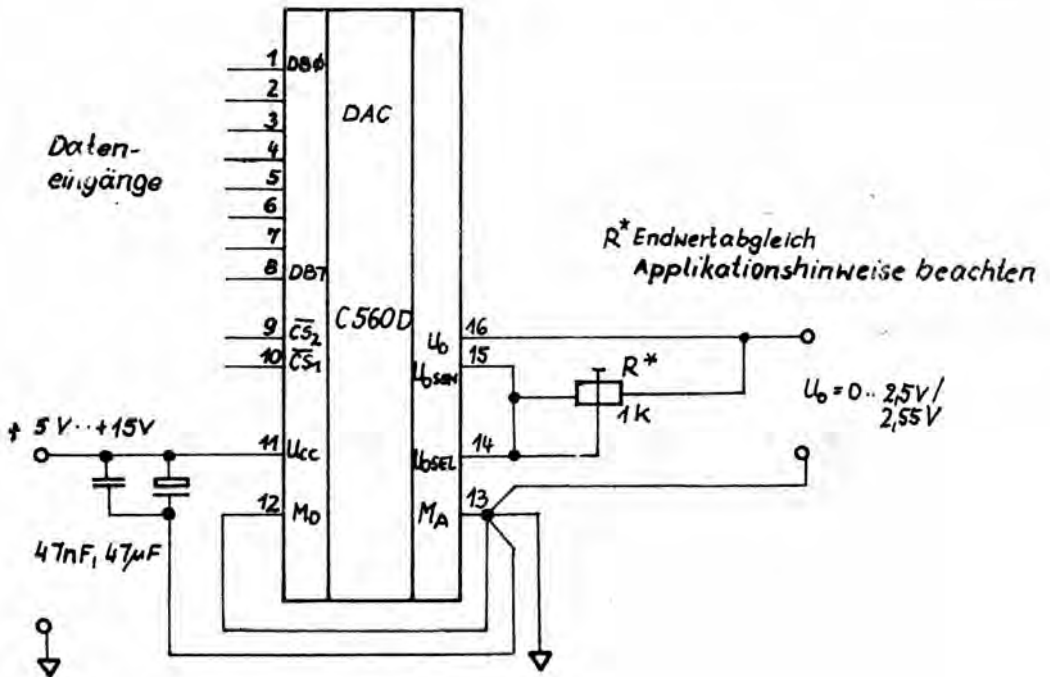
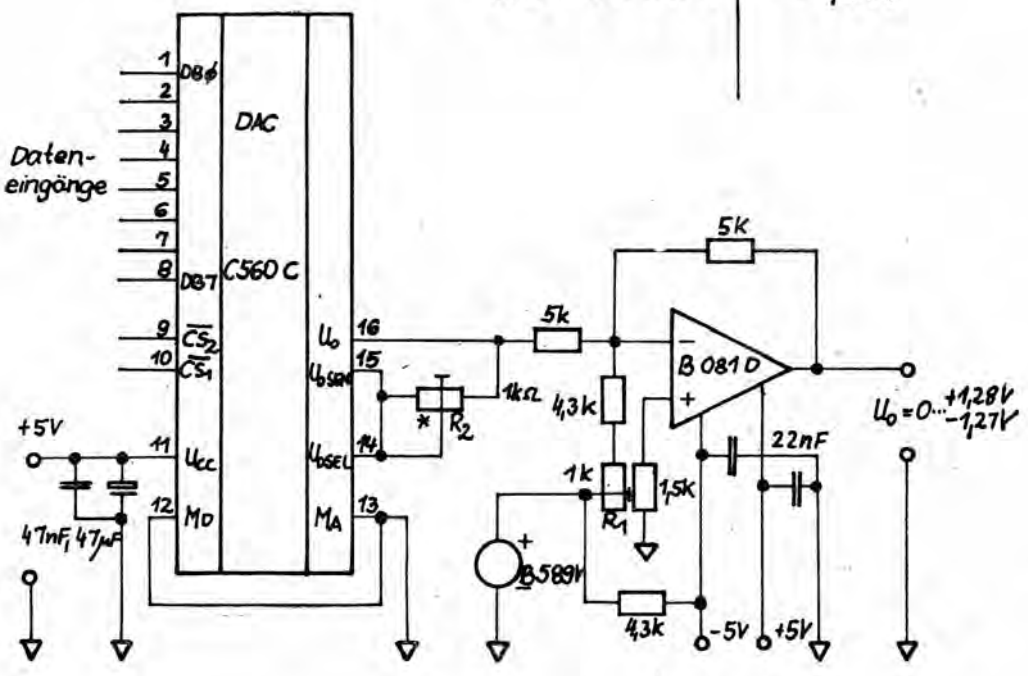


Bild 30: Grundschtung C 560 C mit unipolarer Ausgangsspannung

Digitalwert		Ausgangsspannung
MSB	LSB	U_o
L	L L L L L L L L	+1,28 V
H	L L L L L L L L	0 V
H	H H H H H H H H	-1,27 V



R_1 Offsetabgleich
 R_2 Endwertabgleich
 * Applikationshinweise beachten

Bild 31: C 560 C mit bipolarer Ausgangsspannung

5.3.3. Grundschtaltung C 560 C mit erhöhtem Ausgangsstrom

Werden eine größere Ausgangsspannung gewünscht und ein höherer Ausgangsstrom gefordert, so ergibt sich folgende Schaltungsvariante (Bild 32).

Die unipolare Ausgangsspannung kann in dieser Applikation den binären Endwert von 10,20 V oder den dekadischen Wert 9,96 V erreichen. Um diese Ausgangsspannungen zu erhalten, muß die Betriebsspannung $U_{CC} \hat{=} 11,4 \text{ V}$ sein.

Der größere Ausgangsstrom, der mit dieser Schaltung möglich ist, wird mit dem zusätzlichen "Sense-Anschluß" erreicht. Dieser wird an den Emitter des nachgeschalteten Transistors angeschlossen und "fühlt" somit den wahren Ausgangsspannungswert. Über den internen OPV des C 560 C wird der "Force-Anschluß" so lange nachgesteuert, bis der richtige Spannungswert am Ausgang anliegt. Der maximale Ausgangsstrom richtet sich nach dem verwendeten Transistor und dessen Stromverstärkungsfaktor. Ein solcher "Booster" läßt sich selbstverständlich auch für den Ausgangsspannungsbereich $U_{\Delta} = 0 \dots 2,5 \text{ V}$ anwenden.

5.3.4. C 560 C mit Stromquellenausgang

Die einfachste Möglichkeit, den C 560 C als DAC mit Stromausgang zu beschalten, zeigt Bild 33. Die Stromquelle arbeitet im Gegensatz zu der allgemein bekannten Weise nicht gegen Masse, sondern gegen eine positive Betriebsspannung. In diesem Beispiel wird ein externer Transistor an den DAC-Ausgang angeschaltet. Der Abgleich der Stromquelle erfolgt mit R_E und dem Spindelregler R. Der Transistor bestimmt mit seinem Stromverstärkungsfaktor den maximalen Ausgangsstrom.

Diese Applikation gilt nur für den 10-V-Bereich des C 560 C.

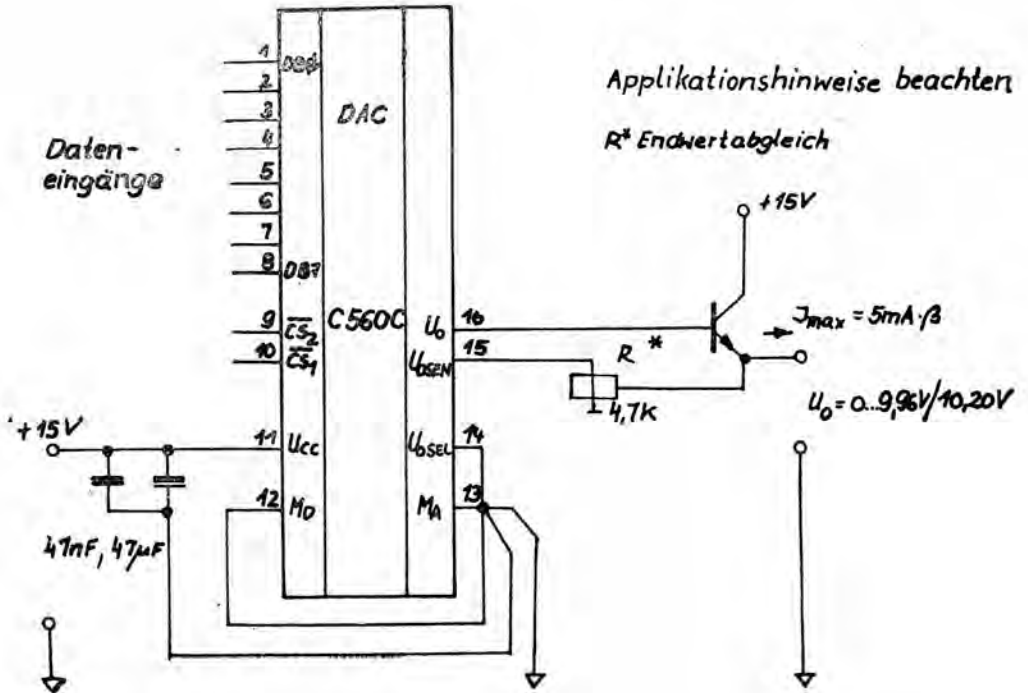


Bild 32: C 560 C mit unipolarem Leistungsausgang

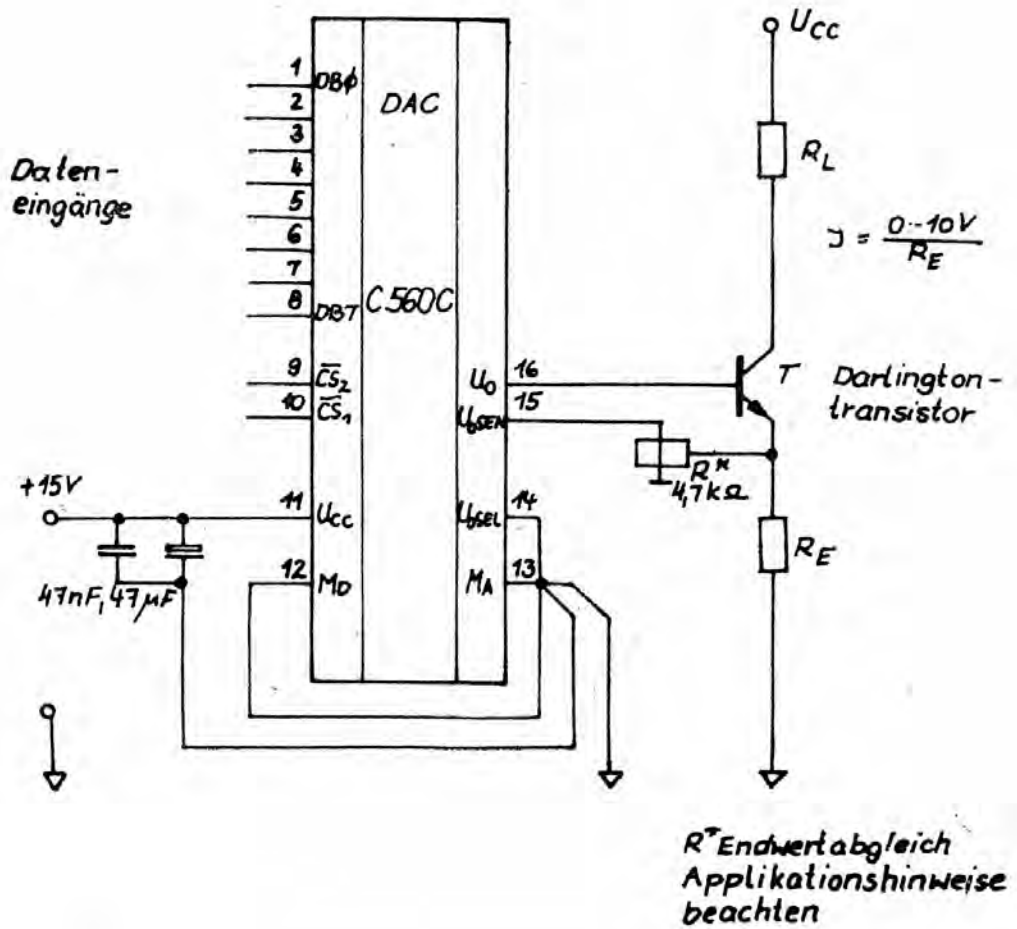


Bild 33: Unipolare Stromquelle mit C 560 C

5.3.5. Stromquelle für eine +5-V-Betriebsspannung

Wird eine "echte" Stromquelle bei +5-V-Betriebsspannung und programmierten 2,5-V-Bereich benötigt, kann die Schaltung nach Bild 34 verwendet werden. Hierbei wird mit dem DAC (C 560 C) eine Spannung von 0 ... 2,5 V erzeugt. Der sich anschließende OPV wandelt mit den Widerständen diese Spannung in einen proportionalen Strom um. Der Endwertabgleich erfolgt mit dem Regler R.

5.3.6. Digitales Netzteil mit einem Ausgangsspannungsbereich von $U_o = 0 \dots 25,5 \text{ V}$ und einem maximalen Strom von $1,5 \text{ A}^0$

Die Schaltung des digitalen Netzteiles ist im Bild 35 dargestellt. Dabei ist der Eingangskode des Netzteiles dezimal gewichtet, so daß diese Schaltung besonders für Applikationen mit "Handsteuerung" geeignet ist. Da der DAC C 560 C einen binären Eingangskode besitzt, muß der BCD Kode mit einem geeigneten Umsetzer in den Binärkode umgesetzt werden.

Dieser Umsetzer wird mit den 4 Volladder-IC's DL 083 D realisiert. Danach wandelt der C 560 C den anliegenden Digitalcode in eine unipolare Spannung von 0 ... 2,55 V. Im ersten OPV wird diese Spannung invertiert und mit einem Offset (-0,125 V) versehen. Der Ausgangsspannungsbereich beträgt dann +0,125 V ... - 2,425 V. Nach einer zweiten Invertierung und Verstärkung ($V_u = 10$) wird diese Steuerspannung (-1,25 V ... + 24,25 V) dem Spannungsregler B 3170 zugeführt. Dieses Bauelement liefert dann die gewünschte Ausgangsspannung von 0 ... 25,5 V mit einer Stromergiebigkeit von etwa 1,5 A.

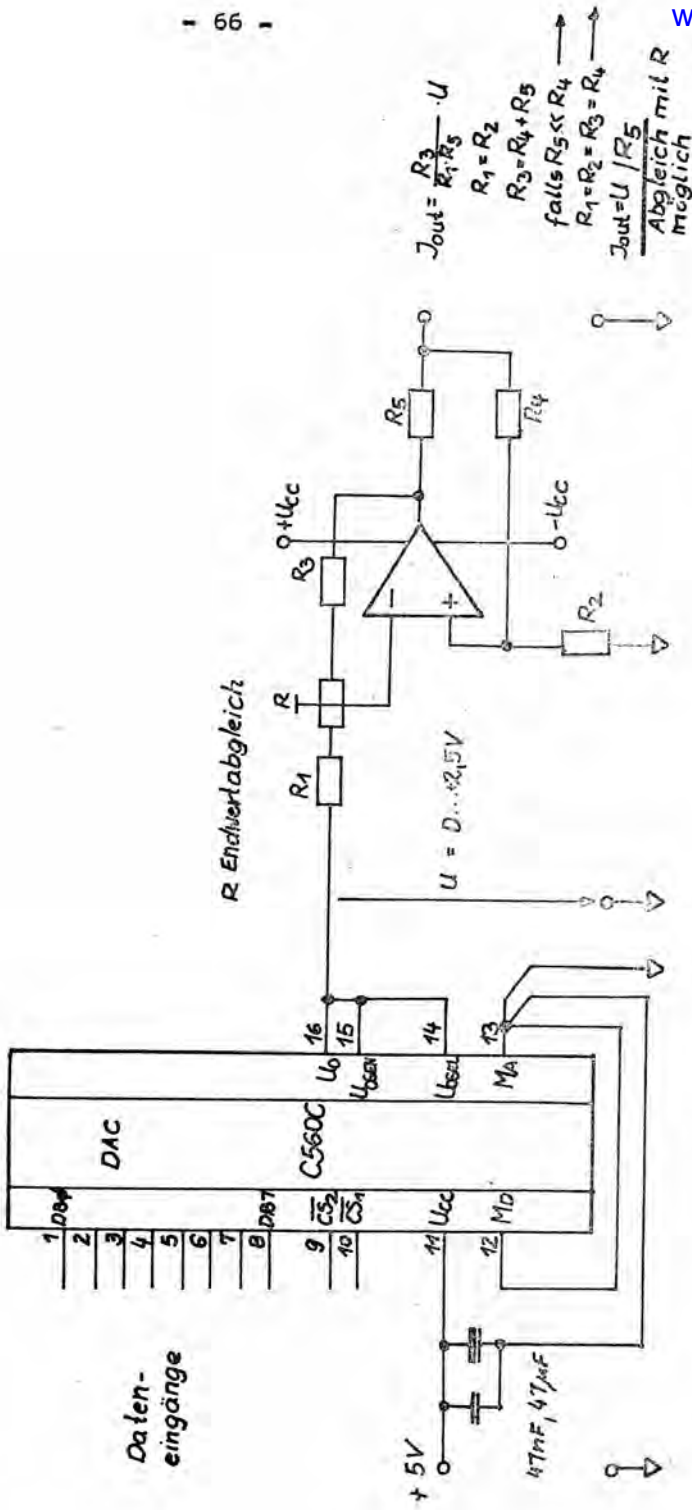


Bild 34: Unipolare Präzisionsstromquelle mit C 560 C

5.3.7. Funktionsgenerator

Die nächste Schaltung (Bild 36) zeigt den C 560 C als Steuerbaustein in einem digitalen Funktionsgenerator. Die Ansteuerung des D/A-Wandlers kann von einem Mikrorechner oder manuell erfolgen. Bei manueller Ansteuerung kann die Einstellung des 8 Bit-Digitalwortes durch einen BCD-Schalter, mit entsprechender Umkodierung nach Bild 35, erfolgen. Die Ausgangsspannung des C 560 C ist auf einen Wert von 0 ... + 10 V pinprogrammiert. Der eigentliche Funktionsgenerator entspricht der Schaltung nach /21/.

Die extrem lineare Steuerkennlinie des Funktionsgenerators, ergibt einen Frequenzbereich bis zu 4 Dekaden. Sie wird erzeugt durch die Konstantstromquelle mit dem OPV1, dem fehlstromarmen Spannungsfolger (OPV2) sowie einem reststromarmen Kondensator C.

Mit dem C 560 C wird eine Steuerspannung von 0 ... + 10,20 V erzeugt. Das entspricht einem Frequenzbereich von 0 ... 25,5 kHz mit einer Auflösung von 100 Hz. Als Ausgangsspannungsformen sind Dreieck-, Rechteck- und Sinusimpulse vorhanden. Beim Sinusformer wird die anliegende Dreiecksspannung am Eingang des OTA stark übersteuert.

Durch die Nichtlinearität der UBE-Kennlinie wird die Dreiecksspannung "sinusähnlich" verformt.

Bei entsprechendem Abgleich erreicht man mit Abgleich der Regler P1 und P2 einen akzeptablen Klirrfaktor von etwa 1,5 %.

Die Ausgangsamplitude wird mit dem Regler P3 eingestellt.

5.3.8. Einfaches Mikroprozessorinterface U 880 D - C 560 C

Bild 37 zeigt eine Variante der Zusammenschaltung eines C 560 C und eines U 880 D. Dabei wirkt der \overline{IORQ} -Ausgang des Mikroprozessors U 880 D auf $\overline{CS2}$ des DAC's. Zusätzlich kann über einen Adresskoder (DS 8205 D) die Adressenanwahl erfolgen, die an $\overline{CS1}$ des C 560 C geschaltet wird.

Somit wird bei entsprechender Adresse und \overline{IORQ} der DAC "angesprochen", das Digitalwort vom Datenbus im C 560 C zwischengespeichert und in eine analoge Spannung umgesetzt.

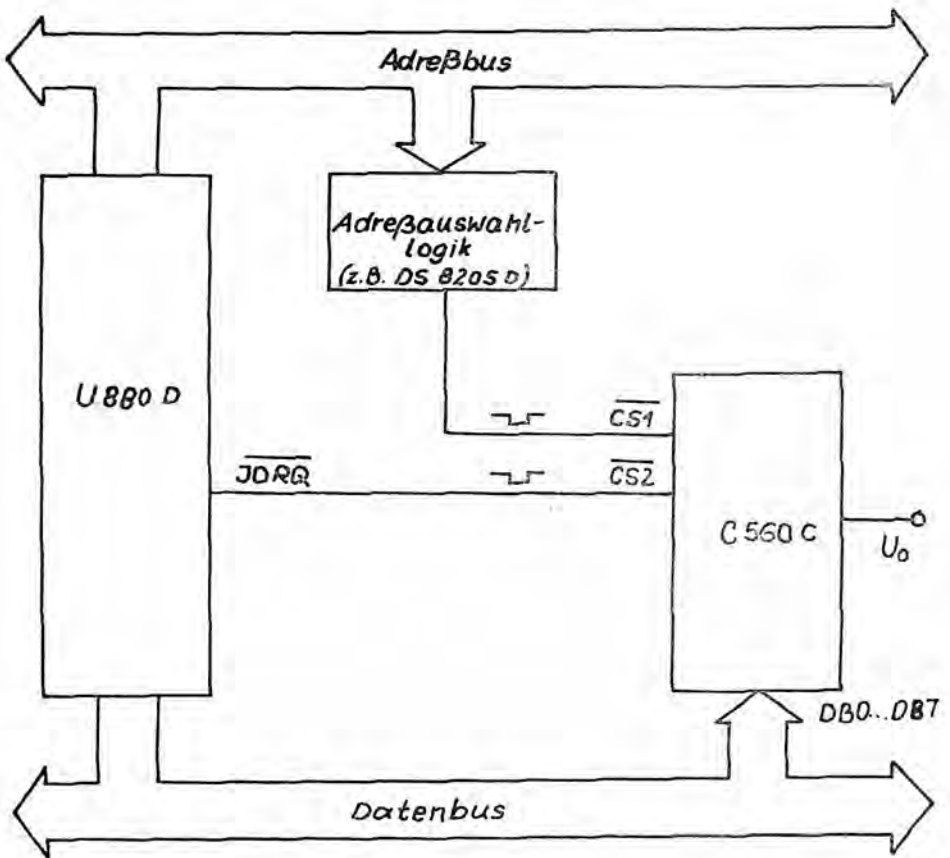


Bild 37: Interface U 880 D - C 560 C

5.3.9. Daten des C 560 C

Die nachfolgenden zusammengestellten Parameter sind Auszüge aus der TGL 43792 sowie aus dem Informationsblatt C 560 C. Die in der Tabelle 5 dargestellten Parameter sind maximal zulässige Grenzwerte. Eine Überschreitung dieser Grenzwerte kann zur Zerstörung der Bauelemente führen.

Die Tabelle 6 zeigt die Betriebsbedingungen des Wandlers.

In den Tabellen 7, 8 und 9 sind die Kennwerte und Informationswerte des C 560 C dargestellt.

Die Abhängigkeiten, die danach folgen, stellen eine Auswahl aus dem Informationsblatt des Digital-Analog-Wandlers C 560 C dar.

Ausführlichere Informationen sind diesen zu entnehmen.

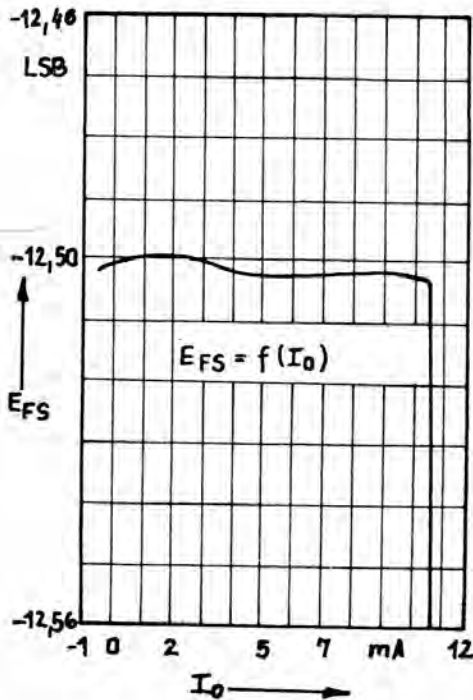


Bild 38: Ausgangsstromabhängigkeit des Endwertfehlers

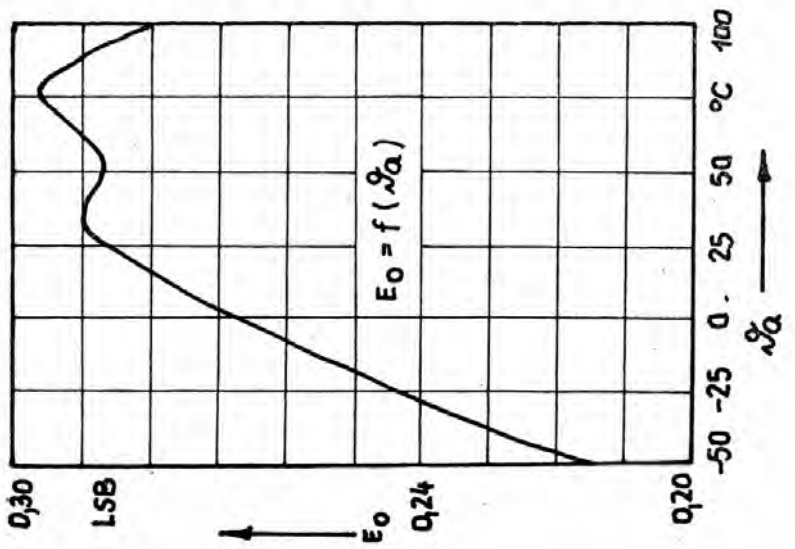
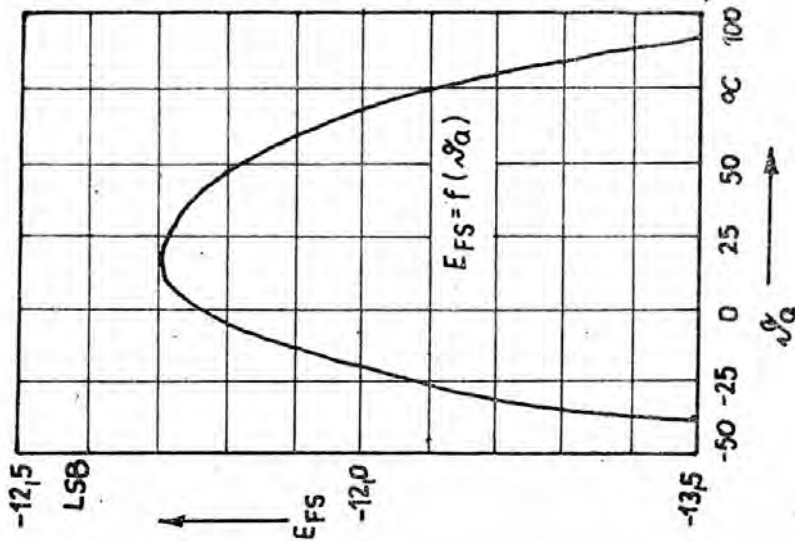


Bild 39: Nullpunktdrift und Endwertdrift des C 560 C

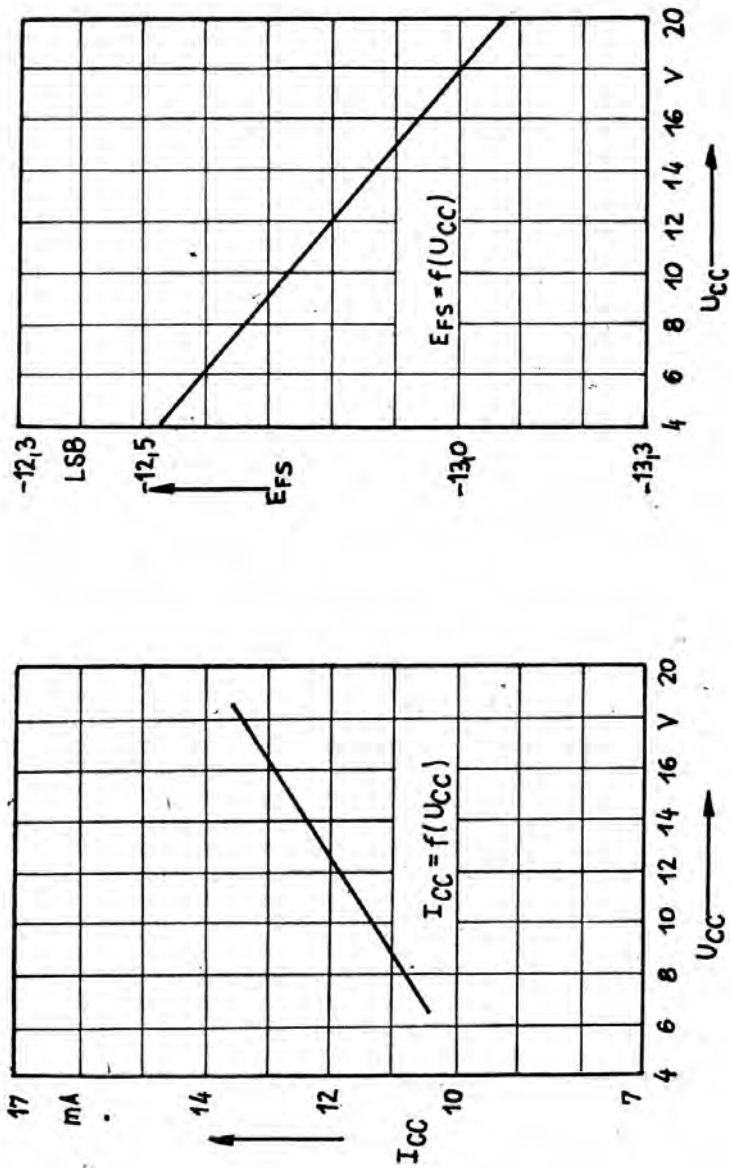


Bild 40: Betriebsspannungsabhängigkeit der Stromaufnahme und des Endwertfehlers

Kenngröße	Kurzzeichen	Einheit	Kleinstwert	Größt- wert
Versorgungsspannung	U_{CC}	V	0	18
Eingangsspannung der Digitaleing.	U_I	V	0	7
Ausgangsstrom Anschluß 16	I_O	mA	0	10
Gesamtverlustleistung	P_{tot}	mW	0	630
Umgebungs- temperatur	T_a	$^{\circ}C$	0	70

Tabelle 5: Grenzwerte des C 560 C

Kenngröße	Kurzzeichen	Einheit	Kleinstwert	Größt- wert
Betriebsspannung 2,5-V-Endwert 10-V-Endwert	U_{CC}	V	4,5 11,4	16,5 16,5
Digitaleingänge Anschluß 1 ... 10				
L-Eingangsspannung der Digitaleing.	U_{IL}	V	0	0,8
H-Eingangsspannung der Digitaleing.	U_{IH}	V	2,0	5,5
Ausgangsstrom x Anschluß 16	I_o	mA	0	5
Betriebstempe- raturbereich	T_a	°C	0	+70

x interne Ausgangsstrombegrenzung 7mA

Tabelle 6: Betriebsbedingungen des C 560 C

Kenngröße	Kurzzeichen	Einheit	Typwert	Grenzwert	Einstellwerte
Endwertfehler 2,5-V-Bereich	E_{FS}	LSB	-12,5	-25	$U_{CC} = 5 \text{ V} \pm 20 \text{ mV}$ $U_{I9,10} = 0,8 \text{ V} \pm 15 \text{ mV}$ $U_{I1-8} = 2 \text{ V} \pm 15 \text{ mV}$ $I_o = 0 \text{ } \mu\text{A} \pm 100 \text{ nA}$
Endwertfehler 10-V-Bereich	E_{FS}	LSB	-13,5	-25	$U_{CC} = 15 \text{ V} \pm 90 \text{ mV}$ $U_{I9,10} = 0,8 \text{ V} \pm 15 \text{ mV}$ $U_{I1-8} = 2 \text{ V} \pm 15 \text{ mV}$ $I_o = 0 \text{ } \mu\text{A} \pm 100 \text{ nA}$
Offsetfehler 2,5-V-Bereich	E_0	LSB	0,1	± 1	$U_{CC} = 5 \text{ V} \pm 20 \text{ mV}$ $U_{I1 \text{ bis } 10}$ Ansteuerung durch TTL-Pegel $I_o = 0 \text{ } \mu\text{A} \pm 100 \text{ nA}$
Linearitätsfehler 2,5-V-Bereich	E_L	LSB	0,15	$\pm 0,5$	$U_{CC} = 5 \text{ V} \pm 20 \text{ mV}$ $U_{I1 \text{ bis } 8}$ Ansteuerung durch TTL-Pegel $I_o = 0 \text{ } \mu\text{A} \pm 100 \text{ nA}$
Differentieller Linearitätsfehler	E_L	LSB	0,25	± 1	$U_{CC} = 5 \text{ V} \pm 20 \text{ mV}$ $U_{I1 \text{ bis } 8}$ Ansteuerung durch TTL-Pegel $I_o = 0 \text{ } \mu\text{A} \pm 100 \text{ nA}$

Stromaufnahme 10-V-Bereich	I_{cc}	mA	14,5	25	$U_{cc} = 16,5 \text{ V} \pm 90 \text{ mV}$ $U_{I1-8} = 5 \text{ V} \pm 20 \text{ mV}$ $U_{19,10} = 0,4 \text{ V} \pm 10 \text{ mV}$
Eingangsstrom der Dateneingänge 10-V-Bereich	I_{IL}	μA	8,0	100	$U_{cc} = 15,0 \text{ V} \pm 90 \text{ mV}$ $U_{IL} = 0 \text{ V} \pm 10 \text{ mV}$
	I_{IH}	μA	-0,2	100	$U_{cc} = 15,0 \text{ V} \pm 90 \text{ mV}$ $U_{IH} = 7 \text{ V} \pm 25 \text{ mV}$
Eingangsstrom der Steuereingänge 10-V-Bereich	I_{IL}	μA	0,26	100	$U_{cc} = 15,0 \text{ V} \pm 90 \text{ mV}$ $U_{IL} = 0 \text{ V} \pm 10 \text{ mV}$
	I_{IH}	μA	-1,9	100	$U_{cc} = 15,0 \text{ V} \pm 90 \text{ mV}$ $U_{IH} = 7 \text{ V} \pm 25 \text{ mV}$
Betriebsspannungsunterdrückung 2,5-V-Bereich	SVR	LSB/ V	-0,07	0,5	$U_{I1 \text{ bis } 8} = U_{IH}$ $U_{19,10} = U_{IL}$ $U_{cc \text{ min}} = 4,5 \text{ V} \pm 20 \text{ mV}$ $U_{cc \text{ max}} = 16,5 \text{ V} \pm 50 \text{ mV}$
Lastausregelung	$\frac{\Delta FS}{\Delta I_o}$	LSB/ mA	-0,002	0,1	$U_{I1 \text{ bis } 8} = U_{IH}$ $U_{19,10} = U_{IL}$ $U_{cc} = 5 \text{ V} \pm 20 \text{ mV}$ $I_o = 0 \text{ } \mu\text{A} \pm 100 \text{ nA}$ und $I_o = 5 \text{ mA} \pm 250 \text{ } \mu\text{A}$

Tabelle 7: Kennwerte des C 560 C
gültig bei $T_a = 25^\circ\text{C}$ - 5K, TTL-Pegel:

$$U_{IL} = 0 \dots 0,8 \text{ V} / U_{IH} = 2,0 \dots 5,5 \text{ V}$$

Kenngröße	Kurzzeichen	Einheit	Typwert	Einstellwerte
Rauschspannung 2,5 V-Bereich	U_{on}	$\sqrt{U} V_{pp}$	30	U_{I1} bis 8 = U_{IH} $U_{I9,10} = U_{IL}$ 0,1 bis 10 Hz
		$\sqrt{U} V_{eff}$	30	U_{I1} bis 8 = U_{IH} $U_{I9,10} = U_{IL}$ 0,02 bis 30 kHz
		$\sqrt{U} V_{eff}$	230	U_{I1} bis 8 = U_{IH} $U_{I9,10} = U_{IL}$ 0 bis 10 MHz
Rauschspannung 10 V-Bereich	U_{on}	$\sqrt{U} V_{eff}$	126	U_{I1} bis 8 = U_{IH} $U_{I9,10} = U_{IL}$ 0,02 bis 30 kHz
		$\sqrt{U} V_{eff}$	650	U_{I1} bis 8 = U_{IH} $U_{I9,10} = U_{IL}$ 0 bis 10 MHz
Setzzeit L → H L → H H → L H → L	t_{set}	us	1,3	$U_{cc} = 5$ V; 2,5 V-Bereich
			2,6	$U_{cc} = 15$ V; 10 V-Bereich
			1,5	$U_{cc} = 5$ V; 2,5 V-Bereich
			4	$U_{cc} = 15$ V; 10 V-Bereich
minimale Strobe- impulsbreite	t_w	ns	120	$U_{cc} = 5$ V; 2,5 V-Bereich
minimale Daten- voreinstellzeit	t_{DS}	ns	125	$U_{cc} = 5$ V; 2,5 V-Bereich
minimale Daten- haltezeit	t_{DH}	ns	-18	$U_{cc} = 5$ V; 2,5 V-Bereich

Tabelle 8: Informationswerte C 560 C

Kenngröße	Einheit	TK - 25	TK	TK + 25
Temperaturkoeffizient (TK) des Linearitätsfehlers	ppm/K	-0,6	0,2	0,9
TK des differentiellen Linearitätsfehlers	ppm/K	-1,1	0	1,8
TK des Offsetfehlers	ppm/K	-12	4	40
TK des Endwertfehlers	ppm/K	-100	-60	-30
TK der Stromaufnahme	µA/K	-2	1	3
TK der Eingangsströme der Digitaleingänge	nA/K	-1	1	7

Tabelle 9: Temperaturkoeffizienten im Temperaturbereich $T_a = 0\text{ °C}$ bis 75 °C

Anmerkung: ppm-Angaben beziehen sich auf den Endwert von 10 V (1ppm = 10 µV)

6. Literaturverzeichnis

- / 1/ "Analog - Digital - Conversion Notes"
Daniel H. Sheingold
Analog Devices, USA, 1977
- / 2/ "A/D - D/A-Wandler - Bausteine der Datenerfassung
herausgegeben von E. Heilmayr
Haar bei München, Verlag Markt und Technik, 1982
- / 3/ "Transducer Interfacing Handbook"
Daniel H. Sheingold
Analog Devices, USA, 1980
- / 4/ "8-, 10- und 12-Bit D/A-Wandlerschaltkreise
M. Kulesch, H. Zinke
XI. Mikroelektronik Bauelementesymposium Frank-
furt (Oder), 1985
- / 5/ "Digital/Analog - Wandler - Grundlagen und Anwendung"
Technische Informationen für die Industrie 79 1221,
Valvo Dez. 1979
- / 6/ Fachbereichsstandard C 565 D, C 565 D1, C 5650 D, C 5658 D
TGL 43 159, September 1985
- / 7/ Informationsblatt C 5658 D, 5/85
- / 8/ Informationsblatt C 565 D, C 565 D1, C 5650 D und
C 5658 D, 11/85
- / 9/ "Digital/Analog - Umsetzung"
Funkschau Arbeitsblatt
Heft 26/1983 und 1/1984
- /10/ "Wirkungsweise und Anwendungen von A/D- und D/A-Wandlern"
Elektronik - Applikation, Heft 6/1983 S. 34 - 37
- /11/ "Gleitkomma - D/A-Wandler verringert Quantisierungsfehler"
Dipl.-Ing. G. Heinle
Elektronik, Heft 3/1982 S. 78 - 80
- /12/ IEC-Dokument, Techn. Komitee Nr. 47, Semiconductor
Devices and Integrated Circuits, Juni 1982
"Conversion terms for linear and nonlinear analogue - to -
digital Converters and digital-to-analogue Converters
- /13/ "Präzision - A/D und Präzisions-D/A-Umsetzung
Dr. W. Fiegenbaum
rfe Heft 7/1981, S. 416 - 421 und Heft 8/1981
S. 517 - 522
- /14/ "D/A-Wandler mit geringem Linearitätsfehler"
Dr. W. Fiegenbaum
rfe Heft 5/1982 S. 294 - 298
- /15/ "D/A-Wandler für Audio"
Dipl.-Ing. H. Bakenhus
Funkechau Heft 13/1981 S. 50 - 52
- /16/ "B 511 N/ B 589 N - Integrierte Schaltungen für eine
kostengünstige Temperaturerfassung"
H. Zinke
XI. Mikroelektronik Bauelementesymposium Frank-
furt (Oder), 1985
- /17/ "Extremwertspeicher"
Ing. (grad.) H.J. Fegler
Elektronik Heft 10/1981, S. 103
- /18/ Komplexe Kurvenformen mit D/A-Umsetzern erzeugt.
Übersetzt und überarbeitet von Dipl.-Ing. W. Taetow
Elektronik Heft 3/1982, S. 81 - 84
- /19/ Fachbereichsstandard Integrierte Halbleiterschalt-
kreise C 560 C
TGL 43 792 September 1987
- /20/ Informationsblatt C 560 C
August 1987
- /21/ Jüngling, H.:
Integrierte Schaltungsanordnung AK 317 D
rfe, Berlin 37 (1988) 2, S. 90-95
- /22/ Fachbereichsstandard
Integrierte Halbleiterschaltkreise
Begriffe, Kurzzeichen und Definitionen für
Wandlerbauelemente
TGL 38 393 Entwurf Dez. 1985

GEPLANTE TITEL:

„Vergleichsliste RGW, Teil 2:
CSSR, Bulgarien, Ungarn, Rumänien und DDR“
„PAL-SECAM-DECODER und VIDEOTEIL“ (A 3510, A 3520, A 3501)
„Leistungs-Schalttransistoren“
„B 4205/06/07/11“ Drehzahlregler-IS
HFO-ISA-System“ (Heft 1 + 2)
„D 718 – E 435 – U 7660“ Interface-IS

Bitte beachten:

Aus technischen Gründen müssen die Daten der Vergleichsliste (Heft 50) neu bearbeitet werden, deshalb erscheint dieses Heft etwas später als geplant!

ACHTUNG!

Mit dem Erreichen des 10 000sten Abo's sind zur Zeit unsere Versandmöglichkeiten erschöpft!

Wir sind deshalb nicht mehr in der Lage neue Abo's anzunehmen.

Im Direktverkauf sind diese Hefte weiterhin zu erhalten!

Die Restbestände der Materialien zu den Symposien 1985 und 1987 sind bereits restlos vergriffen!

Uraltbestände (Nr. 1 – 28) sind nicht mehr vorhanden. Evtl. sind einige dieser Nummern noch im Direktverkauf zu haben!

Wir bitten Sie dringend, Adressenveränderungen, Bestellungenveränderungen und Abänderungen jedlicher Art, **nur schriftlich** unter Angabe Ihrer Kundennummer an uns zu geben. Telefonische Informationen können nicht bearbeitet werden!

Direktverkauf:

Informationszentrum-
Zentrum HFO
Karl-Marx-Straße 32
Frankfurt (Oder)
1200

Firma J. D. Baer
Ernst-Thälmann-Str. 47
Frankfurt (Oder)
1200

HÜBNER-ELEKTRONIK
Löberstraße 10
Erfurt
5020

„Bastler-Quelle“
Fa. Dabruk
Dimitroffstraße 12
Berlin
1055

„Elektronische Bauelemente“
Fa. M. Lorenz
H.-Liebmann-Straße 93
Leipzig
7050

„hobby-electronic“
Reinhard Sullus
Schweriner Straße 36
Dresden
8010



veb halbleiterwerk frankfurt/oder
im veb kombinat mikroelektronik



KAMMER DER TECHNIK
Ebertusstraße 2, Frankfurt (Oder)
Vorstand des Bezirksverbandes

ACHTUNG!

Antäblich der bisher sehr erfolgreichen Herausgabe unserer Heftreihe „MIKROELEKTRONIK“, geben wir auf vielfachen Wunsch unserer Abonnenten, erstmalig einen SONDERDRUCK eines Kataloges

„IS für industrielle Elektronik“

heraus

(Schutzgebühr: 15,00 M)

Wir wollen damit unseren Informationsdienst erweitern!

Alle Abonnenten unserer Hefte erhalten diesen Katalog mit ausgeliefert. Die Berechnung erfolgt mit der Abo-Rechnung der Hefte 51 – 60.

Falls Sie jedoch **nicht** beliefert werden wollen, bitten wir Sie uns **umgehend unter Angabe Ihrer Kunden-Nummer** davon zu informieren!

Sollten Sie jedoch noch weiteren Bedarf haben, so richten Sie bitte eine Bestellung an uns.

Die Auslieferung erfolgt jedoch nur per NACHNAHME!

Mit freundlichen Grüßen!
Ihre REDAKTIONS-KOMMISSION KDT